

الجمهورية الجزائرية الديمقراطية الشعبية

REPUBLIQUE ALGERIENNE DEMOCRATIQUE ET POPULAIRE

وزارة التعليم العالي والبحث العلمي

Ministère de l'Enseignement Supérieur et de la Recherche Scientifique

جامعة أبي بكر بلقايد - تلمسان -

Université Aboubakr Belkaïd – Tlemcen –

Faculté de TECHNOLOGIE



THESE

Présentée pour l'obtention du **grade de DOCTORAT 3^{ème} Cycle**

En : Génie Electrique

Spécialité : Microélectronique

Par : DJENNATI Abderrahmane Zakarya

Sujet

Etude d'un Amplificateur à faible bruit et haute linéarité LNA à base de Transistors pHEMT
(InGaAs / InAlAs / InP) : Application aux hyperfréquences.

Soutenue publiquement, le 16 / 03 / 2017 , devant le jury composé de :

BEREKSI-REGUIG Fethi	Professeur	Univ. Tlemcen	Président
KADOUN Abd-Ed-Daïm	Professeur	Univ. S. B. A.	Examineur
BENAHMED Nasreddine	Professeur	Univ. Tlemcen	Examineur
MERAD Lotfi	MCA	E. S. S. A. Tlemcen	Examineur
GHAFFOUR Kheireddine	Professeur	Univ. Tlemcen	Directeur de thèse

Résumé de la thèse

Les applications qu'englobe le domaine des radiofréquences, reposent sur une chaîne de transmission émetteur-récepteur. L'amplificateur à faible bruit LNA constitue l'amplificateur de tête dans une chaîne de réception. Le but de ce travail est d'étudier un amplificateur à LNA à base de transistor pHEMT pour des applications en hyperfréquences. Un transistor pHEMT a été conçu pour ce but, à base de matériaux InGaAs, InAlAs et InP avec une longueur de grille de 250nm. Le travail de simulation et de caractérisation du pHEMT a permis d'atteindre des performances HF de $f_T = 49$ GHz et $f_{max} = 55$ GHz avec un $NF_{min} = 0.8$ dB. Les paramètres du modèle équivalent petit signal ont été extraits et implémentés dans deux circuits amplificateurs : un LNA mono-étage à source commune et un LNA double-étage à source commune. La simulation de ces circuits a montré une stabilité inconditionnelle sur la bande de fréquences (2.4-5.2 GHz). Le LNA mono-étage a exhibé un gain maximum de 12.7dB avec un facteur de bruit de 0.91dB et une linéarité jusqu'à une puissance en sortie de 5.45dBm. Tandis que pour le LNA double-étage, un gain maximum de 23.3dB a été obtenu avec un facteur de bruit de 1.2dB et une linéarité jusqu'à une puissance en sortie de 15dBm.

Abstract

The applications covered by the Radiofrequencies range, are based on a transceiver's transmission channel. The low noise amplifier LNA constitutes the head amplifier in a reception chain. The aim of this work is to study a low noise amplifier based pHEMT transistor for high frequencies applications. The transistor used in this work, is a 250nm gate length pHEMT based on InGaAs, InAlAs and InP materials. With the simulation and characterization work, the HF performances were achieved: $f_T = 49$ GHz and $f_{max} = 55$ GHz with $NF_{min} = 0.8$ dB. The parameters of the small signal equivalent circuit were extracted and introduced in two LNAs with different topologies: common-source single stage LNA and a common-source double stage LNA. Both LNAs exhibited an unconditional stability for the frequency range of (2.4-5.2 GHz). A maximum gain of 12.7dB was obtained for the single stage LNA with a noise figure of 0.91dB and an output compression point of 5.45dBm. While the double stage LNA showed a maximum gain of 23.3dB with a noise figure of 1.2dB and an output compression point of 15dBm.

ملخص

ان التطبيقات التي تشمل الموجات ذات التردد العالي تعتمد على سلسلة متكونة من جهاز إرسال وجهاز استقبال. يعتبر المضخم خافض الضجيج (LNA) أو عنصر أساسي في سلسلة الاستقبال. الهدف من هذا العمل هو دراسة مضخم خافض الضجيج (LNA) باستعمال مقل (pHEMT) الذي يعتمد على أباه النواقل (InGaAs/InAlAs/InP) ذات بوابة ممتد على طول (250nm) ولقد قق ردد إنتقالي قيمته 49 جيجاهيرتز و ردد أعظمي قيمته 55 جيجاهيرتز مع عامل ضجيج قيمته 0.8 ديسيبل باستعمال برنامج محاكاة. بعد استخراج عنا ر النموذج المكافئ للإارة الضعيفة، مصمم مضخمين خافضين للضجيج ذات طوبولوجيا مختلفة على نطاق (2.4-5.2) جيجاهيرتز: الدارة الأولى عبارة عن منبع مشترك أعطى كسب أعظمي قيمته 12.7 ديسيبل مع عامل ضجيج قيمته 0.91 ديسيبل و نقطة إعتراض المدخل 5.45 dBm، أما الدارة الثانية فهي عبارة عن منبعين مشتركين على التسلسل أعطت كسب أعظمي قيمته 23.3 ديسيبل مع عامل ضجيج قيمته 1.2 ديسيبل و نقطة إعتراض المدخل 15 dBm

A la mémoire de ma Grand-Mère Mima Madjida

Remerciements

Je tiens d'abords à remercier mon Professeur ***Kheireddine GHAFFOUR*** qui m'a encadré durant ce travail de recherche et bien avant, pour son soutien sans faille, sa disponibilité, sa pédagogie et ses précieux conseils.

Je remercie Monsieur ***BEREKSI-REGUIG Fethi***, Professeur à l'Université de Tlemcen qui me fait l'honneur de présider le jury. Ainsi qu'aux Messieurs : ***KADOUN Abd-Ed-Daïm*** Professeur à l'Université de Sidi Bel Abbès, ***BENAHMED Nasreddine*** Professeur à l'Université de Tlemcen et ***MERAD Lotfi*** Maître de Conférences A à l'Ecole Supérieure en Sciences Appliquées Tlemcen pour avoir accepté d'examiner ce travail.

Je remercie également Monsieur ***Mohammed MISSOUS***, Professeur à l'Université de Manchester pour m'avoir accueilli au sein du laboratoire Matériaux Semi-conducteur et Composants Microélectronique, pour ses conseils pratiques, son assistance et sa disponibilité.

Un grand MERCI à toute ma famille en particulier mes parents pour leur soutien sans limites, leur patience et leur amour tout au long de la préparation de cette thèse. Merci d'avoir fait de moi ce que je suis devenu. Merci à tous ceux et toutes celles qui de près ou de loin, m'ont permis de mener à bien cette thèse. Je suis intimement persuadé qu'ils se reconnaîtront sans qu'il soit nécessaire de les citer tous.

Merci à tout le personnel de la faculté de Technologie et plus spécialement ceux du bureau des services de la post-graduation

Table des matières

Liste des Figures

Liste des Tableaux

Liste des abréviations

Introduction 1

Chapitre 1 Le transistor à effet de champ à hétérojonctions

I. Théorie des semi-conducteurs

1. Introduction 3

2. Principes des semi-conducteurs 3

2.1. Diagramme de bandes 3

2.2. Le niveau Fermi 5

2.3. Dopage 6

3. Le transport des porteurs de charges 10

3.1. La diode PN 12

3.2. Le contact Schottky 17

3.3. Le contact ohmique 19

4. Résumé 19

II. Structures à hétérojonctions

1. Introduction 20

2. Hétérojonction, principe et fonctionnement 20

2.1. Paramètre de maille 21

2.2. Matériaux pseudo-morphiques 23

2.3. Structure des bandes 24

2.4. Puits quantique et gaz bidimensionnel 25

3. Transistor à haute mobilité électronique (HEMT) 26

3.1. Naissance du HEMT 26

3.2. Structure épitaxiale 27

3.3. Principe de fonctionnement 31

4. Transistor pseudo-morphique à haute mobilité électronique « pHEMT » 34

4.1. Performances et avantages du pHEMT 34

4.2. Applications technologiques du pHEMT	36
5. Résumé	37

Chapitre 2 Conception et modélisation d'un pHEMT InAlAs/InGaAs/InP

I. Modélisation physique

1. Introduction	38
2. Simulation du pHEMT sous Silvaco	38
2.1. Présentation de l'outil CAO SILVACO	38
2.2. Structure physique du pHEMT	40
2.3. Modélisation de la mobilité sous ATLAS	45
2.4. Modélisation des mécanismes de Génération-Recombinaison	47
3. Résultats de la simulation	50
3.1. Caractérisation DC	51
3.2. Caractérisation RF	54
4. Résumé	56

II. Modélisation linéaire

1. Introduction	57
2. Présentation du modèle Petit-Signal HEMT	57
2.1. Adaptation du modèle Petit-Signal au pHEMT	58
2.2. Principe de la méthode d'extraction	60
3. Conditions de polarisation	65
4. Extraction du modèle petit-signal du transistor InAlAs / InGaAs / InP pHEMT	66

Chapitre 3 Etude de l'amplificateur LNA à base de transistor pHEMT

I. Modélisation du bruit

1. Introduction	68
2. Définitions	68
2.1. Bruit interne	68
2.2. Bruit externe	69
3. Sources physiques du bruit	69
3.1. Bruit de Johnson (thermique)	69
3.2. Bruit de diffusion	70
3.3. Bruit de Schottky	70
3.4. Le Bruit 1/f	71

3.5. Bruit de Génération-Recombinaison (G-R)	71
3.6. Autres types de bruit	72
4. Théorie du Bruit	72
4.1. Paramètres du bruit	72
4.2. Performance du bruit dans système en cascade	74
4.3. Représentation du bruit dans un système à 2-Ports	74
5. Caractérisation du bruit dans les HEMTs	76
5.1. Sources de bruit dans les HEMTs	76
5.2. Modélisation du bruit dans un HEMT	77
6. Modélisation du bruit en pHEMT sous Silvaco-ATLAS	80
6.1. Types de bruit inclus dans la simulation	81
6.2. Extraction des paramètres de bruit	81
7. Résumé	84
II. Principes fondamentaux des LNAs	
1. Introduction	85
2. Théorie des LNAs	85
2.1. Gain de puissance	85
2.2. Facteur de bruit	87
2.3. Linéarité	87
2.4. Stabilité	89
2.5. Efficacité	89
3. Les différentes topologies du LNA	91
4. Développement des LNAs	92
5. Résumé	96
III. Amplificateur à faible bruit : Concepts, étude et simulation	
1. Introduction	97
2. Méthodologie de conception des LNAs	97
2.1. Implémentation du modèle linéaire du transistor pHEMT	98
2.2. Bande de fréquences	99
2.3. Circuit de polarisation	99
2.4. Adaptation d'impédance	101
3. Simulation d'amplificateurs faible bruit large bande	102
3.1. MMIC LNA mono-étage	102
3.2. MMIC LNA double-étage	103

3.3.Résultats et interprétation de la simulation des LNAs	105
4. Conclusion	109
Conclusion Générale	110
Références Bibliographiques	112
Annexe	119

Liste des figures

Figure 1.	A) Relation moment-énergie dans les SCs (B) Diagramme des bande simplifié (C) Diagramme des bandes plates	4
Figure 2.	Structure des bandes d'énergie du Si et GaAs	5
Figure 3.	Tracé de la distribution Fermi-Dirac à différentes températures	6
Figure 4.	Diagramme des bandes de SCs intrinsèques et dopés	7
Figure 5.	Champ électrique et diagramme de bandes	12
Figure 6.	Diagramme des bandes de (A) Deux SCs type N/P séparés, (B) Deux SCs type N/P en contact	13
Figure 7.	Diode PN (A) En équilibre thermique (B) Sous polarisation direct (C) Sous polarisation inversée	13
Figure 8.	Contact Schottky en (A) équilibre thermique (B) Polarisation inverse (C) Polarisation directe	18
Figure 9.	Mécanismes de conduction dans contact ohmique Métal-SC type N en fonction du dopage	19
Figure 10.	Paramètre de maille vs énergie de gap à température ambiante pour des SCs III-V et leurs alliages	23
Figure 11.	Types d'hétérojonction : (a) accordées en maille (b) déaccordées en maille (c) pseudo-morphique	24
Figure 12.	Diagramme des bandes d'une hétérojonction (a) avant contact (b) après contact	25
Figure 13.	Diagramme de bande d'une AlGaAs/GaAs hétérojonction	26
Figure 14.	Croquis original du Dr.Takashi expliquant le principe d'opération du HEMT	28
Figure 15.	Structure épitaxiale d'un AlGaAs/GaAs HEMT	28
Figure 16.	Zone de déplétion de la couche donneuse et 2DEG en fonction du dopage et de la concentration	29
Figure 17.	Bande de conduction (droite) et concentration d'électrons pour (gauche) pour un dopage volumique (bleu) vs dopage delta δ (rouge)	30
Figure 18.	La transconductance en fonction de l'épaisseur de la couche espaceur dans les HEMTs	31
Figure 19.	Transconductance et conductance de sortie en fonction e la longueur de grille en HEMT	32
Figure 20.	Fréquence de transition en fonction de la longueur de grille dans les MHEMT et pHEMT	32

Figure 21.	Caractéristiques I-V typique d'un HEMT	35
Figure 22.	Structure épitaxiale d'un InGaAs/InAlAs/InP pHEMT et le diagramme de sa bande de conduction	37
Figure 23.	ATLAS et ses différentes interactions avec les autres de modules de SILVACO	39
Figure 24.	Structure épitaxiale du double delta InAlAs/InGaAs/InP pHEMT	40
Figure 25.	Structure épitaxiale sous SILVACO ATLAS	43
Figure 26.	Maillage de la structure	43
Figure 27.	Profil du dopage de la structure double- δ pHEMT	44
Figure 28.	Diagramme des bandes d'énergie du pHEMT simulé	45
Figure 29.	Variation de la mobilité selon la concentration de dopage à l'équilibre thermique	46
Figure 30.	Effet cascade de l'ionisation par impact	49
Figure 31.	Taux d'ionisation	50
Figure 32.	Coupe transversale de la structure pHEMT sous deux polarisations	51
Figure 33.	Caractéristiques de transfert à $V_{DS}=1.8V$, pHEMT simulé (bleu) ; échantillon (rouge)	53
Figure 34.	Tracés de la transconductance g_m , pHEMT simulé (bleu) ; échantillon (rouge)	53
Figure 35.	Caractéristiques de sortie I-V, pHEMT simulé (bleu) ; échantillon (rouge)	54
Figure 36.	Courants de fuite à différentes tensions V_{DS}	54
Figure 37.	Tracé du gain de courant h_{21} (vert) et le gain unilatéral (orange) en fonction de la fréquence	55
Figure 38.	Paramètres-S simulés avec un balayage fréquence de 25MHz à 25GHz	56
Figure 39.	Origine physique des éléments du circuit équivalent pour HEMT/pHEMT	58
Figure 40.	Circuit équivalent Petit-Signal pour HEMT/pHEMT	58
Figure 41.	Circuit équivalent d'un pHEMT sous polarisation froide ($V_{DS}=0V$ et $V_{GS}<V_p$)	60
Figure 42.	Procédure d'extraction des éléments intrinsèques par la matrice admittance	61
Figure 43.	Caractéristiques I-V avec ses points de fonctionnement	65
Figure 44.	Paramètres-S du pHEMT pour $V_{DS}=1V$ et $10\%I_{DSS}$	67
Figure 45.	Schéma principe du bruit	72
Figure 46.	Température équivalente au bruit	73

Figure 47.	Représentations d'un système bruyant à 2-port: (a) Impédance, (b) Admittance, (c) Matrice chaîne ABCD	75
Figure 48.	Modélisation du bruit sous ATLAS avec des sources de tension aléatoire	80
Figure 49.	Schéma représentant de la méthode d'extraction des tensions V1 et V2 par champ d'impédances	81
Figure 50.	Densités spectrales de: (a) Bruit de diffusion; (b) Bruit d'impact par ionisation; (c) Bruit de G-R; (d) Bruit total, sous une polarisation de 15% I_{DSS} et $V_{DS}=1V$	82
Figure 51.	Facteur de bruit minimal (dB)	82
Figure 52.	Résistance du bruit R_n (Ohm)	83
Figure 53.	Impédance source optimale (partie réelle (orange) et imaginaire (gris))	83
Figure 54.	Amplificateur linéaire actif	86
Figure 55.	Compression du gain dans un LNA	88
Figure 56.	Définition du point d'interception 3 ^{ème} ordre	88
Figure 57.	Les quatre topologies basiques du LNA	91
Figure 58.	Performances du bruit dans des LNAs des années 1980	93
Figure 59.	Schéma bloc représentant la méthode de conception de LNA	98
Figure 60.	Importation du modèle petit-signal du transistor pHEMT sous ADS	99
Figure 61.	Circuits de polarisation: (a) Résistif; (b) Inductif; (c) Auto-polarisation	100
Figure 62.	Représentation générale d'amplificateur mono-étage et double-étage	101
Figure 63.	Diagramme du LNA mono-étage	102
Figure 64.	Diagramme de MMIC LNA double étage à base de pHEMTs	104
Figure 65.	LNA mono-étage: Gain S_{21} et coefficients de réflexions S_{11} , S_{22} .	105
Figure 66.	LNA mono-étage: Facteur de bruit et stabilité	106
Figure 67.	LNA mono-étage: Point de compression à 1 dB	106
Figure 68.	LNA double-étage Gain et coefficients de réflexion	107
Figure 69.	LNA double-étage: Facteur de bruit et stabilité	107
Figure 70.	LNA double-étage: Point de compression à 1dB	107

Liste des tableaux

Table 1.	Indice de maille et énergie de gap pour des SCs III-V commun à 300k	23
Table 2.	Historique du développement du pHEMT	36
Table 3.	Applications militaires, spatiales et commerciales des pHEMTs	38
Table 4.	Éléments extrinsèques du circuit équivalent petit-signal pHEMT	66
Table 5.	Point de fonctionnement du pHEMT	66
Table 6.	Éléments intrinsèques du circuit équivalent petit-signal pour $V_{DS}=1V$ et $10\%I_{DSS}$	67
Table 7.	Performances du bruit obtenues pour une implémentation en LNA	84
Table 8.	Evolution des LNAs à base de transistors pHEMTs	95
Table 9.	Exemples de performances de LNAs issus de différentes technologies	96
Table 10.	Comparatif des performances de LNA en S-bande obtenus par d'autres chercheurs	108

Liste des abréviations

2DEG	Two dimensional electron gaz (le gaz d'électrons bidimensionnel)
ADS	Advanced Design System
AIAs	Arséniure d'Aluminium
AlGaAs	Arséniure de Galium d'Aluminium
BiCMOS	Technologie bipolaire et CMOS combinées
CAD	Conception Assistée par Ordinateur
CMOS	Complementary Metal Oxide Semi-conductor
dB	Decibel
dBm	Decibel par mW
F_T	Fréquence de transition
F_{max}	Fréquence maximale d'oscillations
FET	Field Effect Transistor
Ga	Galium
GaAs	Arséniure de Galium
g_m	Transconductance
G_p	Gain en puissance
G_A	Gain disponible
G_T	Gain transducteur
HBT	Heterojunction Bipolar Transistor
HEMT	High Electron Mobility Transistor
HF	Hyper-fréquences
IC	Integrated Circuit
InP	Phosphore d'Indium
InAIAs	Arséniure d'Indium d'Aluminium
InGaAs	Arséniure d'Indium de Galium
IP1dB	Point de compression à 1dB à l'entrée
I_{DS}	Courant Drain-Source
I_{DSS}	Courant Drain-Source de saturation
LNA	Low Noise Amplifier
MMIC	Monolithic Microwave Integrated Circuit
NF	Facteur de bruit
NF_{MIN}	Facteur de bruit minimal
pHEMT	pseudomorphic High Electron Mobility Transistor
RF	Radiofréquences
R_n	Résistance équivalente de bruit
Si	Silicium

Introduction générale

Les progrès technologiques de la microélectronique ont provoqué une explosion du marché des télécommunications, durant ces dernières années. En effet, les systèmes de communications, toujours exigeants en performances, ont vu leur éventail d'applications s'élargir jusqu'à couvrir une multitude de domaines civils et militaires à commencer par : les réseaux téléphoniques, systèmes sans-fils et Bluetooth, systèmes de positionnement jusqu'aux transmissions par satellite, radar et radio télescope.

L'ensemble de ces applications fait partie du domaine des radiofréquences (RF), où le signal utile est véhiculé par une chaîne de transmission émetteur-récepteur. L'amplificateur à faible bruit (LNA : *low noise amplifier*) est un circuit électronique qui constitue l'amplificateur de tête d'une chaîne de réception. Il a pour rôle d'amplifier la puissance du signal RF et d'éliminer tout signal étranger (bruit) perturbant le signal utile. Le LNA est un des blocs fonctionnels de base dans les systèmes de communications. Ces performances sont étroitement liées aux transistors qui le constituent.

Les avancées technologiques dans les techniques de fabrication des composants semi-conducteurs et le développement de nouvelles technologies d'épitaxie des matériaux III-V, ont favorisé l'émergence d'une nouvelle filière de transistors à hétérojonctions : le transistor à haute mobilité électronique (HEMT) et le transistor bipolaire à hétérojonction (HBT).

Malgré la maturité de la technologie Silicium et sa large utilisation, les matériaux III-V principalement l'Arséniure de Galium (GaAs) et le Phosphore d'Indium (InP) ont pu s'imposer dans les applications en hyperfréquences pour trois raisons : leur forte mobilité électronique, un substrat semi-isolant possédant une grande résistivité et la possibilité de réaliser des couches hétérojonctions par épitaxie.

Les HEMTs à base de la technologie InP ont présenté des performances attractives et remarquables dans des applications hyperfréquences [1] en montrant des performances à faible bruit sous des fréquences élevées. Cette technologie a en effet, pu atteindre une valeur de fréquence de coupure de 562GHz [2] et une fréquence maximale d'oscillations de 1.2THz [3].

Ainsi, l'objectif de travail de notre thèse est de contribuer à l'étude d'un amplificateur à faible bruit et haute linéarité, à base de transistor HEMT pseudo-morphique (pHEMT) en InAlAs/InGaAs/InP pour des applications en hyperfréquences. Ce travail sera divisé en trois principaux chapitres :

Au premier chapitre, une étude théorique du pHEMT sera présentée. On s'intéressera tout d'abord à la théorie des matériaux semi-conducteurs en définissant les concepts de base pour la compréhension du fonctionnement du transistor. Ensuite, on présentera le concept de l'hétérojonction et l'introduction du pHEMT InAlAs/InGaAs.

Dans le deuxième chapitre, la structure du InAlAs/InGaAs/InP pHEMT sera présentée dans un premier lieu, avec son modèle physique sous SILVACO et on procèdera à une caractérisation de ses performances en régime DC et AC. On étudiera en second lieu, le modèle linéaire équivalent petit-signal du pHEMT et l'extraction de ses éléments intrinsèques et extrinsèques pour une future implémentation du pHEMT en LNA.

Enfin, le troisième chapitre se focalisera sur la modélisation du bruit en pHEMT, les modèles de bruit ainsi que ses différentes sources, seront discutés. Nous présenterons par la suite, les principes fondamentaux des amplificateurs à faible bruit, leurs configurations, leur méthodologie de conception et les progrès réalisés dans leur développement. Ce chapitre s'achèvera avec l'implémentation du pHEMT dans deux circuits LNAs : un mono-étage et un double-étage avec l'aide du logiciel ADS.

Références

- [1]. I. El Makoudi, "Etude et fabrication de transistors à enrichissement de la filière InAlAs/InGaAs pour application millimétriques faible bruit", *Thèse de Doctorat, Université de Lille*, Avril 2010.
- [2]. K. Shinohara *et al*, "Ultra-High-Speed Low-Noise InP-HEMT Technology", IEEE MTT-S International Microwave Symposium Digest, pp 337-340, 2006.
- [3]. R. Lai *et al*, "Sub 50 nm InP HEMT Device with Fmax Greater than 1 THz", IEEE International Electron Devices Meeting, pp 609-611, 2007.

Chapitre 1

Le transistor à effet de champ à hétérojonctions

I. Théorie des semi-conducteurs

1. Introduction

Les concepts fondamentaux de la physique des semi-conducteurs nécessaires pour la compréhension du fonctionnement électrique des composants en microélectronique, seront détaillés dans ce chapitre. Le principe des bandes d'énergie sera vu et discuté ainsi que l'influence du dopage sur ces bandes. Les différents mécanismes de transport qui se déroulent à l'interface de deux régions : d'un semi-conducteur dopé avec des polarités différentes formant une diode PN ou entre un métal et un semi-conducteur formant un contact Schottky ou ohmique.

2. Principes des semi-conducteurs

Le fonctionnement des composants à semi-conducteurs se base essentiellement sur les principes suivants : la théorie des diagrammes de bande, les mécanismes de transport des charges à travers les barrières de potentiels et l'influence de la polarisation sur les différents types de jonction. La conception des transistors est le résultat direct d'une profonde compréhension de ces concepts fondamentaux de la physique des semi-conducteurs.

2.1. Diagramme de bandes

Les bandes d'énergie sont le résultat d'interaction entre les électrons entourant les noyaux d'atomes. Ces atomes sont réunis, sous l'influence de fortes liaisons atomiques pour former un solide. Par exemple, dans le cas du Silicium et d'autres semi-conducteurs III-V avec structure Zinc-Blende [1] chaque atome est entouré par quatre atomes voisins. Lorsque des électrons ayant des niveaux d'énergie discrets interagissent avec les atomes voisins, leurs énergies se cumulent en des niveaux d'énergie très rapprochés. Dans un matériau semi-conducteur, les niveaux d'énergies forment deux bandes distinctes : une bande de valence entièrement occupée par des électrons à 0K et une bande de conduction constituée de niveaux d'énergie vide à 0K. La différence d'énergie entre les deux bande est appelée bande interdite ou « gap ».

Le diagramme des bandes représente essentiellement la relation entre le moment d'une particule et son énergie. En mécanique quantique, le moment $\langle p \rangle$ d'une particule est donné par : $p = \hbar k$, où \hbar est la constante réduite de Planck et k le vecteur d'onde, l'énergie est donc donné par :

$$E = \frac{m^* v^2}{2} = \frac{p^2}{2m^*} = \frac{\hbar^2 k^2}{2m^*} \quad (1)$$

Où m^* est la masse effective d'un électron.

Les électrons dans un semi-conducteur sont considérés comme ayant une masse différente que celle des électrons libres. Le concept de la masse effective est une approche qui prend en considération l'influence des mailles du réseau cristallin sur le mouvement des électrons, sa valeur dépend de la structure des bandes et par conséquent de la relation moment-énergie donnée par l'équation (1) et présentée par une relation parabolique dans Figure 1.

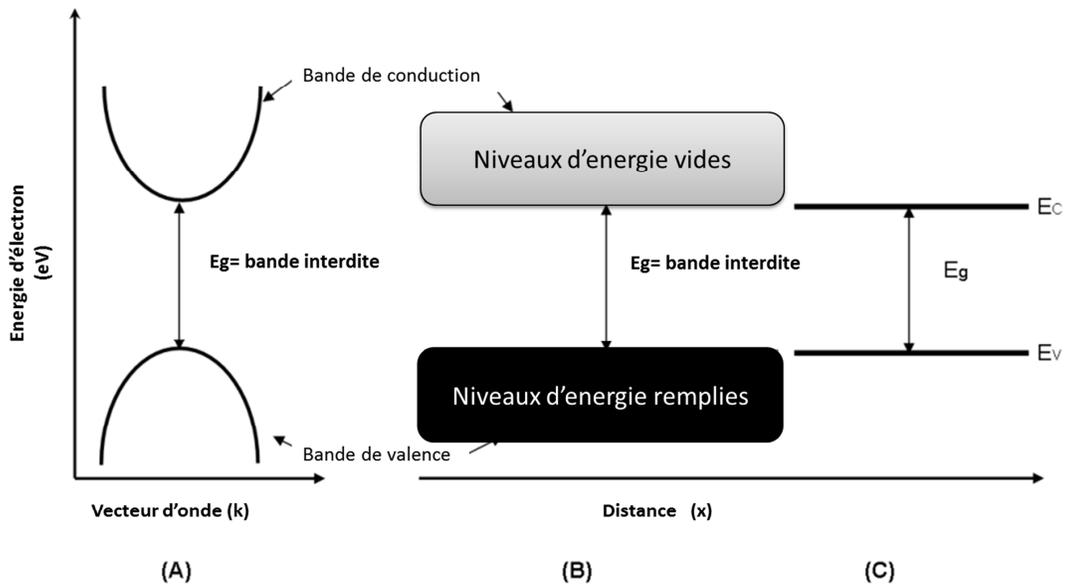


Figure 1 (A) Relation moment-énergie dans les SCs (B) Diagramme des bande simplifié (C) Diagramme des bandes plates

Quand un électron passe de la bande de valence à la bande de conduction, ce dernier laisse derrière lui un « trou » qui sera remplacé par un autre électron. Afin de simplifier la modélisation, le transport des charges dans bande de conduction est défini par le mouvement des électrons, tandis qu'en bande de valence, il sera défini par le mouvement des « trous ». Un trou est considéré comme une particule avec sa propre masse effective.

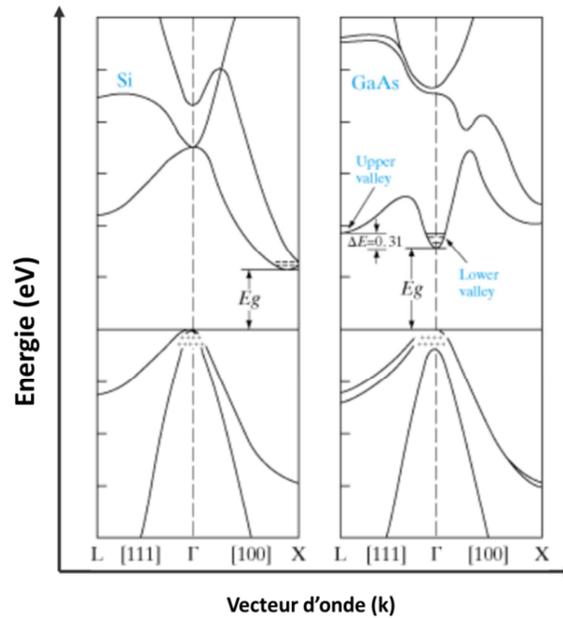


Figure 2 Structure des bandes d'énergie du Si et GaAs [2]

La structure des bandes réelle est très complexe et ne peut être représentée simplement par la relation parabolique suggérée en Equation (1). En effet, les différentes forces atomiques impliquées dans un matériau sont multidimensionnelles et asymétriques, en raison de l'arrangement des atomes dans de différentes directions cristallines. L'étude de ces bandes repose sur plusieurs techniques avancées [1,3] basées sur les principes de la mécanique quantique. Figure 2 illustre un exemple réel de structure de bandes de Si et du GaAs [2] montrant la complexité et l'asymétrie des bandes d'énergie. Cependant, le modèle des bandes plates illustré en Figure 1(c) est amplement suffisant pour expliquer la plupart des phénomènes physiques qui interviennent dans le fonctionnement des composants à semi-conducteur.

2.2. Le niveau Fermi

A une température de 0K, la bande de valence est complètement peuplée d'électrons tandis que la bande de conduction reste désertée. A des températures plus élevées, certains électrons réussissent à franchir la bande interdite pour passer à la bande de conduction, laissant derrière des trous dans la bande valence. En mécanique quantique, les électrons sont classifiés comme des fermions, des observations expérimentales ont montré que les électrons obéissent au principe d'exclusion de Pauli [4], c.-à-d. : deux électrons ne peuvent exister dans un état

quantique identique à un moment identique. La probabilité qu'un électron occupe un niveau énergétique est donnée par la distribution Fermi-Dirac [1] :

$$f(E) = \frac{1}{1 + \exp\left(\frac{E - E_F}{kT}\right)} \quad (2)$$

Où E est le niveau d'énergie, kT est l'énergie thermique de l'électrons et E_F est appelé de niveau de Fermi ou potentiel chimique du matériau. Mathématiquement, le niveau de Fermi est définie quand $f(E)$ égale à $1/2$. Figure3 montre le tracé de $f(E)$.

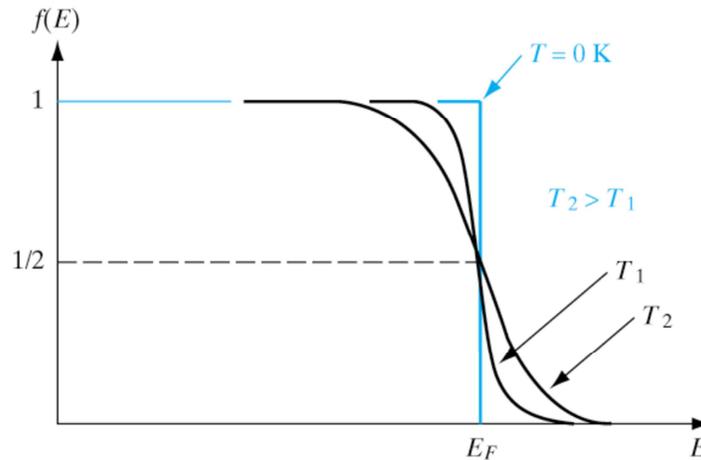


Figure 3 Tracé de la distribution Fermi-Dirac à différentes températures

Il est important de noter qu'à une température de 0k, tous les niveaux d'énergie en dessous de E_F sont occupés et que les niveaux d'énergie en dessus de E_F restent déserts comme il est indiqué dans la relation de $f(E)$ en étant égale à 0 ou 1. Néanmoins, lorsque la température augmente, des niveaux d'énergies désertés apparaissent en dessus de E_F ($f(E) < 1$ pour $E < E_F$).

Le niveau de Fermi joue un rôle important dans la dynamique des porteurs de charges dans les dispositifs à semi-conducteurs en étant une référence d'énergie aux porteurs de charges qui transitent entre deux interfaces différentes. Dans un matériau semi-conducteur purement intrinsèque, le niveau de fermi se situe au milieu de la bande interdite, cependant sa position exacte dépend de la masse effective des électrons et des trous.

2.3. Dopage

La plupart des matériaux semi-conducteurs intrinsèques à grand gap ($> 3\text{eV}$) se comportent comme des isolants avec une valeur de résistivité variante de 10^5 à $10^8 \Omega\cdot\text{cm}$ [5], à

température ambiante. Cela est dû à l'énergie thermique des porteurs de charges ($kT=26\text{meV}$ à 300K) qui ne leur permet pas de franchir la bande interdite qui est largement supérieure à kT (entre 0,3 et 2 eV pour la majorité des matériaux semi-conducteurs). L'avantage des semi-conducteurs sur les métaux est que leur résistivité peut être modifiée jusqu'à dix fois sa valeur originale. Cela se traduit en des transistors à haute transconductance et un gain élevé.

On appelle par dopage, le mécanisme de réduction de la résistivité d'un semi-conducteur par introduction d'impuretés, cela en résulte des changements dans les niveaux d'énergie. Cela donne naissance à de nouveaux porteurs de charge présents à température ambiante qui peuvent être des électrons ou des trous selon le type du dopant. On appelle un dopant « Donneur » s'il introduit un électron supplémentaire dans la maille et « Accepteur » s'il introduit un trou plutôt. Un semi-conducteur est appelé type-n ou type-p en fonction de son type de dopage donneurs ou accepteurs.

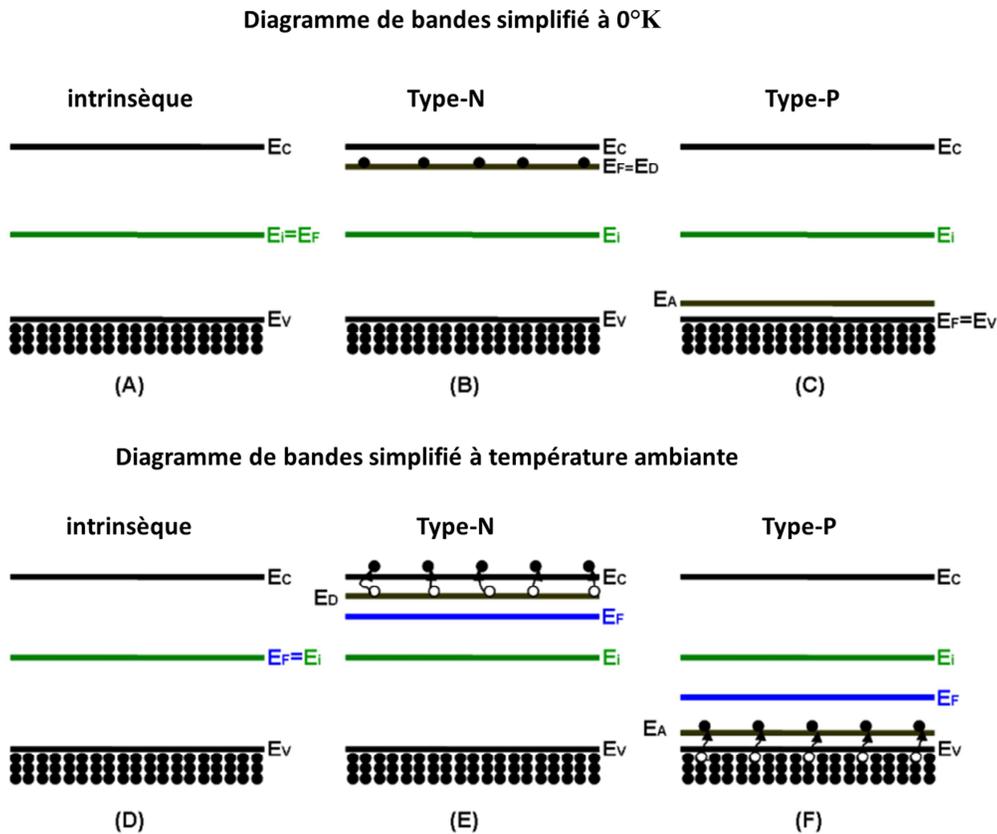


Figure 4 Diagramme des bandes de SCs intrinsèques et dopés

La Figure.4(A) illustre le diagramme de bandes simplifié pour un semiconduteur intrinseque à 0°K ou E_i est la reference du niveau de Fermi à tempeérature ambiante. A 0°K, le niveau de

Fermi repose au milieu de la bande interdite du a l'absence de de niveau d'energie entre la bande de valence et la bande de conduction. Quand le semiconducteur est dopé avec des donneurs, un niveau d'energie E_D se créé au voisinage de la bande de conduction « Figure4(B) » avec une energie d'ionisation aussi faible que l'energie thermique des porteurs kT [2]. Le niveau de Fermi est proche de E_D puisque aucun niveau d'energie en dessous n'est occupé. Pareil pour les accepteurs, l'introduction de ces derniers crée un niveau d'energie E_A tres proche de la bande de valence « Figure4(C) ».

A temperature ambiante, la situation change : certains electrons, avec une energie suffisante, arrivent a traverser la bande interdite et occupent les niveaux d'energie de la bande conduction laissant derniere des trous dans la bande de valence. Ce mecanisme est appele : Generation de paires electon-trou ou des electrons et des trous sont simultanemant generes dans un equilibre thermique respectant la relation $n=p=n_i$ qui valide la relation suivante :

$$pn = n_i^2 \quad (3)$$

Ou n_i est la concentration intrinseque des porteurs à l'equilibre thermique.

Dans le semiconducteur type-N à temperature ambiante « Figure4(E) », la majorité des electrons du niveau E_D transitent vers la bande de conduction. Cela pousse le niveau de Fermi vers la bande de conduction pour indiquer l'existence de niveaux d'energie superieures occupees.

Pour determiner la concentration des porteurs de charges, il est necessaire de connaitre la fonction de distibution de Fermi et le nombre d'etats d'energie disponibles. La densité d'etats des electrons est la fonction de distribution d'energies determinee à partir d'un calcul statistique du principe d'exclusion de Pauli des fermions. Le nombre d'état d'énergie par unité de volume entre un etat d'energie E et $E+dE$ est donné par [1-2] :

$$N(E)dE = \frac{\sqrt{2}}{\pi^2} \left(\frac{m^*}{\hbar^2} \right)^{3/2} \sqrt{E} dE \quad (4)$$

La concentration des electons est determinée simplement en integrant le produit de la densité d'etats et la probabilité d'occupance de tous les etats d'energie superieur à E_C . Ces derniers sont representés approximativement par la densité d'états effective N_C , à la limite de la bande de conduction. La concentration des electrons porteurs en equilibre thermique est donnée par [2] :

$$n_0 = N_C f(E_C) = N_C \frac{1}{1 + \exp\left(\frac{E_C - E_F}{kT}\right)} + N_C \frac{1}{\exp\left(\frac{E_C - E_F}{kT}\right)} = N_C \exp\left(\frac{E_F - E_C}{kT}\right) \quad (5)$$

Cet approximation est appelée l'approximation de Boltzmann, elle est valide tant que « $E_C - E_F > 3kT$ ». Cette condition est généralement respectée sauf dans le cas où le semiconducteur est fortement dopé (dégénéré).

Dans un semiconducteur type-p, à température ambiante, le niveau d'énergie des accepteur E_A est occupé par des électrons issus de la bande de valence « Figure 4(F) ». Cela pousse le niveau de Fermi à se déplacer vers la bande de valence pour indiquer la présence d'états d'énergie occupés au niveau E_A .

La concentration des trous est obtenue à travers un raisonnement similaire à celui utilisé pour obtenir la formule de la concentration des électrons :

$$p_0 = N_V \exp\left(\frac{E_V - E_F}{kT}\right) \quad (6)$$

Où N_V est la densité effective des états au niveau de la bande de valence et p_0 est la concentration des trous à l'équilibre thermique. À partir de l'équation (5) et (6), le niveau de Fermi est déterminé en inversant les deux équations

$$\begin{cases} E_F - E_V = kT \ln\left(\frac{N_V}{p_0}\right) \\ E_C - E_F = kT \ln\left(\frac{N_C}{n_0}\right) \end{cases} \quad (7)$$

La densité d'états effective des trous et des électrons est basée sur la formule des densités d'états de l'équation (4) donnée par [2] :

$$N_{C,V} = 2 \left(\frac{2\pi m_{n,p}^* kT}{h^2} \right)^{3/2} \quad (9)$$

Il est noté que les deux types de porteurs sont présents dans un seul et même semiconducteur, qu'il soit type-n, type-p ou intrinsèque. Dans un semiconducteur type-n, les électrons sont les porteurs majoritaires contrairement aux trous qui sont des porteurs minoritaires. Pareillement pour un SC type-p où les trous sont les porteurs majoritaires et les électrons minoritaires. En plus, l'équation (3) reste valable pour un semiconducteur extrinsèque :

$$p_0 n_{p0} = n_0 p_{n0} = n_i^2 \quad (10)$$

Ou n_p/p_{n0} est la concentration des electrons/trous minoritaires dans le semiconducteur type-p/n à l'équilibre. A moins que cet équilibre thermique soit perturbé par l'application d'un voltage, l'équation (10) sera modifiée en :

$$pn_p = np_n = n_i^2 \exp\left(\frac{V}{V_T}\right) \quad (11)$$

$V_T=kT/q$ est la difference de potentiel électrique qui correspond à l'énergie thermique à une temperature T donnée. L'application d'un voltage causera la generation de paire electron-trou qui augmentera simultanément la concentration des porteurs majoritaires et des minoritaires ($\Delta p=\Delta n=\Delta$). Pour le cas d'un semiconducteur type-P, l'équation(11) devient :

$$(p + \Delta n)(n_p + \Delta p) = n_i^2 \exp\left(\frac{qV}{kT}\right) \quad (12)$$

Pour un faible niveau d'injection et en utilisant l'approximation $p+\Delta n=p$ et $n_p+\Delta p=\Delta$, l'équation(12) se reduit à :

$$\Delta = \frac{n_i^2}{p} \exp\left(\frac{V}{V_T}\right) = n_p \exp\left(\frac{V}{V_T}\right) \quad (13)$$

Pour un haut niveau d'injection et en utilisant l'approximation $p+\Delta=\Delta$ et $n_p+\Delta=\Delta$, l'équation (12) se reduit à :

$$\Delta = n_i \exp\left(\frac{V}{2V_T}\right) \quad (14)$$

3. Le transport des porteurs de charges

L'introduction par dopage des electrons/trous supplémentaire, crée un gradient de concentration dans le materiau semiconducteur. En consequence de ce gradient, un mouvement de porteurs se crée de la région haute concentration vers la region faible concentration. Ce flux est appellé diffusion, le courant due à cette duffusion et donné par les equations suivantes[2] :

$$J_n = qD_n \frac{\partial}{\partial x} n(x) \text{ pour les electrons} \quad (15)$$

$$J_p = -qD_p \frac{\partial}{\partial x} p(x) \text{ pour les trous} \quad (16)$$

Ou : $n(x)$, $p(x)$ sont la variation spatiale de la concentration des electrons et des trous respectivement. D_n et D_p sont les coefficients de diffusion des electrons et trous respectivement.

La presence du signe negatif dans l'equation (16) indique que le flux des trous est dans la direction directe du gradient de concentration. Malgré que le flux des electrons est dans direction inverse du gradient, le sens du courant a été conventionnellement adopté au sens des electrons d'où l'absence du signe negatif.

Le champ électrique est un phénomène dominant dans les mécanismes de transport des charges, la relation entre le champ électrique et la différence de potentiel électrostatique est donnée par [2] :

$$\xi(x) = -\frac{\partial}{\partial x}V(x) \quad (17)$$

La différence de potentiel $V(x)$ et le champ électrique $E(x)$ sont liés par la relation :

$$V(x) = \frac{E(x)}{-q} \quad (18)$$

En considerant le niveau de Fermi intrinseque comme reference du potentiel électrique, la relation du champ électrique peut s'écrire comme suit [2] :

$$\xi(x) = -\frac{\partial}{\partial x}V(x) = -\frac{\partial}{\partial x}\left(-\frac{E_i}{q}\right) = \frac{1}{q}\frac{\partial E_i}{\partial x} \quad (19)$$

L'équation (19) indique que la direction du champ électrique est dans le même sens que celle du gradient, de manière à ce que, le champ électrique pointe toujours dans la direction croissante d'une bande d'énergie, comme illustré en Figure 5 :

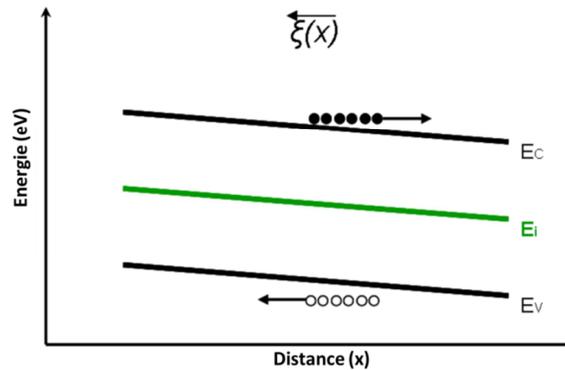


Figure 4 Champ électrique et diagramme de bandes

Les flèches aux côtés des électrons et des trous en Figure 5, indiquent le sens de la force qu'exerce le champ électrique sur les porteurs de charge ; le flux des trous est dans le sens de la pente alors que le flux des électrons est dans le sens contraire. Le courant résultant de cette force exercée par le champ électrique est appelé courant de dérive :

$$\begin{cases} J_n(x) = nq\mu_n\xi(x) \\ J_p(x) = pq\mu_p\xi(x) \end{cases} \quad (20)$$

Où μ_n/μ_p est la mobilité des électrons/trous. La mobilité se détermine par la réponse des porteurs de charge à un champ électrique appliqué. L'augmentation de la mobilité influence directement sur la vitesse des porteurs traversant les mailles d'un semi-conducteur en réponse à un champ électrique. Le coefficient de diffusion et la mobilité sont liés par la relation d'Einstein [2] :

$$\frac{D}{\mu} = \frac{kT}{q} \quad (21)$$

En présence d'un champ électrique et d'un gradient de concentration de porteurs, le courant électrique circulant dans un semi-conducteur est la somme du courant de diffusion et du courant de dérive :

$$J_n = nq\mu_n\xi(x) + qD_n \frac{\partial}{\partial x} n(x) \text{ Pour les électrons} \quad (22)$$

$$J_p = pq\mu_p\xi(x) - qD_p \frac{\partial}{\partial x} p(x) \text{ Pour les trous} \quad (23)$$

La composante négative du courant des trous dans l'équation (23) indique que le courant de diffusion circule dans le sens contraire du courant de dérive des trous.

3.1. La diode PN

La diode est le composant à semi-conducteur le plus fondamental et le plus important. Elle est présente dans pratiquement tous les dispositifs semi-conducteurs et joue le rôle de pivot dans leur fonctionnement.

La diode est formée à partir de la jonction d'un même semi-conducteur dopé différemment (type-n & type-p) après l'établissement d'un équilibre entre les composantes du courant de dérive et de diffusion. Au contact, le courant de diffusion est initialement observé du au gradient de concentration ; les électrons du type-n diffusent vers la région type-p où ils se

recombinent avec les trous. Les trous diffusent aussi à travers la jonction et se recombinent avec les électrons de la région type-n (Figure 6).

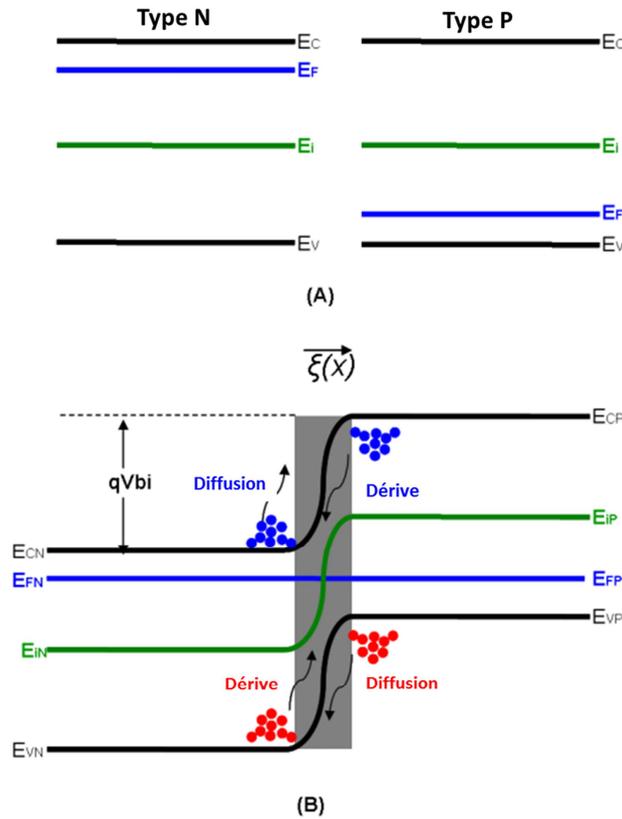


Figure 5 Diagramme des bandes de (A) Deux SCs type N/P séparés, (B) Deux SCs type N/P en contact

Les porteurs traversant l'interface laissent derrière eux des ions. Ces ions vont former un champ électrique qui pointe de la région N vers la région P, ce champ va s'opposer aux flux des électrons et trous majoritaire à travers l'interface. Néanmoins, le processus de génération de paires électron-trou persiste dans les deux régions. Les électrons générés dans la région P, subissent l'influence du champ électrique et transitent vers la région N. Le fait que la direction du champ électrique s'oppose au passage des électrons de la région N, facilite leur passage vers cette région. Les trous générés dans la région N subissent le même champ et transitent à travers la jonction. Les porteurs minoritaires transitent dans le sens contraire des majoritaires, par le biais du courant de dérivation, jusqu'à atteindre l'équilibre entre les composantes Dérivation/Diffusion du courant. A partir de cet équilibre, un potentiel électrique interne s'établit à travers la jonction (Figure 7).

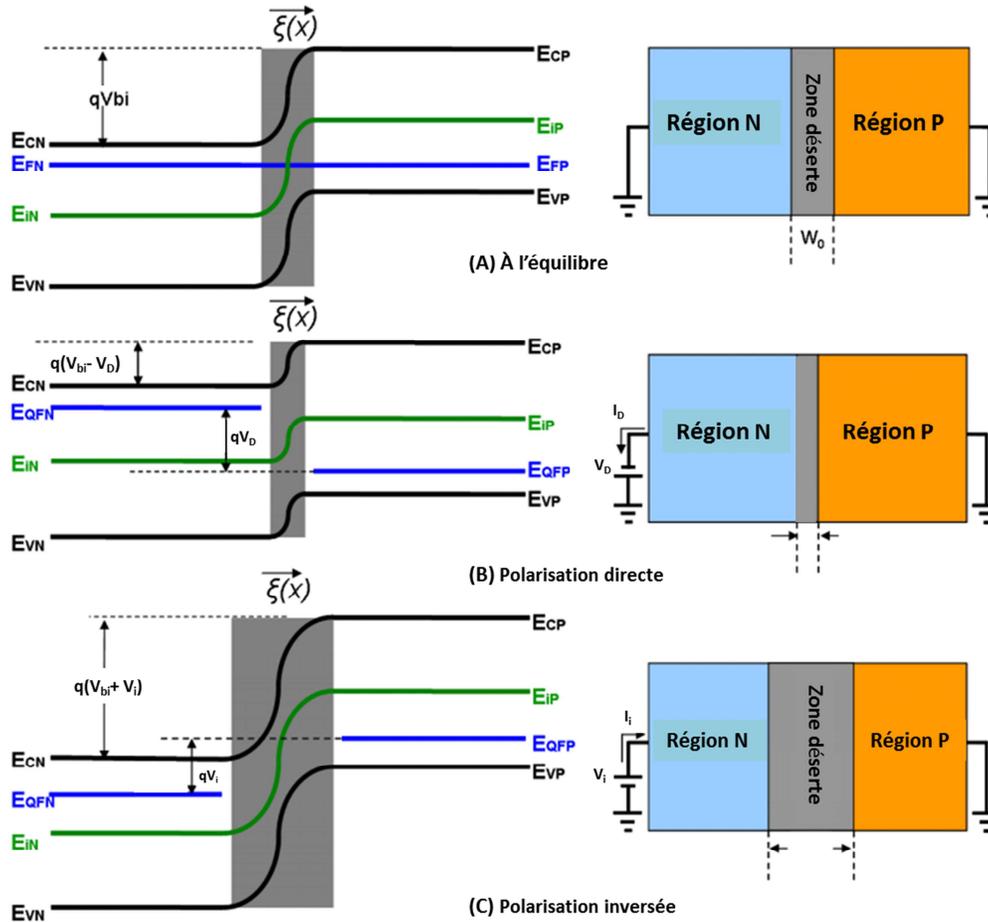


Figure 6 Diode PN (A) En équilibre thermique (B) Sous polarisation direct (C) Sous polarisation inversée

Le champ électrique interne augmente jusqu'à ce que les deux composantes de courant des deux types de porteurs, s'équilibrent entre elles et le flux s'arrête.

La différence de potentiel créée par ce champ interne est appelée : barrière de potentiel (V_{bi} , built-in voltage) sa valeur est donnée par [4]:

$$V_{bi} = V_T \ln\left(\frac{p_p}{p_n}\right) = V_T \ln\left(\frac{n_n}{n_p}\right) \quad (23)$$

A l'équilibre thermique, le flux des porteurs à travers la jonction est nul et le niveau de Fermi devient plat et constant comme illustré en Figure 6(B). Cependant, la bande de conduction et la bande de valence se courbent de manière à devenir égales à la barrière de potentiel établie entre les deux régions N/P. la valeur de cette variation égale au produit de la charge élémentaire q et la barrière de potentiel V_{bi} .

Une fois l'équilibre établi après contact des types de semi-conducteur, le dispositif devient neutre à l'exception de la région où le champ électrique s'est formé. Cette région est appelée ZCE (zone charge d'espace), zone de déplétion ou la zone déserte puisque les porteurs de cette zone ont tous transité à travers la jonction, laissant derrière des ions qui donnent naissance au champ électrique interne. La largeur de la ZCE est déterminée par la résolution de l'équation de Poisson [2] :

$$W_0 = \sqrt{\frac{2\varepsilon(V_{bi}-V)}{q} \left(\frac{1}{N_a} + \frac{1}{N_d} \right)} \quad (24)$$

N_a et N_d représentent la concentration des accepteurs et des donneurs respectivement, ε est constante diélectrique et V est la tension appliquée qui est égale à zéro dans le cas d'équilibre thermique. La largeur de la ZCE augmente avec l'application d'une tension négative et se rétrécit dans le cas d'une tension positive.

Pour qu'une diode PN se mette à conduire du courant, les porteurs de charge doivent avoir assez d'énergie pour franchir la barrière de potentiel et transiter à travers la jonction, cela est réalisé avec une polarisation directe de la diode « Figure 7(B) ». Cette polarisation pour les bandes de conduction et de valence vers le haut tout en réduisant le degré de la courbe proportionnellement à la tension de polarisation directe V_D . Avec la barrière réduite pour les électrons et les trous, davantage d'électrons diffuseront de la région N vers la région P ainsi que pour les trous qui iront dans le sens opposé. Le courant circule de la région P appelée anode vers la région N appelé cathode, voir Figure 7(B). La barrière de potentiel est réduite, le champ électrique est plus petit et la ZCE diminue en fonction de V_D ; équation (24) avec $V=V_D$.

Dans le cas d'une polarisation inverse « Figure 7(C) », La barrière de potentiel entre les deux régions augmente, la courbe des bandes et le champ électrique augmentent aussi proportionnellement à la tension inverse V_i . Due à cette augmentation, presque aucun porteur ne peut franchir la barrière de potentiel, d'où l'absence de courant directe, la diode est bloquée en polarisation inverse. La ZCE s'élargit aussi avec l'augmentation du champ électrique du a la polarisation inverse, Equation (24) avec $V=V_i$. Néanmoins, comme il a été expliqué précédemment, la génération des paires électron-trou continu en forme de courant de dérive « I_i » (pour chaque type de porteurs) dans le sens opposé de la polarisation. Il serait intéressant de noter que le courant I_i circule indépendamment des conditions de polarisation

et sa valeur dépend de la probabilité de génération de paires électron-trou ainsi que l'existence d'un champ électrique plutôt que son amplitude.

Après simplification, l'expression du courant de diffusion dans le cas d'une polarisation directe s'écrit comme suit [2] :

$$I = qA \left(\frac{D_p}{L_p} p_n + \frac{D_n}{L_n} n_p \right) \left[\exp \left(\frac{V_D}{V_T} \right) - 1 \right] \quad (25)$$

A est la surface de la jonction, $L_{p,n}$ est la largeur de diffusion des minoritaires électrons/trous, elle représente la distance moyenne que traverse un électron/trou en tant que minoritaire avant sa recombinaison avec un porteur majoritaire, son expression est donnée par :

$$L_{p,n} = \sqrt{D_{p,n} \tau_{p,n}} \quad (26)$$

Où $D_{p,n}$ est le coefficient de diffusion, $\tau_{p,n}$ est la durée de vie des porteurs minoritaires, elle représente le temps moyen de transit avant la recombinaison avec un majoritaire. Sous polarisation inverse, l'équation (25) devient :

$$I = -qA \left(\frac{D_p}{L_p} p_n + \frac{D_n}{L_n} n_p \right) = -I_0 \quad (27)$$

Le signe négatif indique que ce courant circule dans la direction opposée du courant direct, ce courant est appelé courant de saturation ou courant de fuite. Le courant de saturation existe indépendamment de la polarisation tant qu'un champ électrique existe. Il faut signaler qu'à l'équilibre thermique, aucun courant ne circule à travers la jonction, par conséquent, le courant de diffusion doit être égal et opposé au courant de saturation indiqué en équation (27). L'équation (25) est alors simplifiée et réécrite sous la forme suivante :

$$I = I_0 \left[\exp \left(\frac{V_D}{V_T} \right) - 1 \right] \quad (28)$$

L'équation (27) est valide dans le cas où que la zone de déplétion est dépourvue de tout porteur de charge et l'annulation de tout processus de génération et recombinaison, mis à part dans les régions neutres de la jonction PN. Cependant, dans le cas réel en polarisation directe, un grand nombre de porteurs traversent la ZCE causant des recombinaisons. Le courant de recombinaison représente une perte de porteurs et qui est connu pour être directement proportionnel à $n_i \exp(V/2V_T)$ [2], il est nécessaire donc de modifier l'équation (28) pour introduire ce cas réel :

$$I = I_0 \left[\exp\left(\frac{V_D}{\eta V_T}\right) - 1 \right] \quad (29)$$

Où η est le facteur d'idéalité, sa valeur est comprise en 1 et 2, la valeur 1 indique une caractéristique de diode idéale.

3.2. Le contact Schottky

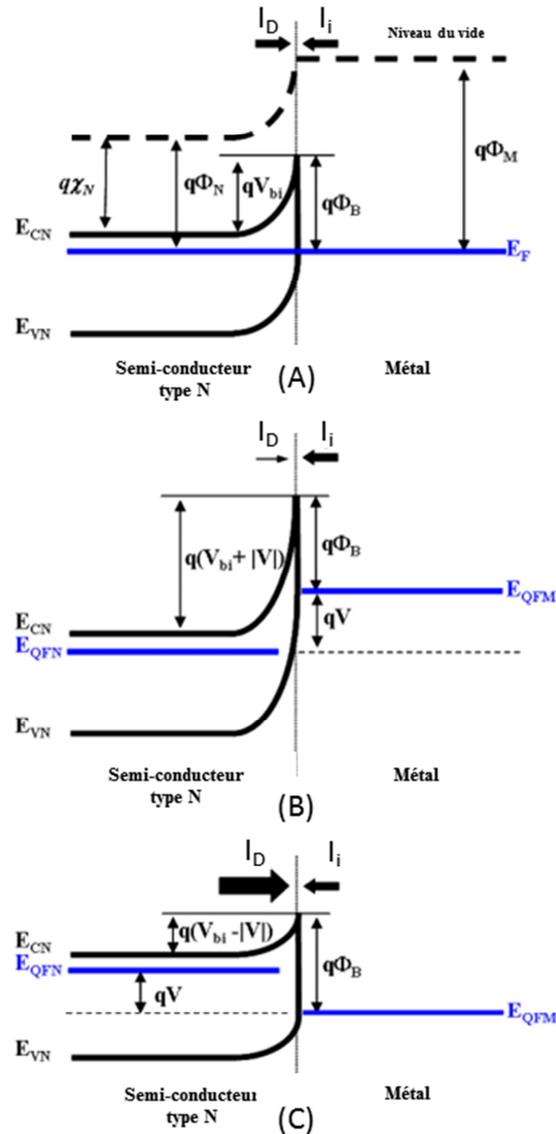


Figure 7 Contact Schottky en (A) équilibre thermique (B) Polarisation inverse (C) Polarisation directe

Quand un métal est déposé sur un semi-conducteur, il en résulte un redressement des bandes au niveau de l'interface metal-semiconducteur. Le transport des charges à travers un contact Schottky est modélisé par la théorie d'émission thermoïonique [2].

La figure 8 illustre le diagramme de bande d'un contact Schottky. Selon la théorie d'émission thermoïonique, le courant total égal à la différence du courant circulant du semi-conducteur vers le métal (I_D en Figure 8) et du courant allant dans le sens opposé I_i . Ce courant s'exprime comme suit :

$$I = A^*T^2LW \exp\left(-\frac{\Phi_B}{V_T}\right) \left[\exp\left(\frac{V}{\eta V_T}\right) - 1 \right] \quad (30)$$

Où : V est la tension de polarisation, LW est le produit de la longueur et la largeur de la jonction. Φ_B est la hauteur de la barrière propre au matériau, elle bloque le flux des électrons du métal vers le semi-conducteur et est définie par la différence entre le travail de sortie du métal et de l'affinité électronique du semi-conducteur : $\Phi_B = \Phi_M - \chi_n$. Cependant, en pratique, sa valeur dévie de la relation précédente due à la fluctuation du niveau de Fermi à l'interface [2]. Elle est déterminée généralement par des mesures expérimentales telles que la technique C-V. A^* représente la constante effective de Richardson donnée par :

$$A^* = \frac{\pi q m^* k^2}{2h^3} \quad (31)$$

m^* est la masse effective des électrons, les autres symboles ont été définies précédemment. Le V_{bi} montré en Figure 8 est la barrière de potentiel qui résulte de la formation de la jonction, sa valeur est représentée par l'équation (32) qui est la différence des travaux de sortie du métal et du semi-conducteur :

$$qV_{bi} = q\Phi_M - (q\chi_N + E_{CN} - E_F) \quad (32)$$

3.3. Le contact ohmique

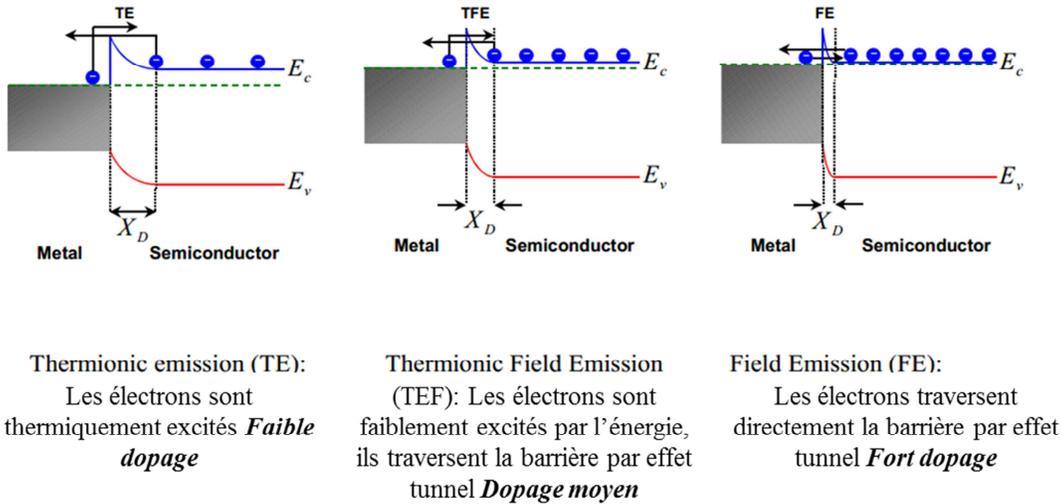


Figure 8 Mécanismes de conduction dans contact ohmique Métal-SC type N en fonction du dopage

[6]

Un contact ohmique est une jonction à faible résistance qui assure le passage d'un courant de conduction du métal au semi-conducteur et vice versa. Son rôle est de fournir au dispositif une ouverture vers l'extérieure sans influencer sur les performances de ce dernier. La figure 9 illustre trois mécanismes de conduction qui prend place dans un contact ohmique, à des concentrations de dopage différentes. On utilise généralement la FE (Field Emission) qui consiste à doper fortement la couche en dessous du métal pour activer l'effet tunnel à travers la barrière [7].

4. Résumé

Dans cette section, les principes fondamentaux de la théorie des semi-conducteurs ont été revisités. Trois types d'interface sont présentés (Jonction PN, contact Schottky et contact ohmique). Cependant, il existe un autre type d'interface, formé par la jonction de deux semi-conducteurs de matériaux différents. Ces matériaux ont une structure de bandes différentes y compris leurs : gap, constante de maille et affinité électrique. Ce type d'interface est appelée hétérojonction et représente la base de la conception des transistors à haute mobilité (HEMT). La section suivante sera consacrée à l'étude de ces deux dispositifs.

II. Structures à hétérojonctions

1. Introduction

L'utilisation d'hétéro-structures dans l'électronique des semi-conducteurs a émergé avec W.Shokley qui proposa l'application d'un émetteur grand gap avec une jonction p-n [8]. Aujourd'hui, les dispositifs à base d'hétéro-structures sont largement utilisés dans le développement de composants électroniques avancés en hautes-fréquences [9, 10].

Le transistor à hétérojonction et à effet de champ (HJFET), aussi appelé transistor à effet de champ et à modulation de dopage (MOSFET), est un type de transistor à effet de champ (FET) qui peut fournir des performances en hautes-fréquences de très haut niveau. Son excellente caractéristique faible-bruit lui a permis d'occuper une place majeure dans les applications de faible bruit. Actuellement, ce dispositif est largement utilisé dans les systèmes de télécommunications terrestre et spatiale, dans les radios télescopes, dans les transmissions satellite et dans les systèmes de navigation.

Les principes fondamentaux qui gouvernent les dispositifs à base d'hétérojonctions seront discutés dans cette section. On fera le point sur les propriétés physiques et électriques d'une hétérojonction. Suite à cela, le transistor à haute mobilité électronique (HEMT) qui est un membre supérieur de la famille HJFET, sera introduit avec une présentation de son développement, de sa structure conventionnelle et de son principe de fonctionnement. Finalement, on passera au transistor pseudo-morphique à haute mobilité électronique (pHEMT), qui est l'objet de ce travail. On parlera de sa principale différence avec son grand-frère le HEMT, ses avantages et ses performances ainsi que ses champs d'application technologiques.

2. Hétérojonction, principe et fonctionnement

Avant 1980, la plupart des dispositifs à semi-conducteur étaient fabriqués à base d'un seul type de matériau semi-conducteur comme le Silicium ou l'Arsenic de Gallium (GaAs). Le développement de la technologie de croissance de matériaux tel que l'épitaxie par jet moléculaire (MBE) et les systèmes de dépôt par évaporation chimique (MOCVD), ont permis la fabrication de dispositifs composés d'une combinaison de matériaux semi-conducteurs différents. L'interface entre deux semi-conducteur différents ramenés en contact est appelé hétérojonction : la forme la plus basique d'une hétéro-structure, elle est présente dans la

plupart des dispositifs modernes. L'avantage de l'hétérojonction est sa capacité de contrôler avec précision, le mouvement des porteurs de charge. Mais aussi les confiner dans une couche extrêmement mince appelée gaz d'électrons bidimensionnel (2DEG) [11]. Les hétérojonctions sont devenues des structures très attrayantes depuis l'émergence des dispositifs HF (HEMT, pHEMT et HBT) basés sur des matériaux III-V [12]

2.1. Paramètre de maille

Quand deux semi-conducteurs différents sont mis en contact, les atomes au niveau de l'interface hétérojonction forment des liaisons de part et d'autre. La différence de l'indice de maille entre les deux matériaux au niveau de l'hétéro-interface, obligent les atomes à réajuster leur position en développant une contrainte. Si cette contrainte dépasse un certain seuil, des dislocations et des déformations se créent et se propagent dans le réseau cristallin des matériaux. Ces imperfections se comportent comme des centres de recombinaisons qui limitent la mobilité et la durée de vie des électrons et des trous. Pour résoudre ce problème, on utilise des matériaux avec des paramètres de maille très proche, par exemple GaAs/AlAs ou $\text{Al}_x\text{Ga}_{1-x}\text{As}$.

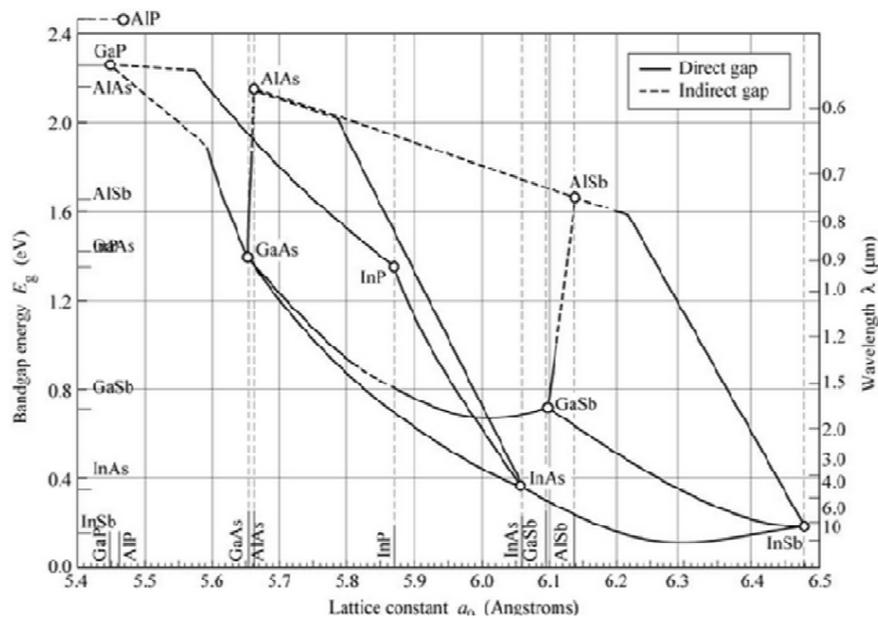


Figure 10 Paramètre de maille vs énergie de gap à température ambiante pour des SCs III-V et leurs alliages [13]

La figure 10 illustre le paramètre de maille en fonction de l'énergie de gap pour les semi-conducteurs III-V les plus communément utilisés pour la conception des pHEMTs. L'énergie

de gap varie de 0.17 eV pour le InSb jusqu'à 2.45eV pour AlP. Ces matériaux seront déposés sur deux types de substrat GaAs et InP.

Pour minimiser les défauts aux niveaux de l'hétéro-interface, les matériaux choisis doivent avoir leur paramètre de maille très proche. Ceci n'est le cas pour la plupart des matériaux, d'où l'utilisation de la règle de Vegard [14] pour synthétiser des matériaux accordés en maille. Le paramètre de maille d'un matériau ternaire $A_xB_{1-x}Z$ est issu des deux semi-conducteurs AZ et BZ obéissant à la règle de Vegard :

$$a_{maille} = xAZ + (1 - x)BZ \quad (33)$$

Cette règle est valable pour la plupart des semi-conducteurs y compris AlGaAs et [15] et InGaAs [16]. L'énergie de gap et les paramètres de maille du GaAs et des matériaux dérivés de l'InP sont présentés dans Tableau 1 [17,18].

Table 1 Indice de maille et énergie de gap pour des SCs III-V commun à 300K

Alliages	Paramètre de maille a_0 (Å)	Energie de gap E_g (eV)
GaAs	5.653	1.42
AlAs	5.660	2.16
InAs	6.058	0.37
InP	5.869	1.35
$In_{0.53}Ga_{0.47}As$	5.869	0.76
$In_{0.52}Al_{0.48}As$	5.869	1.48

Les progrès réalisés dans la croissance épitaxiale ont permis de réaliser des hétérojonctions désaccordées en maille [19,20]. Les défauts cristallins de ces hétérojonctions, sont minimes tant que l'épaisseur de la couche épitaxiée ne dépasse pas un seuil critique [21,22]. Dans ce cas, les mailles du réseau cristallin entre les deux matériaux se déforment et changes de propriétés physiques [23]. Cette technique de croissance est appelée : pseudo-morphisme et sera détaillée dans la section suivante.

Une autre approche consiste à alterner entre les couches périodiquement pour obtenir une structure appelée *superlattice*. Cette approche réduit les défauts de dislocation et est utilisée particulièrement pour les hétérojonctions type Si-Ge [18,24].

2.2. Matériaux pseudo-morphiques

Le pseudo-morphisme est une technique de croissance qui consiste à rendre un matériau contraint dans le but d'aligner ses mailles avec le matériau de base. Le concept de formation d'une hétérojonction est illustré en Figure 11 :

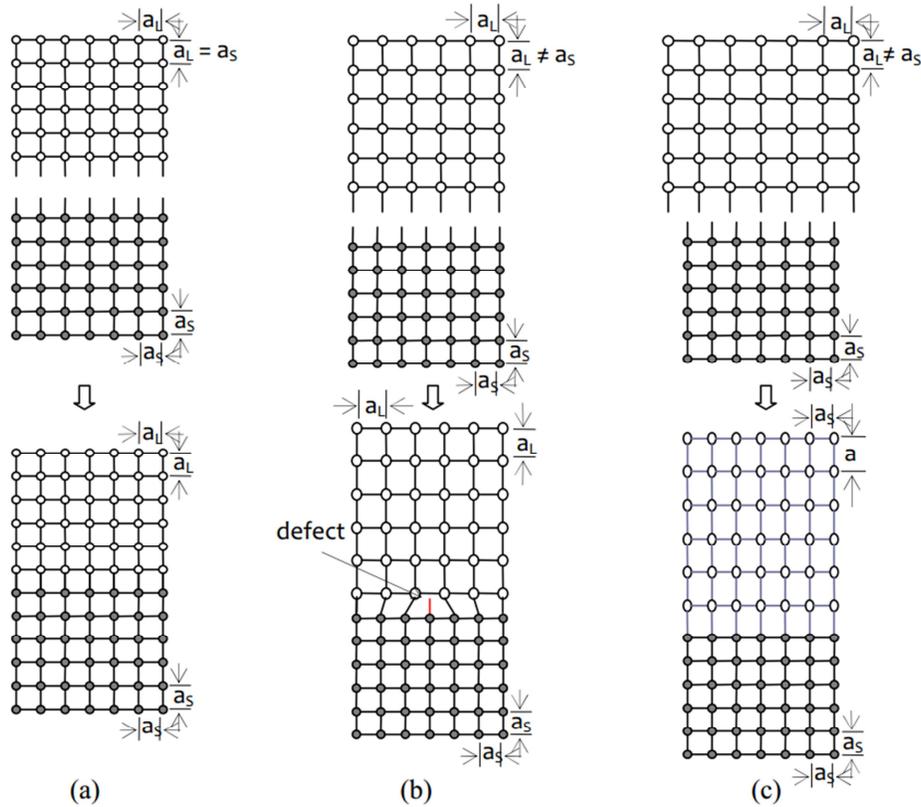


Figure 11 Types d'hétérojonction : (a) accordées en maille (b) déaccordées en maille (c) pseudo-morphique[6]

Les dislocations et les défauts sont réduites dans une hétérojonction pseudo-morphique tant que l'épaisseur de la couche épitaxée reste inférieure à une épaisseur critique h_c . Si le paramètre de maille du substrat et de la couche épitaxée sont représentés par a_s et a_p respectivement, l'épaisseur critique serait déterminée par l'équation suivante :

$$h_c = \frac{a_s}{2\varepsilon} \quad (34)$$

Où ε représente la contrainte donnée par :

$$\varepsilon = \frac{a_l - a_s}{a_s} \quad (35)$$

2.3. Structure des bandes

L'un des aspects les plus importants dans une hétérojonction est la discontinuité des bandes d'énergie. La jonction de deux semi-conducteurs différents en résulte un brusque changement dans le diagramme des bandes. Ce changement est illustré en Figure 12 où deux semi-conducteurs isolés, avec des énergies de gap différentes et des affinités électroniques différentes, sont ramenés en contact.

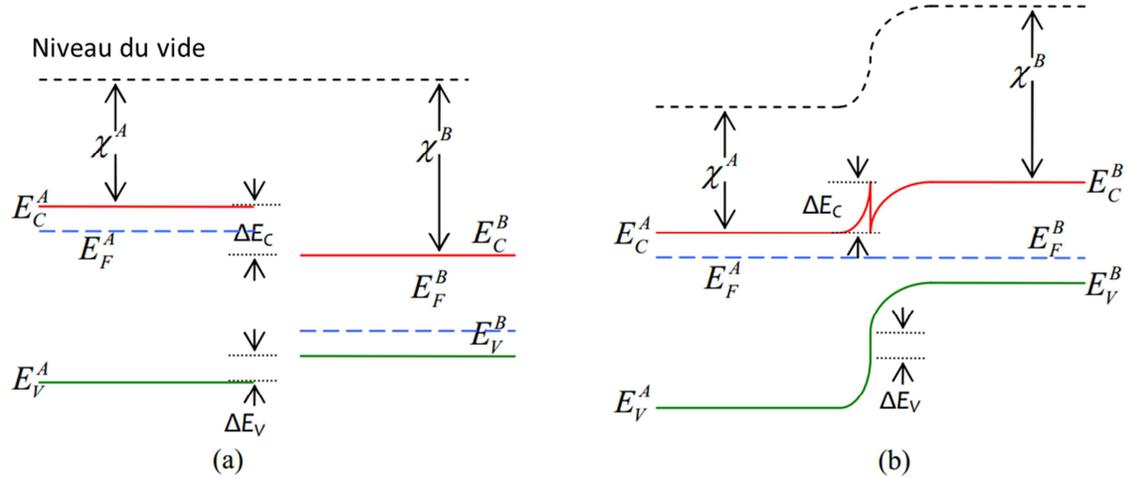


Figure 12 Diagramme des bandes d'une hétérojonction (a) avant contact (b) après contact

ΔE_C est la différence dans la bande de conduction des deux semi-conducteurs, la différence dans la bande de valence est notée ΔE_V . E_F représente le niveau de Fermi des deux semi-conducteurs.

La discontinuité dans la bande de conduction ΔE_C a été décrite en fonction des affinités électroniques par Anderson [25] :

$$\Delta E_C = q(\chi^A - \chi^B) \quad (36)$$

Et :

$$\Delta E_V = \Delta E_g - \Delta E_C = E_g^A + q\chi^A - (E_g^B + q\chi^B) \quad (37)$$

A l'équilibre thermique, le niveau de Fermi est aligné tout au long de l'hétérojonction. Cet alignement crée un potentiel interne au niveau de l'interface, ceci donne naissance à une zone de déplétion. Le potentiel interne est calculé à partir du diagramme des bandes :

$$qV_{bi} = \Delta E_C + E_g^B - (E_C^A - E_F^A) - (E_F^B - E_V^B) \quad (38)$$

Ce modèle de bandes est le plus utilisé pour présenter une hétérojonction malgré le fait qu'il n'inclue pas la discontinuité au niveau des affinités électroniques après alignement. Frensley et Kroemer ont proposé d'autres modèles d'alignement [26,27] suivi par un modèle de Harrison [28]. Depuis, plusieurs approches ont été proposées, notamment Kroemer [29] et Vergaftmana [30] qui ont reçu une critique positive.

2.4. Puits quantique et gaz bidimensionnel

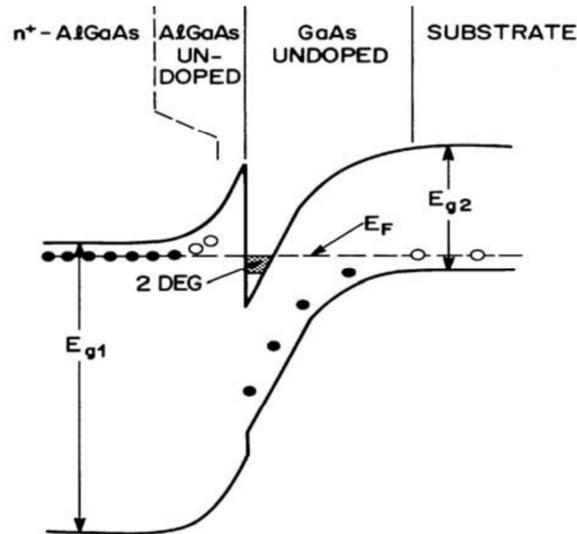


Figure 13 Diagramme de bande d'une AlGaAs/GaAs hétérojonction [31]

Quand une hétéro-structure est réalisée avec des couches suffisamment minces, des effets quantiques d'interférence apparaissent dans le mouvement des porteurs de charge. Un puits quantique se forme quand une couche de semi-conducteur faible gap est insérée entre deux semi-conducteurs grands gaps. Suite aux différences de gap, des discontinuités se créent au niveau des deux bandes générant un puits quantique. Les électrons qui occupent ce puits sont originaires des dopants de la couche grand gap. La Figure 13 illustre un puits quantique où le fond de ce puits est en dessous du niveau de Fermi.

Les électrons occupant le puits sont issus d'atomes donneurs et disposent d'une grande énergie formant ainsi un gaz d'électrons bidimensionnel (2DEG). Ce gaz d'électrons se déplace librement dans la direction parallèle à l'hétérojonction [12] et améliore la mobilité et le confinement des porteurs dans la couche faible gap.

3. Transistor à haute mobilité électronique (HEMT)

Plus de 35 ans passés depuis l'annonce de l'invention du HEMT en 1980, sa technologie a certainement contribué au développement des applications en hautes fréquences et en puissance. L'émergence du HEMT est le résultat des progrès technologiques exploitant les propriétés électroniques supérieures de l'hétérojonction GaAs/AlGaAs.

Les performances vitesse et bruit des transistors à effet de champ (FET) étaient limitées par la présence d'atomes dopant dans leur canal. Ces atomes qui fournissaient les porteurs de charge nécessaires pour le transport, contribuaient aussi à leurs fluctuations due aux collisions aléatoires générées dans la même région. Le HEMT a été conçu pour résoudre cette contradiction [32]. Le HEMT exploite la haute mobilité des électrons générée par une hétérojonction constituée d'une couche AlGaAs hautement dopée sur une couche GaAs non dopée. Les électrons générés dans la couche AlGaAs transitent complètement vers la couche GaAs adjacente laissant derrière eux une zone désertée. Ces électrons tombent dans le puits quantique généré par l'hétérojonction dans la couche GaAs, où ils peuvent se déplacer rapidement sans générer de collision avec des impuretés [33].

3.1. Naissance du HEMT

En 1977, Dr. Takashi Mimura, l'inventeur du HEMT, travaillait dans la section recherche et développement des laboratoires Fujitsu. Ses activités de recherche étaient basées sur les FETs GaAs de puissance et les MOSFETs à base de GaAs. Au printemps de 1979, il fut intéressé par les travaux de Dingle du laboratoire Bell [34] sur la modulation du dopage d'une hétérojonction *superlattice*. Durant les mois qui suivaient, il concentra ses recherches sur les mêmes structures que Dingle, dans l'espoir d'innovation et créativité. Il eut l'idée d'utiliser l'effet de champ pour contrôler les électrons à l'interface d'une hétérojonction AlGaAs/GaAs où le champ est généré depuis un contact Schottky placé sur la couche AlGaAs. Cette configuration innovante représentât son billet d'entrée au monde du HEMT. En automne 1979, il envoyât son papier au Journal Japonais des Physiques Appliquées où il fut accepté et publié en Mai 1980 [35]. En fin Juin de la même année, Fujitsu décidât d'informer les media de l'invention du HEMT. La figure 14 montre le croquis original du HEMT réalisé par Dr. Takashi.

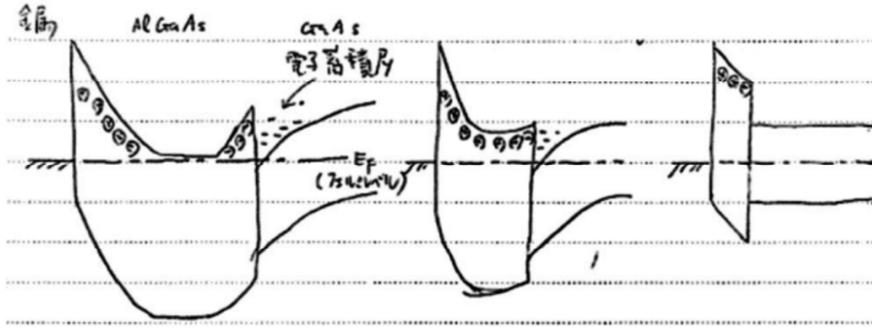


Figure 14 Croquis original du Dr.Takashi expliquant le principe d'opération du HEMT [35]

3.2. Structure épitaxiale

Depuis l'invention du HEMT plusieurs modèles ont été développés et commercialisés. Malgré leur différence en matériaux et de performances, le principe de fonction reste inchangé. Pour cette section, on considère l'exemple d'un HEMT AlGaAs/GaAs illustré en Figure 15 :

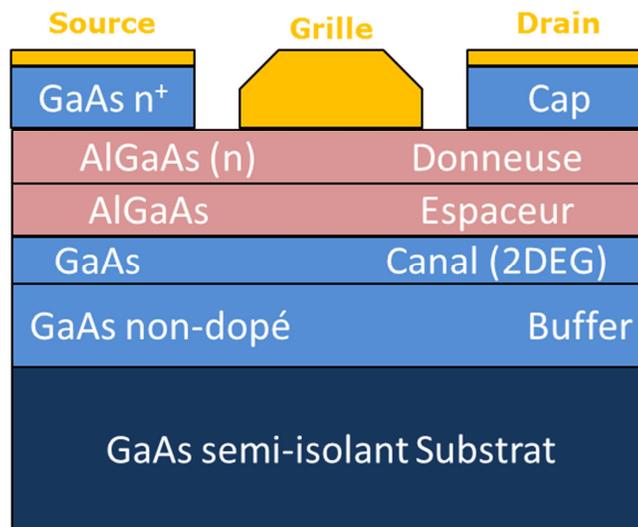


Figure 15 Structure épitaxiale d'un AlGaAs/GaAs HEMT

Une couche GaAs non dopée qui constitue le buffer et le canal est épitaxie sur un substrat semi isolant. La couche donneuse AlGaAs est en dessus du canal. La portion inférieure de cette couche adjacente au canal, est non dopée : elle joue le rôle d'une couche espaceur, tandis que la portion supérieure est la couche donneuse dopée N: elle fournit les électrons. Sur la couche AlGaAs, une couche nommée Cap à base de GaAs fortement dopée permet la réalisation de contacts ohmiques drain et source. La grille est directement posée sur la couche

donneuse AlGaAs, elle permet de contrôler et moduler le nombre de porteurs dans le gaz d'électrons bidimensionnel (2DEG). Le 2DEG se forme au niveau du canal GaAs près de l'hétérojonction AlGaAs/GaAs. Les contacts sur la source et le drain assurent la conductivité entre le 2DEG, le drain et la source.

3.2.1. Couche donneuse

Cette couche aussi appelée couche Schottky, doit être formée d'un matériau grand gap. Les dopants de cette couche diffusent leurs électrons vers le canal où ils seront disponibles pour la conduction. L'épaisseur de cette couche est critique car elle détermine la distance Grille-Canal. Une faible distance produit des valeurs de transconductance enlevées mais une tension de claquage réduite [36]

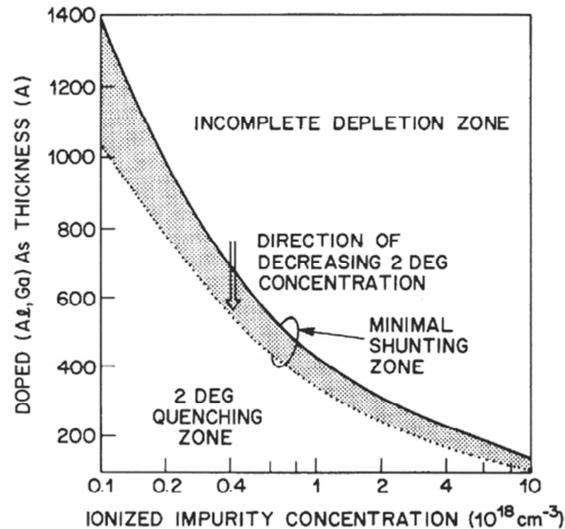


Figure 16 Zone de déplétion de la couche donneuse et 2DEG en fonction du dopage et de la concentration [37]

L'augmentation de l'épaisseur et la concentration de dopage de la couche donneuse réduit la largeur de la zone de déplétion. Cela produit un faible champ électrique et par conséquent, une faible concentration de porteurs dans le 2DEG, voir Figure 16.

3.2.2. Concentration et types de dopage

La couche donneuse uniformément dopée en volume peut être remplacé par une couche non dopée suivi d'une très mince couche fortement dopée appelée couche delta δ . Ce plan de dopage assure une concentration de porteurs dans le canal identique à celle du dopage

volumique et apporte aussi des avantages vis-à-vis des performances du HEMT. Le profil de la bande de conduction et de la concentration des électrons pour les deux types de dopage sont illustrés en Figure 17.

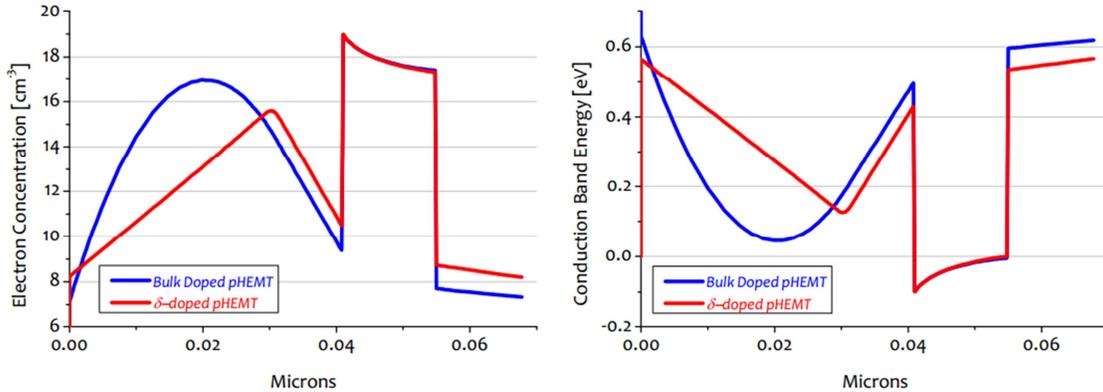


Figure 17 Bande de conduction (droite) et concentration d'électrons pour (gauche) à un dopage volumique (bleu) vs dopage delta δ (rouge) [38]

La couche delta présente plusieurs avantages : faible dispersion des impuretés ; une transconductance plus élevée et plus linéaire ; un ratio entre la longueur de grille et la distance grille-canal plus élevé donc une réduction des effets des canaux courts [39]. Les électrons sont mieux confinés dans le profil en forme V du puits quantique.

3.2.3. Couche espaceur

Le rôle de cette couche est de séparer le gaz d'électrons bidimensionnel (2DEG) formé dans le canal, des atomes donneurs ionisés de la couche donneuse. Cette séparation réduit l'effet "Diffusion de Coulomb" et améliore la mobilité des électrons. Une faible épaisseur augmente la densité des porteurs dans le canal, tandis qu'une large épaisseur améliore la mobilité des électrons mais en même temps, elle réduit leur transfert vers le 2DEG et dégrade leur concentration dans le canal. La densité des charges dans le 2DEG, le niveau du courant et la transconductance sont inversement proportionnels à l'épaisseur de la couche espaceur [40]. La Figure 18 montre la dépendance de la transconductance en fonction de l'épaisseur de la couche espaceur.

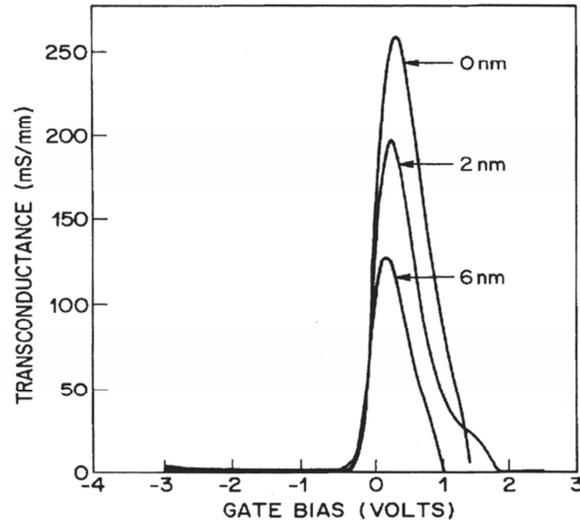


Figure 18 La transconductance en fonction de l'épaisseur de la couche espaceur dans les HEMTs[41]

3.2.4. Influence de la longueur de Grille

La longueur de la grille est le paramètre le plus influent sur les performances du HEMT. La transconductance et la fréquence de transition en dépendent fortement (Figure 19 et 20). Pour des applications en hautes fréquences et faible bruit, il est nécessaire de réduire la longueur de la grille afin de maintenir une faible résistance au niveau de la grille. Pour des applications atteignant les 20 GHz, il est préférable d'utiliser des longueurs de grille entre 250nm et 500 nm.

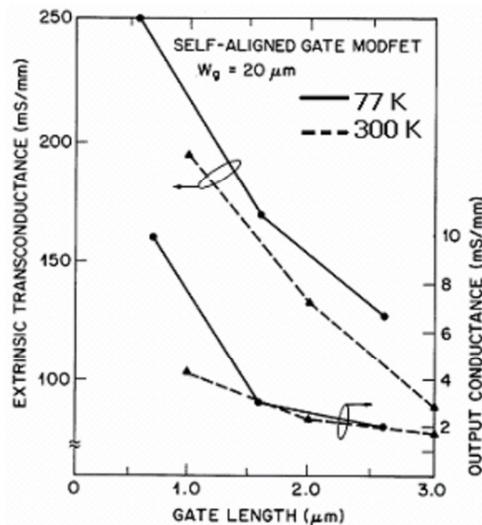


Figure 19 Transconductance et conductance de sortie en fonction de la longueur de grille en HEMT

[41]

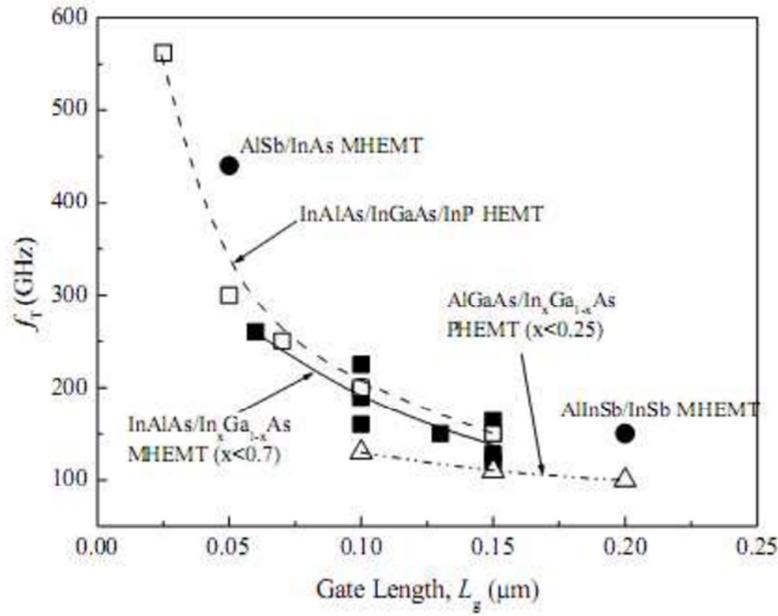


Figure 20 Fréquence de transition en fonction de la longueur de grille dans les MHEMT et pHEMT [42]

3.3. Principe de fonctionnement

Avant de décrire le principe de fonctionnement du HEMT, deux paramètres importants: la tension de pincement V_p et la tension de seuil V_{th} doivent être expliquées.

La tension de pincement exprimée en équation (39) [4], est la tension nécessaire appliquée à la grille pour que la couche donneuse soit complètement désertée.

$$V_p = \frac{qN_d d_1^2}{2\epsilon_0 \epsilon_s} \quad (39)$$

Où N_d est la concentration des donneurs de la couche donneuse d'épaisseur d_1 et $\epsilon_0 \epsilon_s$ est la permittivité relative de cette couche.

Dans le cas d'un dopage δ , la tension de pincement représente le voltage nécessaire pour transférer tous les électrons de la couche delta vers le puits quantique :

$$V_{p,\delta} = \frac{qn_\delta d^*}{2\epsilon_0 \epsilon_s} \quad (40)$$

Ici, n_δ représente la concentration de dopage de la couche bidimensionnelle delta et d^* représente la distance de la grille vers la couche δ .

La tension de seuil V_{th} est le voltage nécessaire appliqué à la grille pour activer la conduction entre le drain et la source. Cette tension détermine l'état ON/OFF du HEMT :

$$V_{th} = \Phi_{Bn} - \frac{\Delta E_C}{q} - V_p \quad (41)$$

Φ_{Bn} est la barrière Schottky. La tension V_{th} peut être ajustée en utilisant différentes combinaisons de valeur de Φ_{Bn} et V_p . ΔE_C dépend des matériaux semi-conducteurs utilisés.

Dans le cas d'un HEMT à canal déjà existant (HEMT à déplétion), à une tension de grille nulle, V_{th} sera négatif. Dans le cas d'un HEMT à enrichissement, V_{th} est positif.

Quand la tension de grille est supérieure à V_{th} , la densité des charges n_s dans le 2DEG s'exprime par l'équation (42) [4] :

$$n_s = \frac{C_i[V_{GS} - V_{th} - V_{DS}(x)]}{q} \quad (42)$$

Où x est un point arbitraire du canal et V_{DS} est le voltage drain-source appliqué aux bornes du canal. Dans le voisinage de la source ($x=0$), $V_{DS}(x)$ est nul et quand ($x=L_g$) $V_{DS}(x)$ égale au voltage appliqué au niveau du drain. C_i est la capacité grille-canal, son expression est donnée par l'équation (43) :

$$C_i = \frac{\epsilon_0 \epsilon_s}{d_1 + d_2 + d_3} \quad (43)$$

Où d_1 , d_2 et d_3 sont les épaisseurs du canal, couche donneuse et couche espaceur respectivement.

Par conséquent, le courant drain-source I_{DS} d'un HEMT avec une grille de longueur L_g et d'épaisseur W est donné par l'équation (44) :

$$I_{DS} = \frac{W}{L_g} \mu_n C_i \left[(V_{GS} - V_{th}) V_{DS} - \frac{V_{DS}^2}{2} \right] \quad (44)$$

Où μ_n est la mobilité des charges dans le 2DEG.

Pour des valeurs de $V_{DS} \gg (V_{GS} - V_{th})$, l'équation (45) est simplifiée en négligeant le second terme $\frac{V_{DS}^2}{2}$:

$$I_{DS} = \frac{W}{L_g} \mu_n C_i (V_{GS} - V_{th}) V_{DS} \quad (45)$$

L'équation (45) démontre une relation linéaire entre le courant I_{DS} et la tension V_{DS} ce cas est appelé mode linéaire. La résistance du canal qui correspond à ce mode est exprimée comme suit :

$$R_{DS} = \frac{L_g}{W\mu_n C_i} * \frac{1}{V_{GS} - V_{th}} = \frac{\Delta V_{DS}}{\Delta I_{DS}} \quad (46)$$

Quand V_{DS} augmente, la zone de déplétion s'élargie du côté du drain comparé au cote de la source et devient asymétrique dû a la polarisation inverse au niveau drain-grille. Arrivé au point où $V_{DS} = (V_{GS} - V_{th})$, le voltage de saturation V_{DSat} est atteint, le champ électrique du côté du drain augmentera rapidement en poussant la zone de déplétion à couvrir le canal (point de pincement). A partir de ce point, la tension V_{DS} agira faiblement sur le courant I_{DS} (Figure 21) et les porteurs atteindront leur vitesse de saturation v_{sat} . Ce mode est appelé mode de saturation, l'expression du courant I_{DS} change en [4] :

$$I_{DS} = \frac{W}{L_g} \mu_n C_i (V_{GS} - V_{th})^2 \quad (47)$$

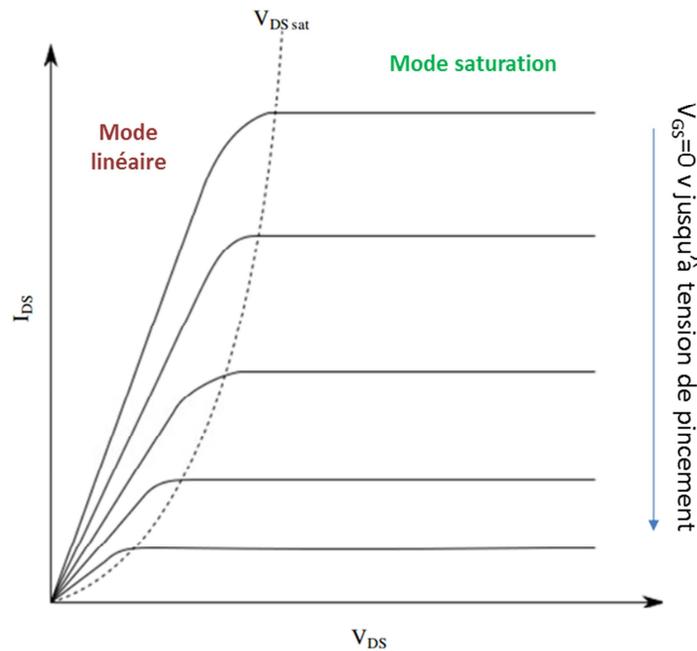


Figure 21 Caractéristiques I-V typique d'un HEMT

La transconductance g_m est définie par la variation du courant drain-source I_{DS} par rapport à une variation de la tension grille-source V_{GS} , pour une tension drain-source fixe.

$$g_m = \frac{\partial I_{DS}}{\partial V_{GS}} / V_{DS} \text{ constant} \quad (48)$$

La transconductance dispose de deux expressions linéaires et saturation dérivées des équations (44) et (45) respectivement :

$$g_m = \frac{W\mu_n C_i V_{DS}}{L_g} \quad (49)$$

$$g_{m,sat} = \frac{W\mu_n C_i (V_{GS} - V_{th})}{L_g} \quad (50)$$

4. Transistor pseudo-morphique à haute mobilité électronique « pHEMT »

Le pHEMT utilise une fine couche pseudo-morphique et contrainte pour améliorer ses performances, à la différence du HEMT. Le développement du pHEMT est résumé dans la Table 2 :

1985	Première parution du HEMT pseudo-morphique	[43,44]
1986	Introduction de la structure InGaAs/AlGaAs pHEMT	[45]
1987	Démonstration du pHEMT à dopage plan	[46]
1988	Premier InP pHEMT démontrant une très haute performance HF	[47]
1989	Premier circuit intégré monolithique à base de pHEMT	[48]

Table 2 Historique du développement du pHEMT

C'est au cours des années 90 que le pHEMT a fait son entrée dans le marché des composants HF aux côtés du HEMT.

4.1. Performances et avantages du pHEMT

L'ultime caractéristique du pHEMT est sa couche pseudo-morphique. L'épaisseur de cette couche est maintenue sous l'épaisseur critique h_c afin d'introduire des contraintes dues au désaccord de mailles, sans pour autant, lui provoquer des dislocations.

Deux types d'hétérojonctions (donneuse/canal) sont utilisés : AlGaAs/InGaAs et InAlAs/InGaAs. La présence de l'Indium dans le canal réduit la masse effective des électrons

et augmente leur mobilité et la discontinuité de la bande de conduction ΔE_c . La structure du pHEMT ainsi que son diagramme de sa bande de conduction sont illustrés en Figure 22.

La présence du puits rectangulaire améliore le confinement des électrons du 2DEG, contribue à l'obtention d'une conductance de sortie élevée et réduit la fuite des électrons vers la couche tampon [49].

Les performances du pHEMT reposent sur l'épaisseur du canal et sa composition en $\text{In}_x\text{Ga}_{1-x}\text{As}$, ces deux paramètres ont une forte influence sur les caractéristiques physiques liées au matériau tel que la mobilité et la vitesse de saturation [50,51]. L'amélioration du confinement des électrons par la présence de l'Indium, a mené à l'obtention d'une meilleure linéarité ainsi que de très hautes valeurs de transconductance et de courant de dérive [50] dans les pHEMTs.

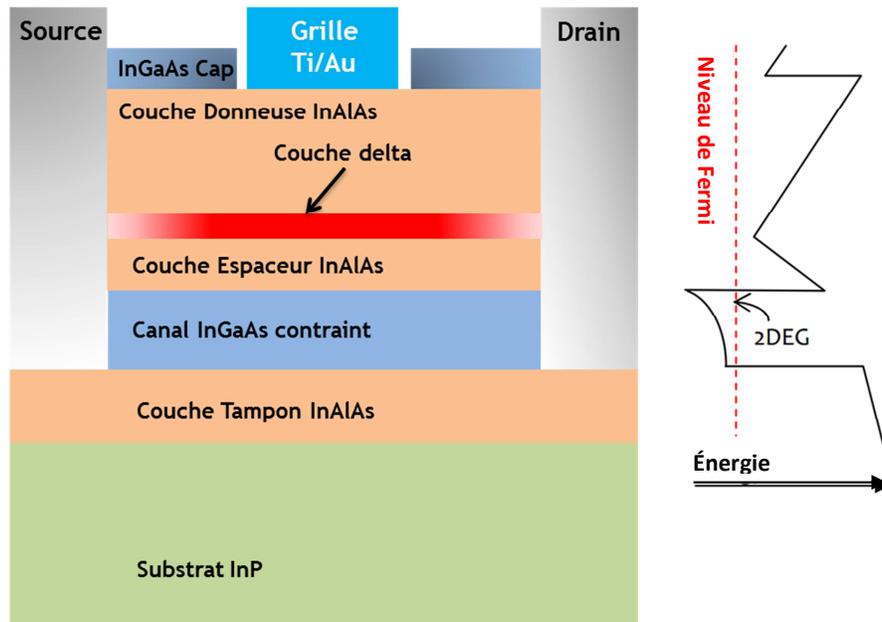


Figure 22. Structure épitaxiale d'un InGaAs/InAlAs/InP pHEMT et le diagramme de sa bande de conduction

Néanmoins, le faible gap du canal présente un inconvénient ; le champ critique d'ionisation par impact est réduit. Cela affecte par conséquent, plusieurs paramètres du pHEMT : courant de fuite, conductance de sortie, gain en tension et la tension de claquage [49].

Le système pseudo-morphique InAlAs/InGaAs présente plusieurs avantages sur un système accordé en mailles (ex : InAlAs/GaAs) :

- L'InAlAs/InGaAs fournit une large discontinuité de la bande de conduction ce qui en résulte un transport de charges et un confinement bien meilleur.
- Une mobilité élevée dans le 2DEG due à la faible masse effective des électrons.
- Vitesse de saturation plus grande ce qui améliore les performances du bruit et la fréquence max.

4.2. Applications technologiques du pHEMT

Le développement du pHEMT a été initialement dirigé vers le besoin de performances ultimes dans le domaine militaire et spatial. Cela n'a pas duré longtemps, le pHEMT émergea comme le dispositif de choix, par son implémentation dans des circuits analogiques en microondes et onde millimètre ainsi que dans les circuits logiques rapides. Les avantages du pHEMT ont été largement reconnus dans le domaine militaire et commercial. Les performances en puissance et le faible niveau de consommation ont permis au pHEMT d'occuper une place importante dans les systèmes de communication et des applications nécessitant une alimentation sous batterie. Aussi, le pHEMT est utilisé dans les systèmes radar de positionnement, de détection d'obstacle, et de calcul de vitesse. Toutes ses applications commerciales ont contribué à la croissance rapide du pHEMT et à sa maturité en créant diverses applications technologiques et en réduisant le prix de sa fabrication.

La caractéristique faible bruit du pHEMT liée à la nature du gaz d'électrons bidimensionnel, a permis une large utilisation du pHEMT dans des dispositifs à faible bruit. Les performances supérieures des pHEMTs à base de GaAs sont exploitées dans la conception des amplificateurs de puissance pour des applications en systèmes de communication sans-fils. Alors que les pHEMTs à base d'InP, ont enregistré des performances record en faible-bruit leurs permettant d'être principalement utilisés dans la conception d'amplificateur à faible bruit LNA. La Table 3 résume les différents champs d'applications militaires, spatiales et commerciales des pHEMT

Fréquence	Militaire/Spatiale	Commerciale	Technologie
0.85-1.9 GHz		Sans-fils	Faible-bruit – GaAs pHEMT Puissance – GaAs pHEMT
12 GHz	Radar à vecteur en phase	Transmission satellite directe	Faible-bruit – GaAs pHEMT Puissance – GaAs pHEMT
20 GHz	Satellite downlinks		Faible-bruit – GaAs pHEMT Puissance – GaAs pHEMT
27-35 GHz	Intercepteurs de missile	LMDS – Système de distribution local	Faible-bruit – GaAs pHEMT Puissance – GaAs pHEMT
44 GHz	Terminaux SATCOM	MVDS – Système de distribution vidéo	Faible-bruit – InP pHEMT Puissance – GaAs pHEMT
60 GHz	Satellite crosslink	LAN sans-fils	Faible-bruit – GaAs pHEMT Puissance – GaAs/InP pHEMT
77 GHz		Radar détecteur de collision	Faible-bruit – GaAs pHEMT Puissance – GaAs/InP pHEMT
94 GHz	Radar FMCW		Faible-bruit – InP pHEMT Puissance – InP pHEMT
100-140 GHz	Radio astronomie		Faible-bruit – InP pHEMT
Digital 10 Gb/s		Communication fibre-optique	GaAs pHEMT
Digital 40 Gb/s		Communication fibre-optique	InP pHEMT

Table 3 Applications militaires, spatiales et commerciales des pHEMTs [52]

5. Résumé

Cette section présente la théorie du développement du HEMT et du pHEMT plus spécialement. En définissant d'abord les principes de l'hétérojonction. Passant en suite à l'émergence du HEMT en 1980, sa théorie et son principe d'opération. Finalement, le pHEMT a été introduit avec sa structure et les différents facteurs contribuant à ses caractéristiques supérieures. Le cœur du pHEMT est son canal InGaAs contraint où le gaz d'électrons bidimensionnel est confiné.

Il a été démontré que le pHEMT est principalement utilisé dans des applications faible-bruit et plus précisément dans la conception d'amplificateur à faible bruit (LNA), où il y occupe une place majeure. Le chapitre suivant sera dédié à la conception d'un pHEMT pour une application en LNA. Ses performances seront revisitées en détail parallèlement à sa modélisation.

Chapitre 2

Conception et modélisation d'un pHEMT InAlAs/InGaAs/InP

I. Modélisation physique

1. Introduction

La modélisation physique des composants est un procédé qui permet, par l'utilisation d'un ensemble de systèmes d'équations physiques, une reproduction fidèle des performances d'un dispositif fonctionnant sous des conditions données. Cette modélisation joue un rôle important dans la compréhension des dispositifs à semi-conducteurs, leur conception et leur développement. Son utilisation relativement facile et accessible a permis de réduire considérablement le temps et les dépenses requises pour développer un composant bien spécifique.

2. Simulation du pHEMT sous Silvaco

La modélisation physique est basé sur : les modèles de phénomènes physiques impliqués dans le composant, sa géométrie (longueur de grille, épaisseur du canal) et ses procédés technologiques. Elle est plus adaptée à la conception des dispositifs car elle fournit un aperçu physique global sur ses performances, basées sur les modèles physiques introduits.

Un modèle physique est par définition : un ensemble d'équations mathématiques qui définissent l'influence de un ou plusieurs paramètres physiques sur le comportement du transistor. Ces modèles exigent une bonne connaissance des phénomènes physiques qu'ils représentent, néanmoins, il est parfois difficile d'obtenir des modèles précis pour un transistor donné. Il existe plusieurs ressources disponibles fournissant des paramètres pour plusieurs systèmes de matériaux [53,54]. Dans ce travail, le simulateur ATLAS de SILVACO sera utilisé dans le but concevoir une structure 2D d'un transistor pHEMT qui prédira avec précision les différentes performances de notre transistor pHEMT.

2.1. Présentation de l'outil CAO SILVACO

SILVACO est un ensemble d'outils de simulation de dispositifs à semi-conducteur et de procédés technologiques. On présentera dans cette section, les modules de SILVACO utilisé pour ce travail.

ATLAS est un simulateur physique 2D et 3D. Il prédit le comportement électrique d'un dispositif tout en fournissant un aperçu sur les mécanismes physiques du transport des charges. L'utilisateur introduit la structure physique, les modèles et leurs paramètres pour chaque mécanismes physique inclut et les conditions de polarisation avant de lancer la simulation. Le simulateur résout un ensemble d'équations représentant des modèles indiqués par l'utilisateur et prédit les caractéristiques électriques du dispositif.

Une simulation basique sous ATLAS est traduite par l'introduction d'une série de commandes dans un fichier appelé « *deck file* », en respectant les étapes suivante [55] :

- Spécification de la structure et sa géométrie
- Introduction des matériaux utilisés et les modèles physiques
- Définition de la méthode numérique de résolution
- Choix des solutions à obtenir
- Interprétation des résultats

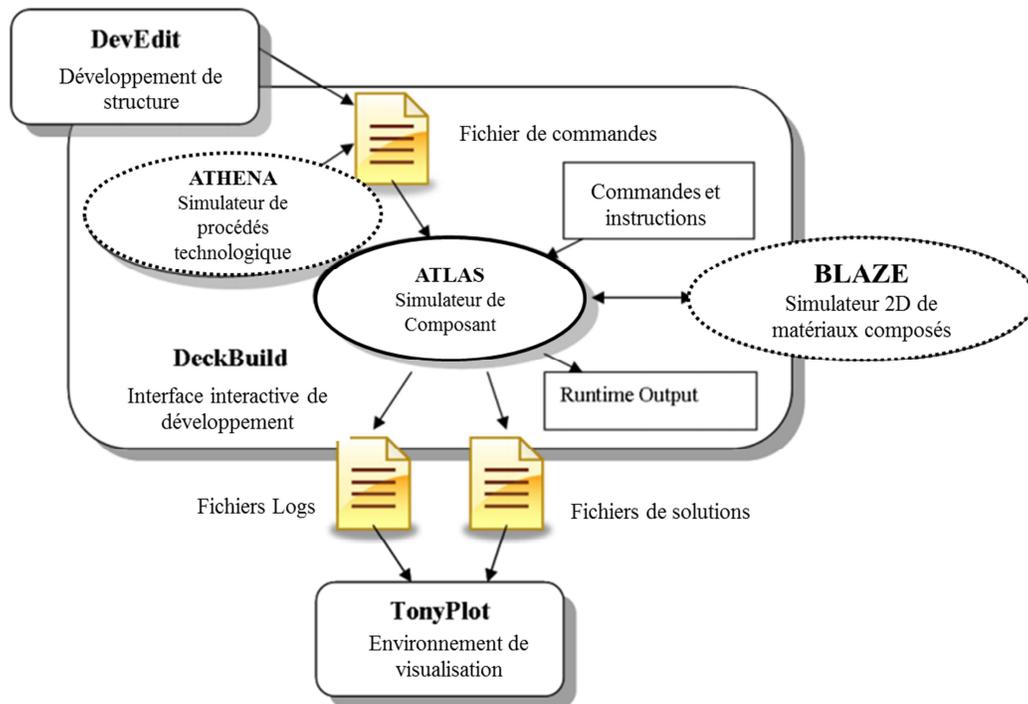


Figure 23 ATLAS et ses différentes interactions avec les autres de modules de SILVACO

DECKBUILD est l'interface qui permet à l'utilisateur d'interagir avec les modules de SILVACO et les appeler par le biais de lignes de commandes par ex : DEVEDIT est appelé

pour spécifier les dimensions de la structure, ATHENA est utilisé pour simuler les procédés de fabrication technologiques. On notera aussi le module d'analyse TONYPLOT qui permet de tracer en courbes les données obtenues et de représenter graphiquement la structure simulée. BLAZE est aussi un simulateur 2D exclusivement conçu pour les matériaux semi-conducteurs composés (binaire, ternaire...). Il est automatiquement invoqué dans ATLAS quand une hétérojonction est définie. La figure 23 illustre les interactions entre les différents modules de SILVACO.

2.2. Structure physique du pHEMT

La structure épitaxiale du InAlAs/InGaAs/InP pHEMT utilisée dans ce travail, a été initialement développée par le laboratoire de microélectronique et nanostructures de l'Université de Manchester [56]. La structure est illustrée en Figure 24 :

Cap 5 nm	In _{0,53} Ga _{0,47} As
Donneuse 15 nm	In _{0,52} Al _{0,48} As
Delta 1	
Espaceur 10 nm	In _{0,52} Al _{0,48} As
Canal 14 nm	In _{0,7} Ga _{0,3} As
Espaceur 10 nm	In _{0,52} Al _{0,48} As
Delta 2	
Tampon 450 nm	In _{0,52} Al _{0,48} As
Substrat InP	

Figure 24 Structure épitaxiale du double delta InAlAs/InGaAs/InP pHEMT

Cette structure a été utilisée dans la fabrication de transistors pHEMT issus du même laboratoire :

- InAlAs/InGaAs/InP pHEMT avec $L_g=1\mu\text{m}$ [57]

- InAlAs/InGaAs/InP pHEMT avec $L_g=0.35\mu\text{m}$ [58]

La structure de la Figure 24 est adoptée pour ce travail de simulation, avec une longueur de grille $L_g=250\text{ nm}$. Afin de minimiser les effets indésirables liés à la réduction des dimensions géométriques du transistor, le rapport entre la longueur de grille et la distance entre la grille et le canal doit être supérieure à 5 [59]. Le ratio entre une grille de 250 nm et la distance grille-canal pour cette structure est donné par l'équation (51)

$$A = \frac{\text{Longueur de la Grille}}{\text{Distance Grille_Canal}} = \frac{250\text{ nm}}{25\text{ nm}} = 10 \quad (51)$$

La couche supérieure au top appelée Cap a une épaisseur de 5 nm. Formée à partir d' $\text{In}_{0,53}\text{Ga}_{0,47}\text{As}$ faible gap et dans le but de réaliser de bon contacts ohmiques avec les électrodes source et drain. En dessous du Cap, la couche donneuse ou couche Schottky d'une épaisseur de 15 nm et légèrement dopée, est à base de $\text{In}_{0,52}\text{Al}_{0,48}\text{As}$ grand gap afin d'obtenir un contact Schottky correct avec l'électrode de la grille. Une couche delta δ très fortement dopée est introduite sous la couche donneuse. Elle sert à fournir les porteurs de charges (électrons) pour le canal. Le symbole δ est utilisé pour indiquer l'épaisseur très minime de cette couche (quelques Å). La concentration de dopage de cette couche est assez élevée pour avoir suffisamment de porteurs qui assurent la conduction dans le canal. Au-dessous, une couche $\text{In}_{0,52}\text{Al}_{0,48}\text{As}$ non dopée d'épaisseur 10 nm, appelée espaceur. Son rôle est de minimiser l'effet de diffusion de Rutherford entre les dopants et les porteurs de charges dans le canal. Ce dernier a une épaisseur de 14 nm et constitué de l' $\text{In}_{0,7}\text{Ga}_{0,3}\text{As}$ contraint qui est un matériau à faible gap et haute mobilité.

Une deuxième couche delta est introduite précédée par un espaceur ($\text{In}_{0,52}\text{Al}_{0,48}\text{As}$ 10nm) qui a pour but, d'améliorer le confinement des électrons dans le puits quantique et de réduire notamment les courants de fuite au niveau de la grille en compensant la distance Grille-Canal.

Deux hétérojonctions se créent entre les espaceurs (grand gap) et le canal (petit gap). Les électrons issus des couches delta diffusent vers le canal et s'accumulent en créant un gaz d'électrons bidimensionnel (2DEG), tout en profitant de la haute mobilité du canal InGaAs. Les effets indésirables tels que l'ionisation des dopants et la diffusion de Rutherford sont considérablement réduits grâce à la particularité non-dopée du canal et des deux espaceurs. Le confinement des porteurs et la haute mobilité du canal permettent au pHEMT d'exhiber de très hautes performances en termes de gain de courant et transconductance.

La couche tampon a une épaisseur de 450 nm en $\text{In}_{0,52}\text{Al}_{0,48}\text{As}$ non dopée. La structure totale repose sur un substrat semi isolant en InP.

Les transistors pHEMTs [57,58] ont été fabriqués dans l'objectif de fonctionner dans le domaine des radios télescopes c.-à-d. Band L (0.4-2 GHz). Le transistor pHEMT simulé dans ce travail, dispose d'une grille réduite a 250 nm dans le but d'augmenter sa fréquence de transition ainsi que sa fréquence maximale d'oscillations. Cela permettra par la suite, d'étendre la bande de fréquence exploitable lors de son intégration dans le circuit LNA. Ce dernier sera, par conséquent, destiné aux applications hyperfréquences plus générales plutôt que d'être limité au domaine des radios télescopes.

2.2.1. Définition de la structure du dispositif pHEMT

La première partie de la simulation consiste à définir les matériaux et les dimensions des différentes couches de la structure. Ensuite, ces couches seront divisées en plusieurs régions (Figure.25) avant de passer à la définition du maillage.

Le maillage divise la structure physique en des lignes verticales, horizontales et diagonales. Les intersections entre ces lignes représentent des nœuds où des solutions discrètes d'équations différentielles sont obtenues. Ces équations différentielles décrivent les phénomènes physiques qui se produisent dans le dispositif sous condition d'équilibre et sous polarisation.

La définition du maillage demeure une étape cruciale et compromettante dans la simulation de composants : Un maillage fin augmente les performances de calcul requises pour la simulation alors qu'un maillage grossier et parfois suffisant pour avoir un résultat précis. Cela est résolu par l'utilisation de différents degrés de maillage selon les régions de la structure (Figure.26).

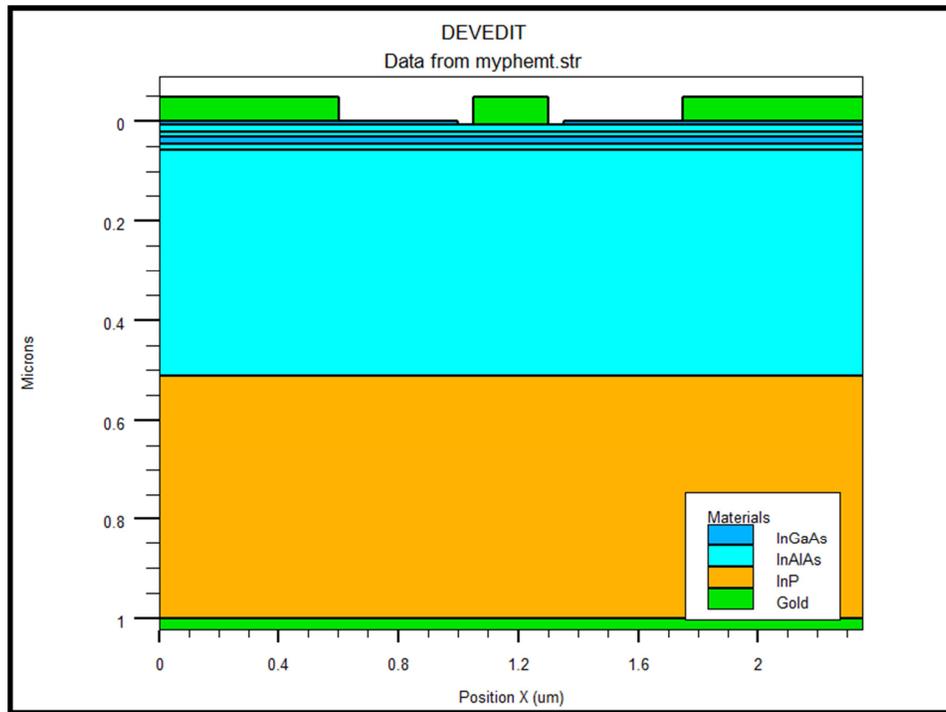


Figure 25 Structure épitaxiale sous SILVACO ATLAS

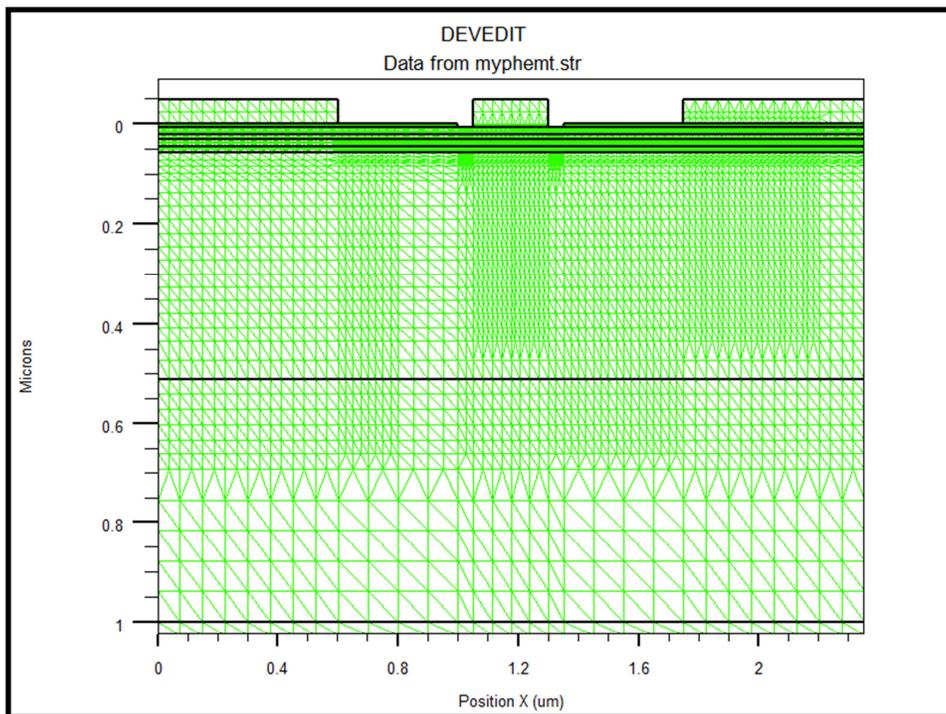


Figure 26 Maillage de la structure

Un maillage plus fin est requis au voisinage des hétérojonctions et des régions qui présentent une forte concentration de dopants (couches delta) d'où la présence de gradients de potentiels qui peuvent entraîner des discontinuités mathématiques ou des problèmes de convergences

numérique. Toutefois, un maillage plus relaxé est utilisé dans les autres parties de la structure afin de ne pas dépasser la limite du nombre de nœuds du simulateur ATLAS sans compromettre la précision des solutions [55].

2.2.2. Concentration de dopage

La structure simulée dans ce travail est un pHEMT à double- δ . Les couches delta sont définies en insérant deux régions fortement dopées avec une épaisseur de 14 Å entre la couche donneuse et l'espaceur et aussi entre la couche tampon et le deuxième espaceur. Le profil du dopage de la structure est illustré en Figure 27.

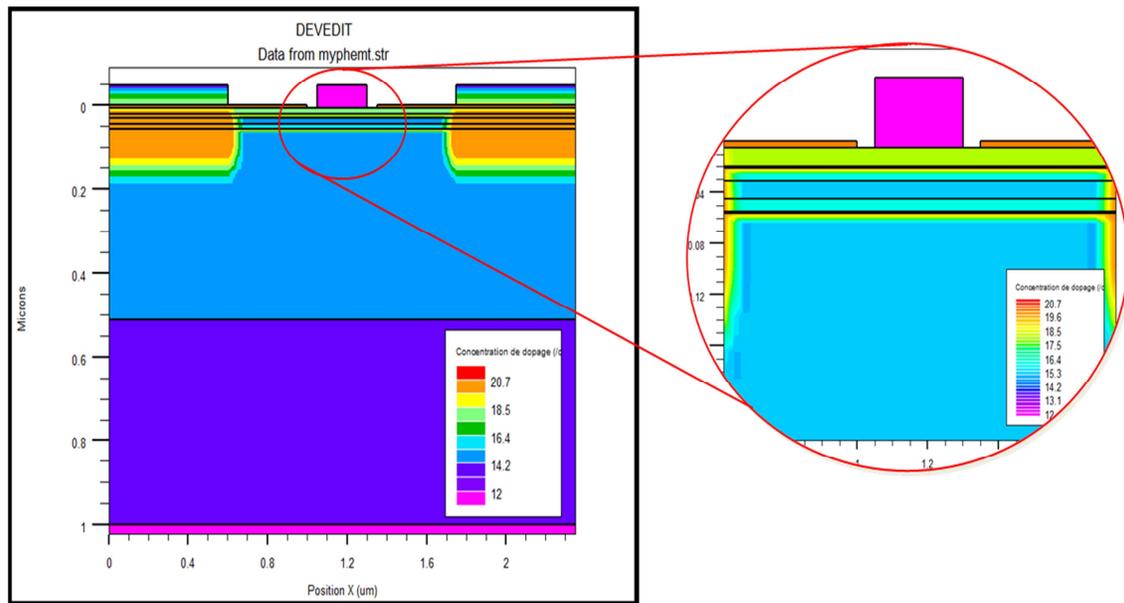


Figure 27 Profil du dopage de la structure double- δ pHEMT

La couche tampon, les espaceurs et le canal sont presque non-dopés. Les couches delta sont fortement dopées uniformément avec une concentration de $2.8 \cdot 10^{19} \text{cm}^{-3}$, pour avoir suffisamment d'électrons diffusés dans le puits quantique formant le 2DEG du canal. Un dopage à profil Gaussien a été aussi utilisé dans ce travail sous l'électrode du drain et de la source avec un pic de concentration de $7.8 \cdot 10^{19} \text{cm}^{-3}$. Le rôle de ce type de dopage est de simuler la diffusion des électrons dans le semi-conducteur et réaliser les contacts ohmiques.

2.2.3. Diagramme des bandes

A l'équilibre thermique, le diagramme des bandes du pHEMT simulé, fournit plusieurs informations sur des paramètres importants, tel que : la barrière Schottky, la profondeur du potentiel du puits quantique formé dans le canal et la courbure des bandes dans les couches

espaceur causé par les couches delta. Le diagramme des bandes permet d'avoir une première estimation sur la validité de la structure simulée. Parmi les paramètres physiques qui affectent les bandes d'énergies, on trouve aussi : l'affinité électronique, les énergies de gap, les permittivités relatives aux matériaux et le travail de sortie du métal de la grille. La figure 28 illustre le diagramme des bandes d'énergie à l'équilibre thermique de la structure simulée.

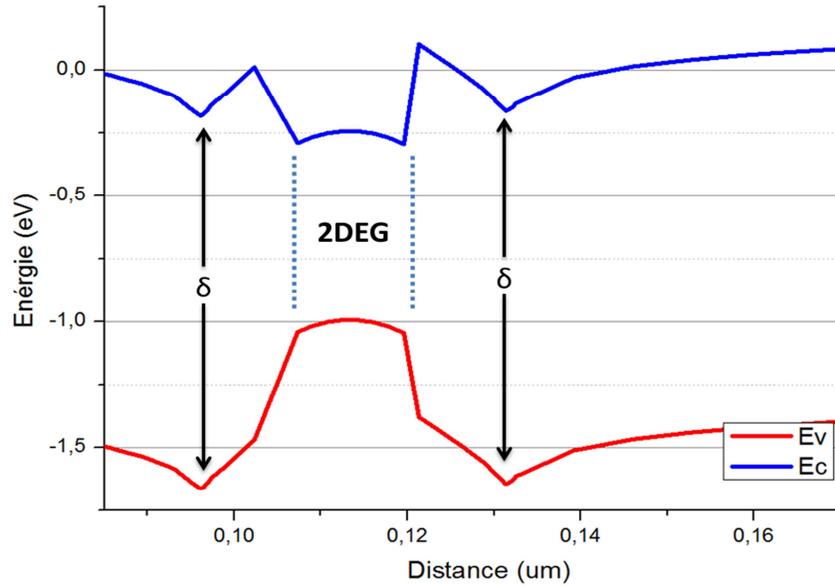


Figure 28 Diagramme des bandes d'énergie du pHEMT simulé

La barrière Schottky est déterminée sous ATLAS par le travail de sortie du métal de la grille (Au) et de l'affinité électronique du semi-conducteur (InAlAs). La hauteur de cette barrière pour cette structure est de 0.6eV.

2.3. Modélisation de la mobilité sous ATLAS

Les modèles de mobilité simulent l'accélération des porteurs sous l'application de champs électrique et des mécanismes qui tend à réduire la vitesse des porteurs [59-63]. Deux catégories de modèles sont distinguées sous SILVACO.

2.3.1. Modèles « Low Field Mobility »

Principalement dans le cas de faible champ électrique, ATLAS modélise dans ces modèles, la variation de la mobilité sous l'influence des différents mécanismes parasites. Ces mécanismes sont causés par des dopants ionisés et par les imperfections liées aux matériaux. Le modèle de mobilité basique est indépendant du dopage, de la densité des porteurs et du champ électrique. Son expression est donnée par :

$$\mu(T) = \mu_v \left(\frac{T_L}{300}\right)^{-t_v} \tag{52}$$

Ou μ_v est la mobilité des porteurs à 300K, T_L est la température du réseau cristallin et t_{μ_v} et le coefficient de dépendance de la température.

Un modèle plus avancé est utilisé, prenant en considération l'influence de la concentration de dopage et de la température. ATLAS utilise dans ce modèle, les expressions analytiques de Caughey et Thomas [64,65] :

$$\mu(N, T) = \mu_{1v} \left(\frac{T_L}{300}\right)^{\alpha_v} + \frac{\mu_{2v} \left(\frac{T_L}{300}\right)^{\beta_v} - \mu_{1v} \left(\frac{T_L}{300}\right)^{\alpha_v}}{1 + \left(\frac{T_L}{300}\right)^{\gamma_v} \left(\frac{N}{N_{ref}}\right)^{\delta_v}} \tag{53}$$

Dans cette expression, μ_{1v} et μ_{2v} représentent la valeur minimum et le maximum de la mobilité, N est la concentration net d'impuretés, $\alpha_v, \beta_v, \gamma_v, \delta_v$ sont des coefficients de dépendance de la température et de la concentration d'impuretés. Ce modèle est appliqué pour les couches espaceurs dû à la présence des couches delta car les dopants ionisés diffusent vers ces couches et dégradent la mobilité par des mécanismes de dispersion. Ce modèle est notamment appliqué dans le canal pour sa nature non-dopé. L'absence de dopants ionisés minimise leurs effets indésirables et permet aux porteurs de charges d'atteindre une mobilité importante. La dépendance de la mobilité en fonction de la concentration d'impuretés est tracée en Figure 29.

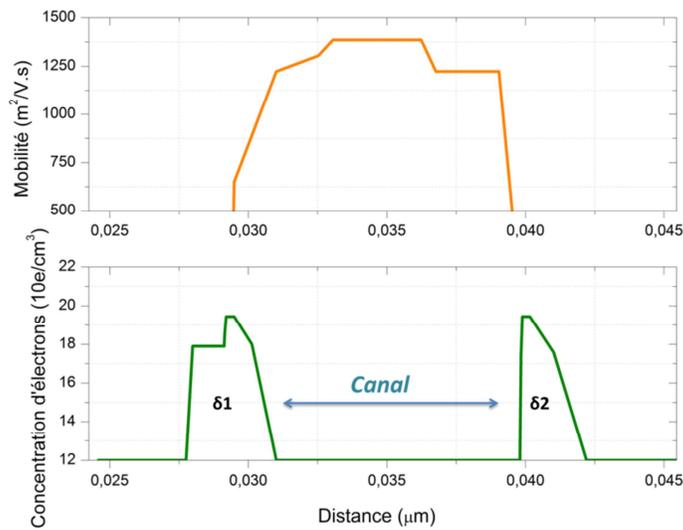


Figure 29 Variation de la mobilité selon la concentration de dopage à l'équilibre thermique

2.3.2. Modèles « High Field Mobility »

Sous l'effet d'important champ électrique, la mobilité des porteurs se dégrade avec l'augmentation de leur énergie. Cela est principalement dû aux mécanismes de dispersion quand la vitesse des porteurs atteint la saturation. Afin de modéliser cette dégradation de la mobilité et sa transition des faibles champs aux champs électrique élevés, plusieurs modèles ont été proposés. Dans ce travail, le modèle de Caughey et Thomas [64] est utilisé pour modéliser la mobilité en champ électrique élevé.

Le modèle de Caughey et Thomas considère la saturation de la vitesse des porteurs sous l'effet de l'augmentation de la composante du champ électrique parallèle a la direction du courant. Ce modèle permet d'obtenir une transition moins brute de la mobilité entre son comportement du faible champ au champ plus important. L'expression du modèle est donnée par :

$$\mu(N, E_{||}, T) = \mu(N, T) \left(1 + \left(\frac{\mu(N, T) E_{||}}{v_{sat,v}} \right)^{\beta_{E,v}} \right)^{\frac{-1}{\beta_{E,v}}} \quad (54)$$

$E_{||}$ est la composante du champ électrique parallèle au courant, v_{sat} est la vitesse de saturation et $\beta_{E,v}$ est un coefficient paramétrique.

2.4. Modélisation des mécanismes de Génération-Recombinaison

En condition d'équilibre, la concentration des électrons n_0 et des trous p_0 relative à la concentration intrinsèque n_i est donnée par :

$$n_0 p_0 = n_i^2 \quad (55)$$

La concentration des porteurs est en constante fluctuation due à l'excitation thermique, néanmoins, la relation de l'équation (55) est maintenue par les mécanismes de Génération-Recombinaison. Une stimulation externe peut toutefois perturber cet équilibre ainsi que les concentrations des porteurs qui seront déviées de leur valeur initiale. Les modèles de génération/recombinaison utilisés dans ce travail sont :

- Shockley-Reed-Hall (transition de phonon)
- Auger (transition de la 3^{ème} particule)
- Ionisation par impact

2.4.1. Modèle Shockley-Reed-Hall (SRH)

Ce modèle a été proposé par Shockley et Reed [66] et ensuite par Hall [67]. Ce modèle décrit les transitions de phonons qui se produisent à cause des défauts de matériau (pièges). Quatre types de transition ont été décrits par Selberherr [68] :

- (a) Capture d'électron : un électron de la bande de conduction est capturé par un piège qui devient occupé.
- (b) Capture de trou : un piège occupé relâche un électron qui va occuper la bande de valence en neutralisant un trou.
- (c) Emission de trou : un électron de la bande de valence est capturé par un piège laissant derrière un trou.
- (d) Emission d'électron : un piège occupé relâche un électron qui va occuper la bande de conduction et sera prêt pour la conduction.

(a) et (b) sont des mécanismes de recombinaison où le porteur libre n'est plus disponible pour la conduction. Par contre, (c) et (d) représentent des mécanismes de génération où des porteurs sont prêts à la conduction.

Le taux de génération/recombinaison R^{SRH} est donné par [68] :

$$R^{SRH} = \frac{np - n_i^2}{\tau_{p0} \left[n + n_i \exp\left(\frac{E_{trap}}{kT_L}\right) \right] + \tau_{n0} \left[p + n_i \exp\left(\frac{-E_{trap}}{kT_L}\right) \right]} \quad (56)$$

E_{trap} est la différence entre le niveau d'énergie du piège et du niveau de Fermi, τ_{p0} et τ_{n0} représentent la durée de vie des trous et des électrons respectivement à l'équilibre.

Dans le cas d'une forte concentration de dopage, des pièges additionnels de génération/recombinaison se créent affectant ainsi la durée de vie des porteurs. Les expressions des durées de vie d'expriment dans ce cas par [69-71] :

$$\tau_v = \frac{\tau_{v0}}{\alpha_v^{SRH} + \beta_v^{SRH} \left(\frac{N}{N_{ref,v}^{SRH}} \right) + \gamma_v^{SRH} \left(\frac{N}{N_{ref,v}^{SRH}} \right)^{\lambda_v^{SRH}}} \quad (57)$$

$N_{ref,v}$ est la concentration de référence pour la durée de vie τ_{v0} et α^{SRH} , β^{SRH} , γ^{SRH} , λ^{SRH} sont des paramètres relatifs au matériau.

2.4.2. Modèle de recombinaison AUGER

Dans ce modèle, un électron de la bande de conduction transmet son excès d'énergie vers un autre porteur (trou ou électron), lors de son déplacement vers la bande de valence où il se recombine avec un trou. Le porteur recevant l'excès d'énergie se déplace de son niveau d'énergie actuel vers un autre niveau plus élevé [68].

Un autre mécanisme de ce modèle, consiste à générer un trou dans la bande de valence suite au déplacement d'un électron de cette bande vers la bande de conduction après avoir reçu un excès d'énergie de la part d'un porteur.

Le taux de recombinaison Auger est donné par l'expression en Equation (58) :

$$R^{Auger} = n\alpha_n^{Auger}(np - n_i^2) + p\alpha_p^{Auger}(np - n_i^2) \quad (58)$$

Où α_n et α_p sont des coefficients de recombinaison dépendant du matériau.

2.4.3. Modèle d'ionisation par impact

L'ionisation par impact est un mécanisme de génération purement qui prend place sous condition de champ électrique suffisamment élevé. Ce mécanisme se manifeste principalement sous forte condition de polarisation, où les porteurs libres s'accélèrent et acquièrent suffisamment d'énergie cinétique pour générer d'avantage de porteurs par des collisions avec les atomes du réseau cristallin. Cette énergie ionise un électron de la bande de valence et le déplace vers la bande de conduction générant ainsi, une paire électron-trou. Cette paire générée s'accélère sous l'action du champ électrique et rentre en collision avec d'autres atomes du réseau cristallin générant encore davantage de paires électron-trou (Figure.30). Ce phénomène est aussi appelé *phénomène d'avalanche* et peut résulter à une détérioration du dispositif sous des champs électriques considérablement élevés.

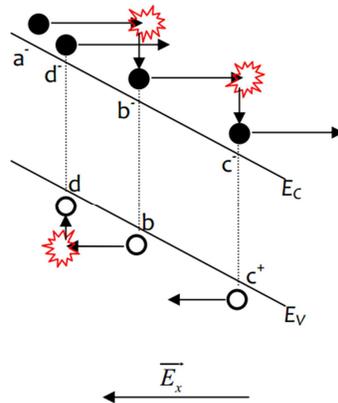


Figure 30 Effet cascade de l'ionisation par impact

Le taux de génération par l'ionisation par impact G_{II} est donné par :

$$G_{II} = \alpha_n^{II} |\bar{J}_n| + \alpha_p^{II} |\bar{J}_p| \quad (59)$$

Les coefficients d'ionisation pour les électrons et les trous, α_n et α_p sont donnés par [72] :

$$\alpha_v^{II} = A_v \exp \left[- \left(\frac{B_v}{E} \right)^{\beta_v^{II}} \right] \quad (60)$$

Le taux d'ionisation pour les électrons et les trous est calculé par ATLAS en utilisant les expressions des équations (59) et (60). La présentation graphique du taux d'ionisation de la structure pHEMT, illustrée en (Figure.31), montre que l'ionisation par impact est particulièrement présente du côté du drain et sous la grille.

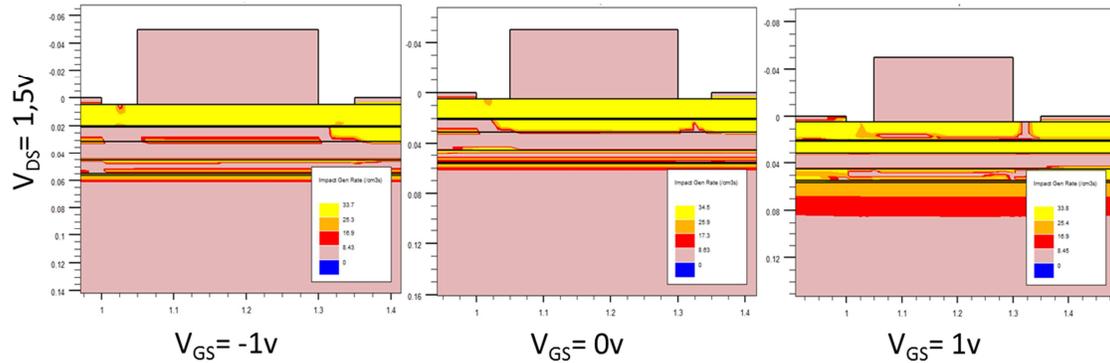


Figure 31 Taux d'ionisation

Le taux d'ionisation est élevé dans le cas de $V_{GS}=1V$ comparé au $V_{GS}=0V$. Cela est principalement due à la différence du champ électrique appliqué. Le taux reste faible dans le cas de $V_{GS}=-1V$ tant que la tension de seuil n'est pas atteinte et que canal est dépleté de porteurs.

3. Résultats de la simulation

Dans cette section, les résultats issus des simulations DC et RF sous ATLAS seront présentés. Les principales figures de mérite, qui caractérisent les performances du pHEMT (caractéristiques de sortie I-V, transconductance, gains...) seront discutées.

Afin de mettre en évidence et de valider les résultats de la simulation, des mesures d'un échantillon pHEMT InAlAs/InGaAs/InP sont présentés aux côtés des courbes obtenues du transistor utilisé dans ce travail. Cet échantillon dispose d'une structure identique à celle

étudiée en Section 2.2 (Figure 24). Les mesures ont été fournies par le laboratoire de microélectronique et nanostructures de l'Université de Manchester.

3.1. Caractérisation DC

La Figure 32 représente une coupe transversale du transistor simulé en fonctionnant sous deux polarisations différentes ($V_{GS} = -0.5\text{V}$ et $V_{GS} = 0.5\text{V}$ à $V_{DS} = 1.5\text{V}$). Cette coupe bidimensionnelle illustre graphiquement, la densité de courant et la concentration d'électrons sous les deux régimes mentionnés. On peut voir, dans le cas de $V_{GS} = -0.5\text{V}$, que la densité de courant est faible dans le canal malgré la présence d'électron car ces derniers sont sous le contrôle du champ électrique appliqué par la tension V_{GS} et qui est représenté dans cette figure par une zone désertée d'électrons. Tandis que dans le cas de $V_{GS} = 0.5\text{V}$, une forte densité de courant est observée dans le canal, ce qui signifie que V_{GS} est supérieure à la tension de seuil V_{TH} du transistor. La Figure 32 offre un aperçu préliminaire et nécessaire sur le fonctionnement du pHEMT avant toute caractérisation.

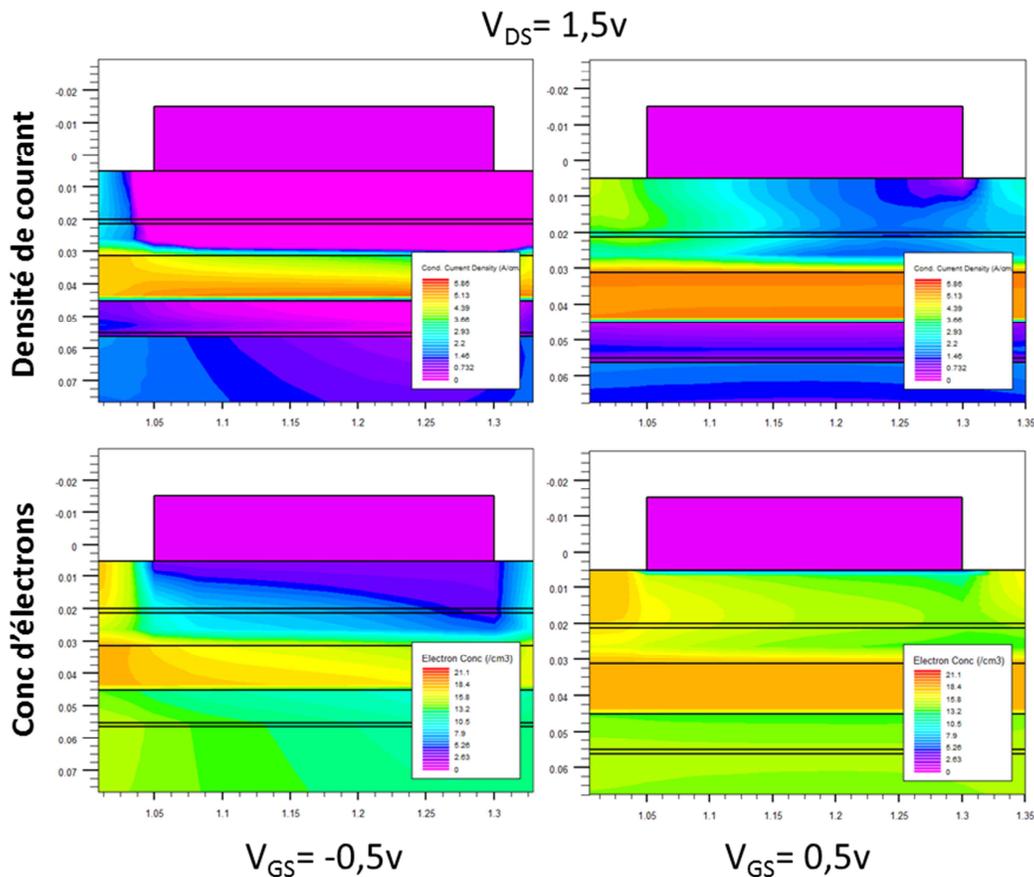


Figure 32 Coupe transversale de la structure pHEMT sous deux polarisations

(a) Caractéristiques de transfert $I_{DS}-V_{GS}$

Une comparaison entre la caractéristique de transfert de la structure simulé (bleu) et de l'échantillon (rouge) est présentée en Figure.33. La tension de seuil obtenue est de $V_{TH}=0.7v$ semblable au V_{TH} de l'échantillon. En revanche, la tension de pincement obtenue est supérieure à celle de l'échantillon ($V_p=-1v$ contre $V_p=-0.8v$).

(b) Transconductance g_m

La variation de la transconductance (g_m) en fonction de la tension grille-source V_{GS} est présentée en Figure.34. Les courbes de la structure simulée (bleu) sont considérablement élevées (~30%) par rapport à l'échantillon (rouge). Cela s'explique par une forte concentration d'électrons disponibles pour la conduction ce qui augmente directement le courant de sortie I_{DS} . Et puisque la transconductance est proportionnelle au courant I_{DS} , g_m augmente aussi. La transconductance g_m en région de saturation, obtenue en simulation, est dans un intervalle comparable à l'échantillon (50 ~ 62,5 mS/mm).

(c) Caractéristiques de sortie $I_{DS}-V_{DS}$

Les tracés du courant I_{DS} en fonction de la tension V_{DS} à différentes valeurs de V_{GS} du pHEMT simulé, sont illustrés en Figure.35 en bleu. Le courant maximum obtenu à $V_{DS}=2v$ est de 57mA pour $V_{GS}=0v$. On notera que l'effet Kink, qui se traduit graphiquement par une augmentation brusque du courant I_{DS} , n'est pas représenté dans les tracés de la simulation (bleu) comparés aux tracés de l'échantillon (rouge). Cela est dû à l'absence des paramètres du model physique caractérisant le comportement des pièges aux niveaux des interfaces hétérojonctions.

(d) Courants de fuite I_{GS}

En Figure.36, on peut observer le tracé du courant de fuite au niveau de la grille causé par l'effet tunnel et par l'ionisation par impact. En dessous de la tension de seuil V_{TH} , le canal du pHEMT est fermé et les courants de fuite sont dus aux porteurs de charge qui transitent par la barrière Schottky par effet tunnel. Au-dessus de la tension V_{TH} , le canal du pHEMT est ouvert et les courants de fuites sont principalement dus à l'ionisation par impact, où le nombre de porteurs se multiplie en formant un profil de courant en cloche. Les courants de fuite font partie des inconvénients de la structure épitaxiale à distance grille-canal réduite.

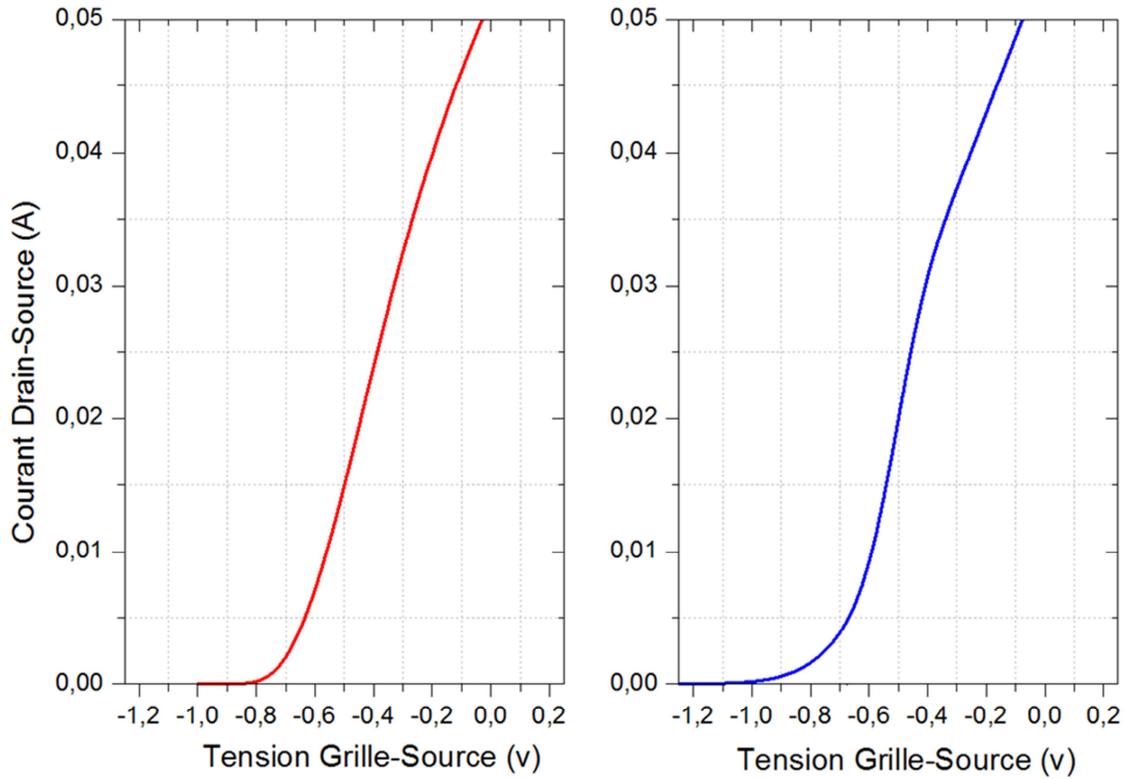


Figure 33 Caractéristiques de transfert à $V_{DS}=1.8v$, pHEMT simulé (bleu) ; échantillon (rouge)

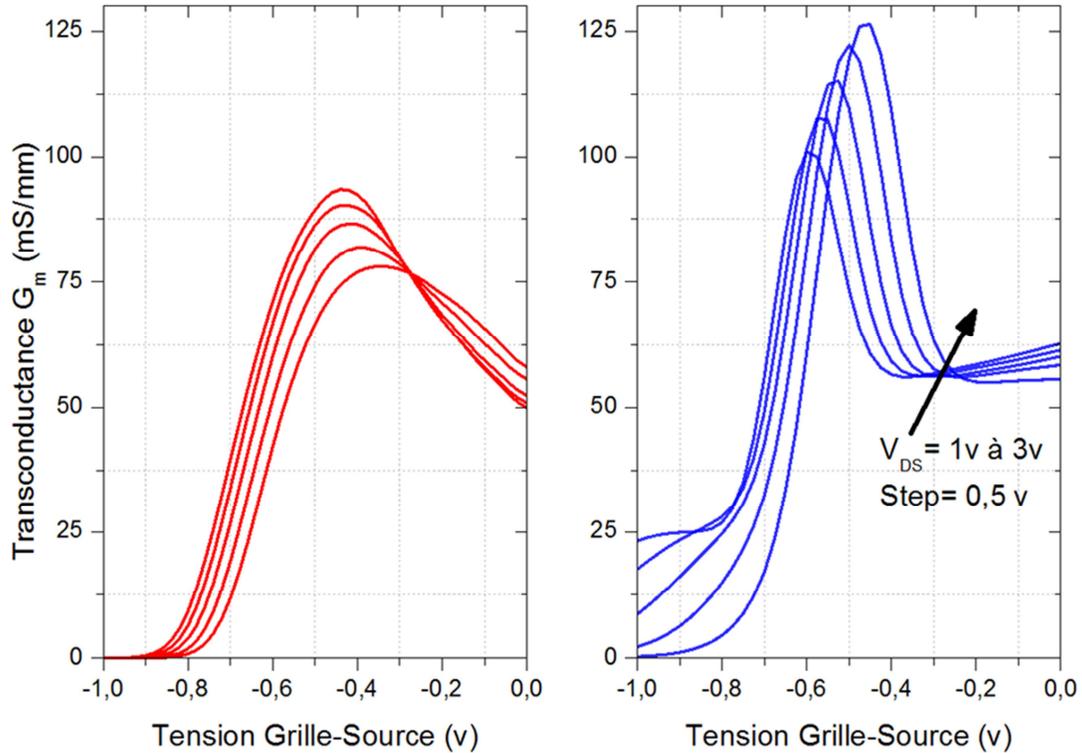


Figure 34 Tracés de la transconductance g_m , pHEMT simulé (bleu) ; échantillon (rouge)

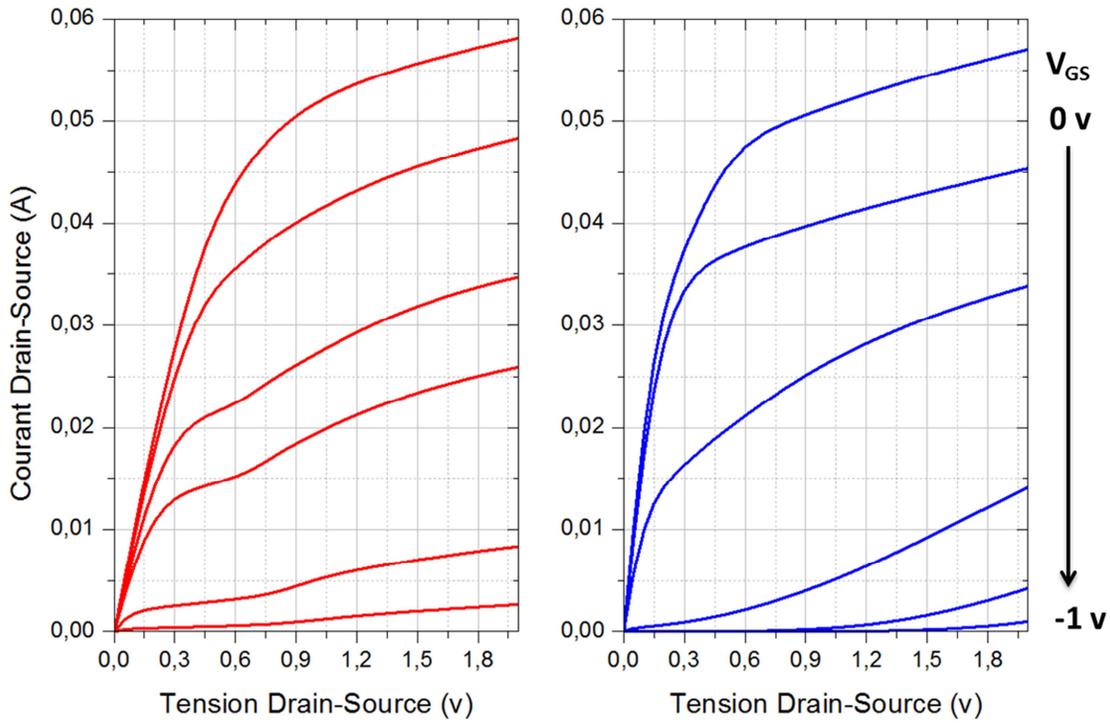


Figure 35 Caractéristiques de sortie I-V, pHEMT simulé (bleu) ; échantillon (rouge)

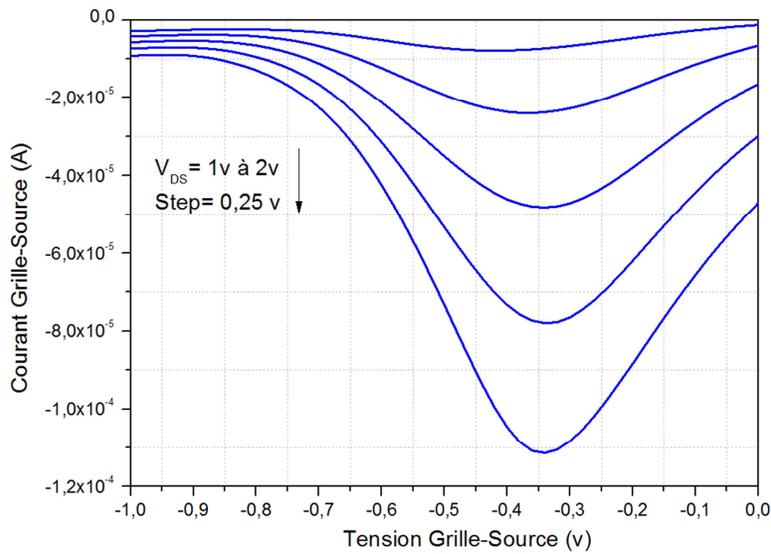


Figure 36 Courants de fuite à différentes tensions V_{DS}

3.2.Caractérisation RF

La simulation des performances RF de la structure a été précédée par une caractérisation AC, afin d'extraire les courbes des gains illustrés en Figure.37. La fréquence de transition obtenue est de $f_t=47GHz$ alors que la fréquence maximale d'oscillation est de $f_{MAX}=90GHz$. La Figure.38 représente les abaques des paramètres-S simulés dans un intervalle allant de

25MHz à 25 GHz. Ces paramètres seront utilisés dans la prochaine section pour extraire les éléments du modèle équivalent petit-signal du pHEMT simulé.

Les résultats obtenus de la caractérisation DC de notre dispositif pHEMT, démontrent des performances comparables à l'échantillon : La tension de seuil obtenue est correcte comparée à l'échantillon ce qui signifie que la modélisation de la concentration des porteurs dans le canal et leur contrôle par la grille sont précis. Les modèles de la mobilité sont aussi validés par les courbes obtenues du courant I_{DS} . De plus, la fréquence de transition et la fréquence maximale d'oscillation obtenues sont correctes et semblables comparées aux performances de transistors issus de la même technologie [57]

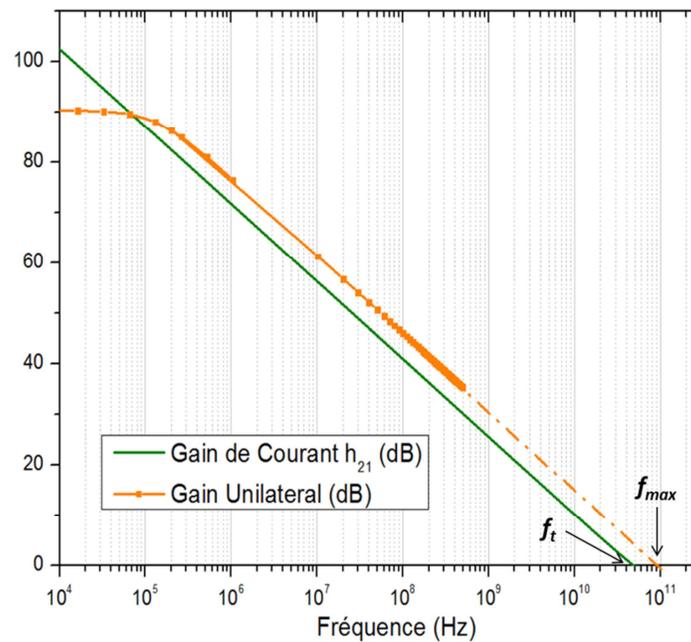


Figure 37 Tracé du gain de courant h_{21} (vert) et le gain unilatéral (orange) en fonction de la fréquence

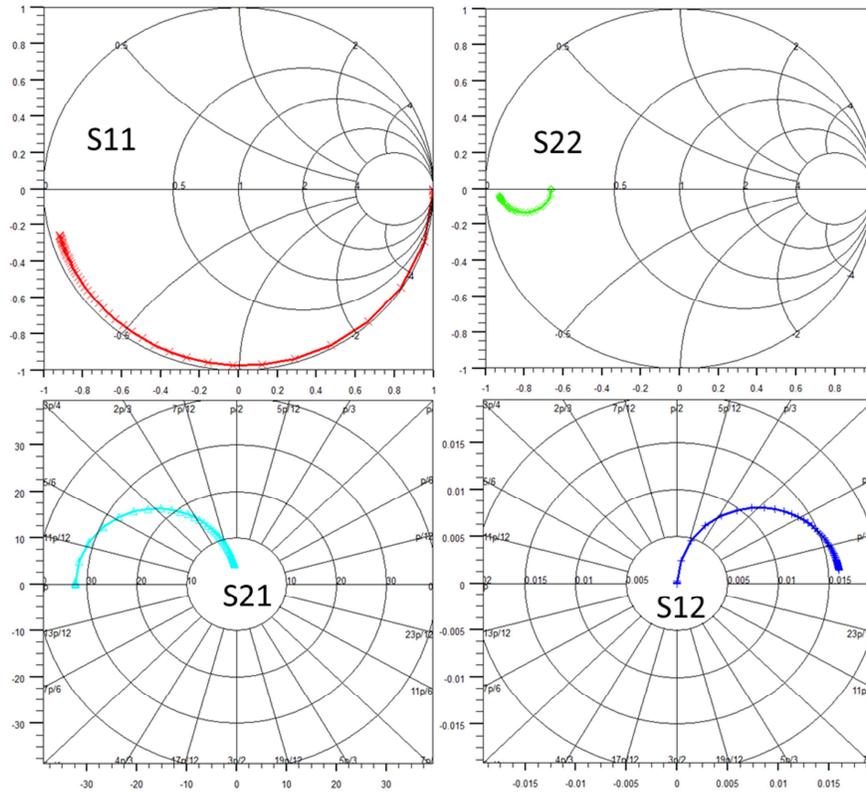


Figure 38 Paramètres-S simulés avec un balayage fréquence de 25MHz à 25GHz

4. Résumé

Dans cette section, une modélisation physique d'un InAlAs/InGaAs/InP pHEMT a été présentée en utilisant ATLAS, un simulateur 2D de la suite commerciale CAO SILVACO. Une compréhension de la modélisation physique a été présentée dans le contexte du pHEMT avec des détails sur la définition e sa structure de couche, son maillage et les différents modèles physiques utilisés. Ces modèles ont été discutés séparément en montrant leur impact sur les performances du pHEMT. Finalement les résultats de la simulation ont été comparés avec un échantillon d'un pHEMT ayant une structure de couches identique. Il faudrait noter que les résultats obtenus peuvent être améliorés et optimisés en ajoutant des modèles qui permettent de simuler : l'influence de la température, un contact Schottky avec précision et le comportement des pièges aux niveaux des interfaces. Une liste des paramètres de matériaux et leurs coefficients utilisés dans cette simulation sont présentés en Appendice A.

II. Modélisation linéaire du transistor pHEMT

1. Introduction

La modélisation physique présentée précédemment est une approche très importante dans la compréhension des mécanismes physiques qui régissent le fonctionnement du transistor, et déterminante pour l'optimisation de structures dédiées à des applications bien spécifiques. Cette modélisation est cependant, très exigeante en ressource de calcul et n'est pas assez rapide pour être utilisée directement dans la conception de circuits. Par ailleurs, les simulateurs utilisés spécifiquement pour la modélisation physique, requièrent des paramètres détaillés sur les matériaux utilisés qui ne sont pas toujours disponibles. La modélisation empirique est une approche commune pour extraire du transistor des modèles équivalents à partir des caractéristiques mesurées ou simulées [73].

Cette approche qui consiste à modéliser les transistors à effet de champ à partir de mesures expérimentales, a été introduite par D.Root [74] et améliorée par la suite, par une multitude de chercheurs. Le modèle équivalent du transistor extrait par cette approche, est précis et fournit une bonne description des caractéristiques du dispositif. La technique de la modélisation empirique consiste à utiliser un modèle de circuit équivalent regroupant des composants passifs, pour décrire le fonctionnement d'un transistor. L'emplacement et les valeurs des composants utilisés dans le circuit équivalent dépendent de la géométrie et aussi de la physique du transistor. L'extraction des paramètres de ce circuit fera l'objet de cette section.

2. Présentation du modèle Petit-Signal HEMT

Le modèle Petit-Signal aussi appelé modèle linéaire, est un modèle qui lie les paramètres-S d'un dispositif avec son comportement électrique. Ce modèle comprend un ensemble de composants dans un circuit équivalent. Chaque composant fournit une approximation d'un certain aspect physique du transistor. Il existe plusieurs topologies de modèle linéaire [75-78]. Le modèle utilisé dans ce travail et développé par Dambrine et al [77], est le plus communément utilisé, il a été amélioré par la suite par Shirakawa [79] et Caddemi [80].

2.1. Adaptation du modèle Petit-Signal au pHEMT

L'origine physique des éléments du modèle Petit-Signal d'un pHEMT est représentée en Figure.39. Ce circuit équivalent est représenté dans sa forme standard en Figure.40. Selon [77], le modèle du circuit équivalent est divisé en deux parties distinctes :

- Partie extrinsèque avec des éléments qui sont indépendants de la polarisation.
- Partie intrinsèque avec des éléments dépendants de la polarisation.

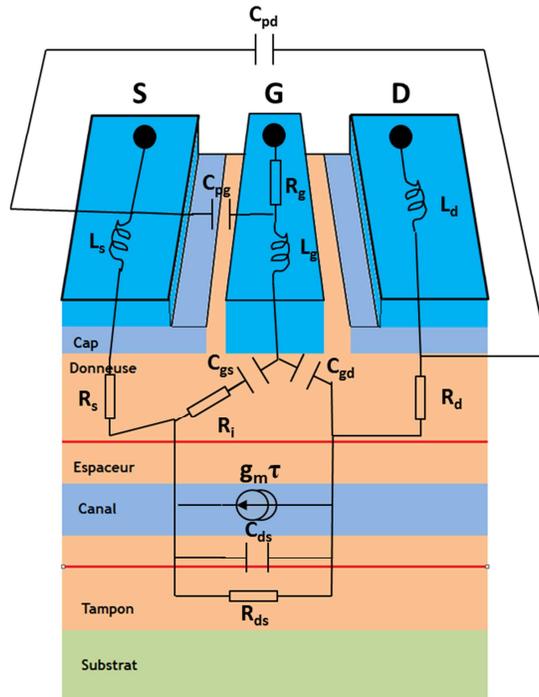


Figure 39 Origine physique des éléments du circuit équivalent pour HEMT/pHEMT

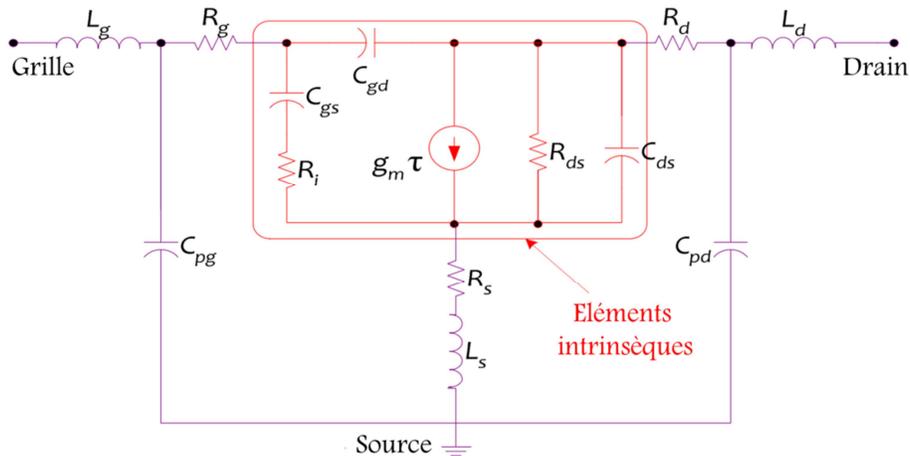


Figure 40 Circuit équivalent Petit-Signal pour HEMT/pHEMT

Huit éléments extrinsèques sont distingués (R_s , R_d , R_g , L_s , L_d , L_g , C_{pd} et C_{pg}) et sept éléments intrinsèques (g_m , R_i , R_{ds} , τ , C_{gd} , C_{ds} et C_{gs}).

Inductances parasites L_s , L_d et L_g

Les inductances parasites sont causées par le métal des électrodes déposé sur la surface du transistor. L'inductance de la grille L_g , est relativement la plus grande des trois inductances dans les transistors HEMT à faible longueur de grille selon l'expression :

$$L_g = \frac{\mu_0 dW}{L_G} \quad (61)$$

Où μ_0 est la perméabilité de la zone dépletée, d est la profondeur de la zone de déplétion, W est la largeur de la grille et L_G est la longueur de la grille.

Résistances d'accès R_s , R_d et R_g

R_s et R_d désignent respectivement les résistances de la source et du drain. Elles sont dues à la résistance des contacts ohmiques entre le métal des électrodes et la couche Cap. R_g est la résistance qui résulte de la métallisation du contact Schottky au niveau de la grille.

Capacitances C_{gd} , C_{ds} et C_{gs}

La variation de la zone de déplétion en fonction de la tension grille-source et la tension grille-drain, est représentée par les capacitances C_{ds} et C_{gd} respectivement. La capacité grille-source est typiquement plus grande car elle représente la variation de la profondeur de la ZCE qui résulte de la fluctuation de la tension grille-source. La valeur de C_{ds} et C_{gd} représente un dixième de la valeur de C_{gs} .

Transconductance g_m

La transconductance g_m est définie comme le rapport entre la variation du courant I_{DS} et la tension grille-source V_{GS} . C'est aussi une grandeur qui donne un aperçu sur la quantité de la tension d'entrée convertie en courant en sortie.

$$g_m = \frac{\partial I_{DS}}{\partial V_{GS}} \quad (62)$$

Conductance de sortie g_{ds}

La conductance de sortie g_{ds} représente la variation du courant I_{DS} pour une tension V_{GS} donnée. Elle varie proportionnellement à la longueur de la grille et sa largeur.

$$g_{ds} = \frac{\partial I_{DS}}{\partial V_{DS}} \quad (63)$$

Résistance de charge R_i

R_i est la résistance distribuée tout au long du canal sous la grille. Cette résistance a un effet direct sur le coefficient de réflexion en entrée S_{11} .

Temps de réponse τ

C'est le temps nécessaire aux charges pour réarranger leur position après une variation de la tension grille-source.

Capacités parasites C_{pd} et C_{pg}

Ce sont des capacités induites par l'électrode de la grille et du drain vis-à-vis du substrat.

2.2. Principe de la méthode d'extraction

La procédure d'extraction du circuit équivalent Petit-Signal débute par l'extraction des éléments extrinsèques suivie par l'extraction des éléments intrinsèques.

2.2.1. Extraction des éléments extrinsèques

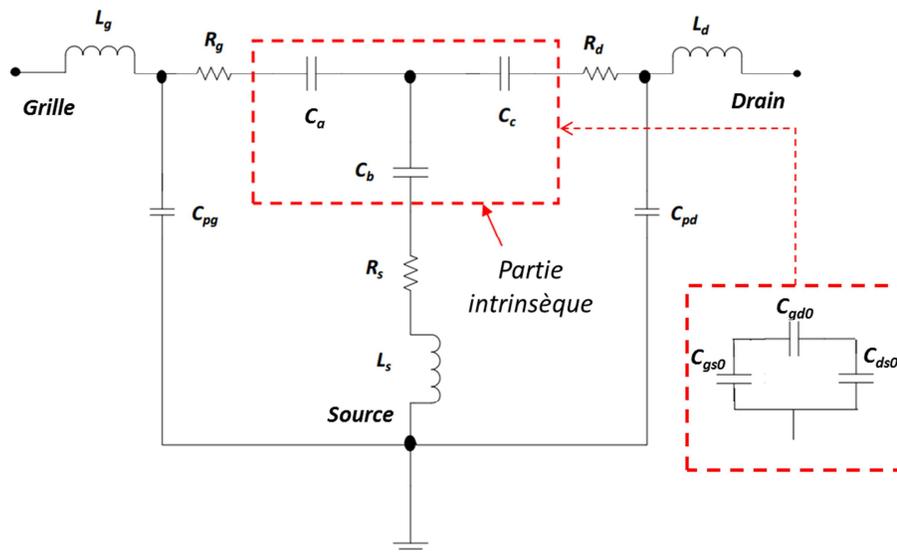


Figure 41 Circuit équivalent d'un pHEMT sous polarisation froide ($V_{DS}=0$ v et $V_{GS}<V_p$)

L'extraction des huit éléments extrinsèques se fait à partir des paramètres-S d'un pHEMT froid. Un pHEMT froid est un transistor polarisé sous une tension drain-source nulle ($V_{DS} = 0V$) et une tension grille-source inférieure à la tension de pincement ($V_{GS} < V_p$). Sous cette polarisation, aucun électron ne circule de la source vers le drain et donc g_m et g_{ds} sont nulles. Par conséquent, trois éléments inconnus (τ , g_m et g_{ds}) du circuit équivalent sont éliminés. Les éléments entre grille-source et grille-drain sont identiques en supposant que la zone de déplétion est symétrique sous $V_{DS}=0V$ [80]. De plus, les capacités C_{pd} et C_{pg} ont un effet négligeable sur les caractéristiques du circuit et peuvent être ignorées [81]. Le Circuit final obtenu a configuration en Π (Figure.41) qui sera transformée en T pour simplifier l'analyse du circuit.

Les capacités C_d , C_b et C_c représentent les éléments de la configuration T équivalente à la configuration Π [82] :

$$C_a = C_{gs0} + C_{gd0} + \frac{C_{gs0}C_{gd0}}{C_{ds0}} \quad (64)$$

$$C_b = C_{gs0} + C_{ds0} + \frac{C_{gs0}C_{ds0}}{C_{gd0}} \quad (65)$$

$$C_c = C_{dg0} + C_{ds0} + \frac{C_{gd0}C_{ds0}}{C_{ds0}} \quad (66)$$

La matrice impédance du circuit équivalent d'un pHEMT sous polarisation froide, est donnée par :

$$Z = \begin{bmatrix} R_g + R_s + j \left[\omega(L_g + L_s) + \frac{1}{\omega C_{ab}} \right] & R_s + j \left[\omega L_s + \frac{1}{\omega C_b} \right] \\ R_s + j \left[\omega L_s + \frac{1}{\omega C_b} \right] & R_d + R_s + j \left[\omega(L_d + L_s) + \frac{1}{\omega C_{bc}} \right] \end{bmatrix} \quad (67)$$

Où $C_{ab}^{-1} = C_a^{-1} + C_b^{-1}$, $C_{bc}^{-1} = C_b^{-1} + C_c^{-1}$.

Les parties réelles et imaginaires de la matrice impédance sont séparées afin d'obtenir les expressions des résistances d'accès et des inductances parasites :

$$R_g = Re(Z_{11} - Z_{12}) \quad (68)$$

$$R_s = Re(Z_{11}) \quad (69)$$

$$R_d = Re(Z_{22} - Z_{12}) \quad (70)$$

$$\omega \cdot Im(Z_{11}) = \omega^2(L_g + L_s) - 1/C_{ab} \quad (71)$$

$$\omega \cdot Im(Z_{12}) = \omega^2 L_s - 1/C_b \quad (72)$$

$$\omega \cdot Im(Z_{22}) = \omega^2(L_d + L_s) - 1/C_{bc} \quad (73)$$

Où $Re()$ et $Im()$ représentent la partie réelle et imaginaire de l'impédance complexe Z .

Les valeurs des résistances R_s , R_d et R_g sont facilement déterminées des expressions (68-70) des paramètres- Z du pHEMT sous polarisation froide. Il a été démontré [83,84] que sous cette polarisation, les capacités C_a , C_b et C_c sont identiques. Cela simplifie les expressions (65,66) en réduisant le nombre de variables.

Le tracé de l'expression (72) en fonction de ω^2 devra être une ligne droite. La pente de cette ligne sera donc la valeur de l'inductance de la source L_s et son point d'intersection avec l'échelle des ordonnées permettra d'obtenir la valeur de C_b . Tracer les expressions (71) et (73) avec introduction de la valeur de L_s obtenue précédemment, permet d'obtenir les valeurs de L_d et L_g .

Sous polarisation froide, l'influence des résistances et des inductances sur la partie imaginaire de la matrice Y du circuit équivalent, sont négligeables. Avec cette supposition simplificatrice, les expressions imaginaires de la matrice Y sont données par :

$$Im(Y_{11}) = j\omega(C_{pg} + 2C_b) \quad (74)$$

$$Im(Y_{12}) = Im(Y_{21}) = -j\omega C_b \quad (75)$$

$$Im(Y_{22}) = j\omega(C_{pd} + C_b) \quad (76)$$

A partir des expressions (74-76), les valeurs des capacités parasites C_{pd} et C_{pg} sont directement extraites :

$$C_{pd} = \frac{Im(Y_{22}) + 2 * Im(Y_{12})}{\omega} \quad (77)$$

$$C_{pg} = \frac{Im(Y_{11}) + 2 * Im(Y_{12})}{\omega} \quad (78)$$

Il existe une autre technique pour extraire les éléments extrinsèques [84]. Cette technique utilise un modèle équivalent plus complexe pour extraire les capacités inter-électrodes. Cependant, la procédure d'extraction présentée dans ce travail est valable pour une modélisation linéaire des performances du pHEMT jusqu'à la fréquence de 20 GHz.

2.2.2. Extraction des éléments intrinsèques

Après avoir extrait les huit éléments extrinsèques à partir d'un pHEMT en polarisation froide, la procédure suivante consiste à déterminer les sept éléments intrinsèques à partir des paramètres-S. Selon Dambrine [77], la matrice admittance (Y_{int}) pourra être déterminée par de simples manipulations de matrice si les éléments extrinsèques sont connus. Cette procédure est représentée par le schéma en Figure.42 :

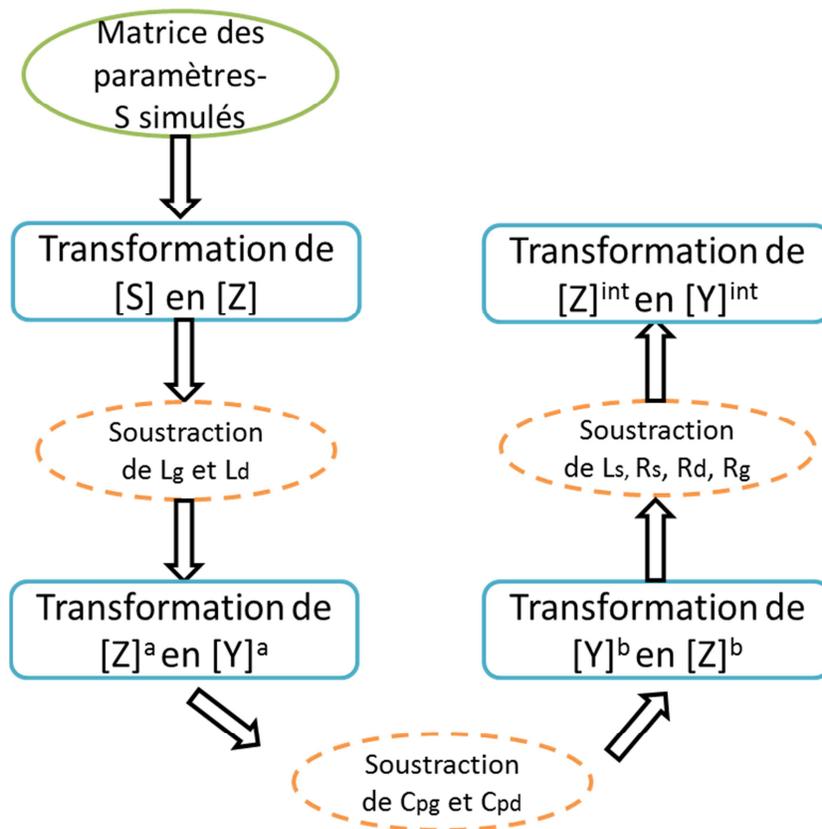


Figure 12 Procédure d'extraction des éléments intrinsèques par la matrice admittance

Avec :

$$[Z]^a = [Z] - \begin{bmatrix} j\omega L_g & 0 \\ 0 & j\omega L_d \end{bmatrix} \quad (79)$$

$$[Y]^b = [Y]^a - \begin{bmatrix} j\omega L C_{pg} & 0 \\ 0 & j\omega C_{pd} \end{bmatrix} \quad (80)$$

$$[Z]^{int} = [Z]^b - \begin{bmatrix} R_g + R_s + j\omega L_s & R_s + j\omega L_s \\ R_s + j\omega L_s & R_d + R_s + j\omega L_s \end{bmatrix} \quad (81)$$

A la fin de la procédure illustrée en Figure.42, la matrice contenant les éléments intrinsèques est obtenue, son expression est donnée par :

$$Y_{int} = \begin{bmatrix} \frac{R_i C_{gs}^2 \omega^2}{D} + j\omega \left(\frac{C_{gs}}{D} + C_{gd} \right) & -j\omega C_{gd} \\ \frac{g_m e^{-j\omega\tau}}{1 + j\omega R_i C_{gs}} - j\omega C_{gd} & g_{ds} + j\omega (C_{ds} + C_{gd}) \end{bmatrix} \quad (82)$$

Où :

$$D = 1 + \omega^2 C_{gs}^2 R_i^2 \quad (83)$$

L'expression (83) est valable uniquement dans le cas où $\omega\tau \ll 1$ dans les dispositifs à faible bruit. Le terme $\omega^2 C_{gs}^2 R_i^2$ est généralement inférieur à 0.01 (pour des fréquences inférieures à 5GHz)

En séparant les parties réelles et imaginaires de la matrice Admittance intrinsèque, les expressions des sept éléments intrinsèques peuvent être extraites :

$$C_{gd} = \frac{Im(Y_{int\ 21})}{\omega} \quad (84)$$

$$C_{gs} = \frac{Im(Y_{int\ 11}) - \omega C_{gd}}{\omega} \left[1 + \frac{\{Re(Y_{int\ 11})\}^2}{\{Im(Y_{int\ 11}) - \omega C_{gd}\}^2} \right] \quad (85)$$

$$R_i = \frac{Re(Y_{int\ 11})}{\{Im(Y_{int\ 11}) - \omega C_{gd}\}^2 + \{Re(Y_{int\ 11})\}^2} \quad (86)$$

$$g_m = \sqrt{\{Re(Y_{int\ 21})\}^2 + \{Im(Y_{int\ 21}) + \omega C_{gd}\}^2} D \quad (87)$$

$$\tau = \frac{1}{\omega} \arcsin \left(\frac{-\omega C_{gd} - \operatorname{Im}(Y_{int\ 21}) - \operatorname{Re}(Y_{int\ 21})\omega C_{gs}R_i}{g_m} \right) \quad (88)$$

$$C_{ds} = \frac{\operatorname{Im}(Y_{int\ 22}) - \omega C_{gd}}{\omega} \quad (89)$$

$$R_{ds} = \frac{1}{\operatorname{Re}(Y_{int\ 22})} \quad (90)$$

Ces expressions sont valables uniquement pour des fréquences inférieures à la fréquence de transition (f_T) sous une polarisation tension drain-source positive et une tension grille-source supérieure à la tension de pincement.

3. Conditions de polarisation

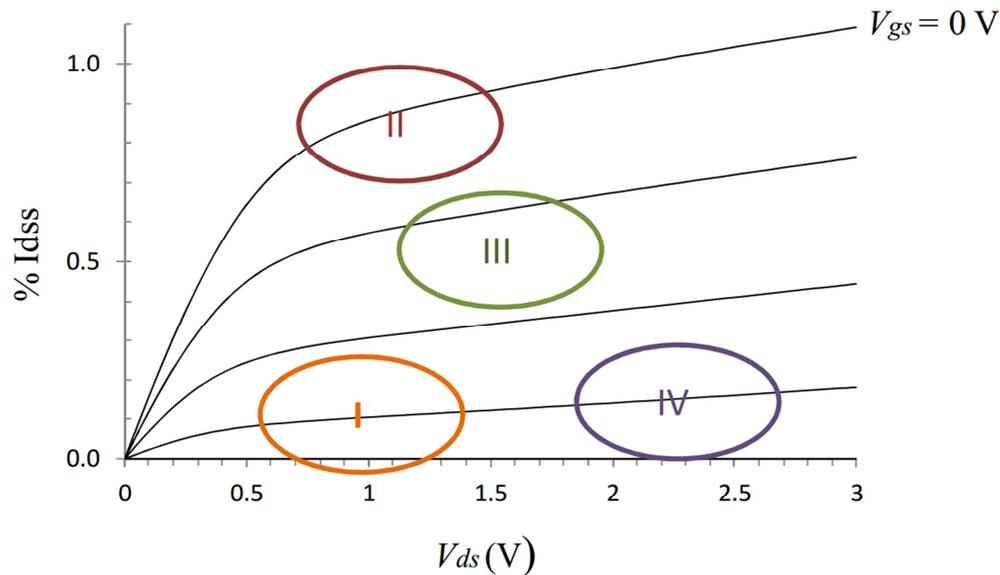


Figure 43 Caractéristiques I-V avec ses points de fonctionnement [85]

Définir le point de fonctionnement de notre pHEMT, est un point essentiel pour garantir que le transistor fonctionne dans le mode opératoire désiré. La Figure.43 montre les différents points de polarisation des transistors à effet de champ utilisés en circuits intégrés. Quatre régions sont distinguées :

- Région I : cette région offre les meilleures performances en bruit avec une polarisation de $V_{DS} = 1\text{v}$ et un courant I_{DS} entre $10\%I_{DSS}$ et $20\%I_{DSS}$. I_{DSS} est le courant drain-source saturé à $V_{GS} = 0\text{v}$.
- Région II : elle permet d'obtenir un gain maximum où V_{GS} est proche de 0v .

- Région III : le point de fonctionnement du transistor est au milieu des courbes I-V pour permettre à l'amplificateur de fonctionner linéairement.
- Région IV : Cette polarisation offre un maximum d'efficacité avec un V_{DS} élevé comparé à 40% I_{DSS} . C'est le point de fonctionnement idéal pour des applications à faible dissipation de puissance.

Dans ce travail, le transistor pHEMT sera polarisé en région I en raison de l'importance de ses performances faible bruit, lors de son intégration dans un circuit LNA. Cela dit, les éléments du circuit équivalent petit-signal seront extraits spécifiquement pour un fonctionnement en faible bruit.

4. Extraction du modèle petit-signal du transistor InAlAs / InGaAs / InP pHEMT

Les paramètres-S utilisés pour l'extraction des éléments intrinsèques et extrinsèques du modèle linéaire, sont issus de la simulation RF du transistor pHEMT sous ATLAS. A partir de la matrice S, ATLAS calcule automatiquement les matrices Z et Y. Elles seront intégrées dans un calcul numérique qui permettra par la suite, de résoudre les expressions des différents éléments du modèle équivalent traitées précédemment. La configuration du modèle linéaire commence en premier lieu, par l'extraction des éléments extrinsèques à partir des paramètres-S du pHEMT pincé ($V_{DS}=0$ v et $V_{GS}<V_P$). Les valeurs des éléments extrinsèques sont présentées dans le Table.4.

Table 4 Eléments extrinsèques du circuit équivalent petit-signal pHEMT

C_{pg} (fF)	C_{pd} (fF)	R_s (Ω)	R_g (Ω)	R_d (Ω)	L_s (pH)	L_g (pH)	L_d (pH)
11.2	36.7	0.60	1.49	0.67	3.0	35.7	92.4

En revanche, l'extraction des paramètres intrinsèques est faite à partir des paramètres-S issues de la simulation RF du pHEMT polarisé en conduction. Dans ce travail, le pHEMT doit fonctionner dans un régime à faible bruit (10% I_{DSS}), la polarisation requise pour ce régime est présentée dans le Table.5.

Table 5. Point de fonctionnement du pHEMT

Paramètre	V_{DS} (V)	V_{GS} (V)	I_{DS} (mA)
Polarisation	1	-0.6	5

Les paramètres-S simulés pour ce point de fonctionnement sont illustrés en Figure.44. Ces paramètres ont permis l'extraction des éléments intrinsèques présentés dans la Table.6.

Table 6. Eléments intrinsèques du circuit équivalent petit-signal pour $V_{DS}=1\text{v}$ et $10\%I_{DSS}$

g_m (mS)	τ (psec)	R_i (Ω)	R_{ds} (Ω)	C_{gs} (fF)	C_{ds} (fF)	C_{gd} (fF)
65	0.35	0.4	414.76	164	19.4	32

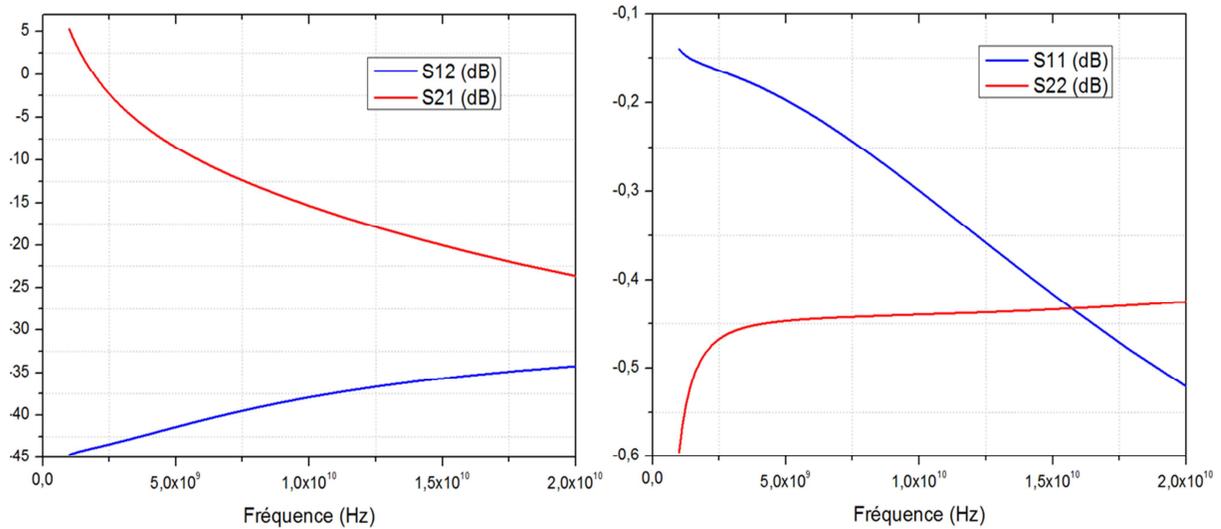


Figure 44. Paramètres-S du pHEMT pour $V_{DS}=1\text{v}$ et $10\%I_{DSS}$

Le modèle équivalent petit-signaux extrait va nous permettre par la suite, d'étudier le fonctionnement électrique du transistor pHEMT dans un circuit amplificateur à faible bruit. D'où la nécessité de caractériser le comportement du bruit dans notre transistor pHEMT. Cette caractérisation fera l'objet du prochain chapitre.

Chapitre 3

Etude de l'amplificateur à faible bruit à base de transistor pHEMT

I. Modélisation du bruit

1. Introduction

Le bruit est un phénomène inhérent dans tout système électronique. Il est particulièrement observé dans les systèmes de communications où un faible signal est transmis et reçu dans un milieu en présence de parasites. Généralement, le bruit est le résultat de processus physique aléatoire tel que le flux d'électrons ou de trous dans un matériau semi-conducteur, leur propagation dans un gaz ionisé ou l'agitation thermique de n'importe quel composant sous une température supérieure au zéro absolu.

Le bruit peut s'introduire dans un système fonctionnant en hautes-fréquences, à partir de sources externes et peut aussi être généré à l'intérieur du système lui-même. Dans les deux cas, le niveau du bruit du système limite la puissance du signal à détecter en présence du bruit. Par conséquent, il est généralement préférable de minimiser le niveau du bruit interne dans les systèmes de télécommunication pour obtenir les meilleures performances. Dans certains cas, tel que les radars et récepteurs HF, le signal récupéré contient un certain niveau de bruit, il est donc nécessaire de faire la différence entre un bruit propre au signal et un bruit généré par le système recevant ce signal [86]. Cette section fera l'accent sur les concepts de base du bruit et ses différents types associés aux composants à semi-conducteur, et traitera plus spécialement les facteurs de mérite du bruit dans le pHEMT utilisé dans ce travail.

2. Définitions

Le terme *bruit* en électronique, a toujours été lié aux perturbations (excitations) indésirables sur un système. Dans le même contexte, le bruit est référé aux signaux qui exhibent un comportement aléatoire ou chaotique. On trouve dans la littérature scientifique, plusieurs définitions données au bruit, mais elles restent toutes basées sur une seule explication qui est : « *Toutes perturbation ou fluctuation, irrégulière, superposée au signal utile et qui tend à brouiller son contenu* ». Le bruit a une origine interne ou externe au système [87].

2.1. Bruit interne

Aussi appelé bruit intrinsèque, ce bruit est généré dans le composant ou circuit. Il se manifeste sur toutes les fréquences et rien ne peut être fait pour le filtrer, lorsqu'il est présent dans le circuit à cause de son spectre qui s'étend vers de très hautes fréquences au-delà du signal utile. L'amplitude du bruit intrinsèque est généralement très minime ne dépassant pas la fraction du millivolt. Selon leurs origines physiques, il existe plusieurs types de bruit intrinsèque : bruit thermique, bruit de diffusion et autres.

L'aspect le plus important du bruit interne est son caractère aléatoire qui rend la prédiction de son amplitude difficile dues aux fluctuations de la tension ou du courant, d'où la nécessité d'utiliser une présentation statistique pour le décrire. En ce qui concerne le spectre des fréquences, le bruit interne est trouvé sous différentes formes tel que le bruit blanc.

2.2. Bruit externe

Le bruit extrinsèque est généré depuis l'extérieur du système étudié. Il est généralement capté depuis l'environnement entourant le circuit. Ce dernier agit comme une antenne qui reçoit le bruit. Selon sa nature, le bruit extrinsèque se classifie en deux catégories.

- **Perturbations environnementales** y compris le bruit du ciel (Soleil et Voie Lactée), bruit atmosphérique (éclairs et foudres), bruit produit par les humains (moteurs électriques, lignes de puissances électriques, transmission radio et TV, switchers, téléphones portables, etc.)
- **Bruit de diaphonie** qui est un bruit produit par l'interférence crée entre les différents composants d'un même système. Ces interférences peuvent être réduites en modifiant les positions relatives aux composantes dans le circuit.

Malgré que les amplitudes des signaux du bruit extrinsèque soient relativement élevées, elles possèdent un spectre très restreint. Cela permet d'éviter leurs effets en introduisant des filtres de rejection ou en déplaçant la bande du signal utile à l'extérieur de leurs spectres.

3. Sources physiques du bruit

Le bruit intrinsèque est généralement généré par le mouvement aléatoire des porteurs de charge dans un composant ou un matériau. Ce mouvement est causé par plusieurs mécanismes menant à différents types de bruit.

3.1. Bruit de Johnson (thermique)

Aussi appelé bruit de Nyquist, il est considéré comme le plus basique et surgit à partir des vibrations thermiques de la conduction des électrons et des trous [88]. Certaines vibrations possèdent une composante spectrale qui contribue au bruit du signal dans la bande de fréquence étudiée. Le spectre du bruit thermique produit est presque uniforme sur les bandes de fréquences RF et microondes. Ce bruit est modélisé par une résistance R_n connectée à l'entrée du circuit. Elle est représentée par une résistance non-bruyante en série avec une source de bruit externe en tension (v_n), ou en parallèle avec une source de bruit externe en courant (i_n) :

$$\overline{v_n^2} = 4kT\Delta f \quad (91)$$

$$\overline{i_n^2} = \frac{4kT\Delta f}{R} \quad (92)$$

$$P_n = 4kT\Delta f \quad (93)$$

$\overline{v_n^2}$ et $\overline{i_n^2}$ représentent les densités spectrales en tension et en courant du bruit.

P_n est la puissance du bruit disponible, k est la constante de Boltzmann, Δf est la bande de fréquence du bruit en Hertz pour une température T en Kelvin.

On notera que la puissance du bruit disponible est indépendante de la grandeur de la valeur de la résistance. En revanche, le niveau de la puissance du bruit délivrée à la résistance, dépend du degré d'adaptation entre la source et cette résistance.

3.2. Bruit de diffusion

L'origine physique du bruit de diffusion est la fluctuation de la vitesse des porteurs de charge causée par des collisions durant le processus de diffusion d'une région à haute densité de porteurs vers une région à faible densité. C'est un bruit observé dans les régions d'un composant qui présentent une distribution de porteurs non-uniforme ou une caractéristique non-ohmique.

Un exemple typique du bruit de diffusion est trouvé dans le canal des transistors à effet de champs FET quand le transistor fonctionne en régime de saturation où la loi d'Ohm n'est plus valide.

3.3. Bruit de Schottky

Initialement découvert par Schottky, ce bruit est généré par la fluctuation aléatoire du nombre de charge dans un canal modulé due à la leur nature discrète. Le bruit de Schottky est proportionnel au nombre d'électrons traversant la barrière de potentiel et il est spécialement associé avec le courant des porteurs dans les composants actifs. Le bruit de Schottky est représenté par :

$$\overline{i_{n,shot}^2} = 2qI_0\Delta f \quad (94)$$

I_0 est le courant DC traversant le composant. Contrairement au bruit thermique, le bruit de Schottky ne dépend pas de la température, il dépend seulement du courant qui parcourt le composant. Il peut donc être facilement contrôlé en modifiant le niveau de polarisation du courant.

3.4. Le Bruit 1/f

Dans les semi-conducteurs, ce bruit est dû aux piégeages et dépiégeages aléatoires des charges. Il est aussi associé aux variations de la mobilité des porteurs à cause de l'effet de diffusion de Coulomb. La puissance de ce bruit varie inversement à la fréquence d'où l'appellation « bruit 1/f ». Il est souvent caractérisé par la fréquence de coude F_c où sa puissance est égale à $kT\Delta f$. Ce bruit est généralement négligé dans la conception d'amplificateurs microondes car la fréquence de coude des transistors est inférieure à 100 MHz mais il reste une importante source de bruit de phase dans les oscillateurs microonde [89].

3.5. Bruit de Génération-Recombinaison (G-R)

Le bruit de Génération-Recombinaison G-R est le type de bruit électronique causé statistiquement par des fluctuations dans le taux de génération et de recombinaison des porteurs générés par effet thermique et optique. Le piégeage et dé-piégeage continuels des charges cause une variation dans le nombre des porteurs dans la bande de conduction et dans la bande de valence contribuant à d'avantage G-R. Les défauts des mailles cristallines incluant des impuretés ou des atomes contaminant la surface du semi-conducteur lors de son fabrication, agissent comme des pièges à porteurs, augmentant ainsi le bruit généré [90].

Le bruit G-R n'est pas très influent dans un semi-conducteur fortement dopé, vu que la conduction est principalement déterminée par les porteurs libérés des atomes d'impuretés qui dominant ceux générés par effet thermique ou optique. Par contre, le courant traversant des

régions où la concentration des porteurs est relativement faible (dopage léger, zones de déplétion), est affecté par le bruit G-R.

3.6. Autres types de bruit

En plus des types cités précédemment, il existe d'autres types de bruit interne mais ils restent négligés devant les types cités. On trouve : le bruit Quantique qui résulte de la nature quantitative des porteurs et des photons, le bruit Popcorn qui est associé à la jonction fortement dopée de l'émetteur des transistors bipolaires et le bruit d'Avalanche qui le résultat de la multiplication du nombre de porteurs due à l'effet de l'ionisation par impact dans une jonction PN inversement polarisée.

4. Théorie du Bruit

Il existe plusieurs représentations du bruit génère par un composant électronique, dans cette section, on discutera des expressions les plus communément utilisées pour présenter le bruit dans système.

4.1. Paramètres du bruit

Les performances en bruit de n'importe quel système linéaire peuvent être représentées par trois méthodes différentes mais liées entre elles: facteur de bruit (F_n), figure du bruit (NF) et la température du bruit équivalente (T_e). Elles sont définies par un simple ratio : un ratio en décibel ou un ratio de température.

4.1.1. Facteur et Figure de bruit

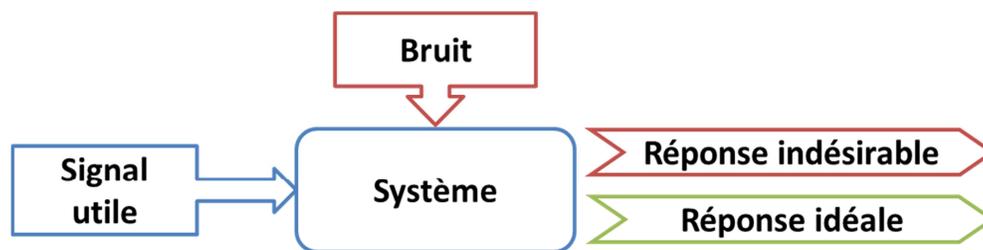


Figure 45 Schéma de principe du bruit

Lorsqu'un signal utile et un bruit sont appliqués à l'entrée d'un système non-bruyant, l'ensemble des signaux appliqués subiront une amplification ou une atténuation par le même facteur, de sorte que le ratio signal-bruit reste inchangé. Mais dans le cas où le système est bruyant, la puissance du bruit augmentera plus que la puissance du signal en sortie. Par

conséquent le ratio signal-bruit sera réduit [91]. Un concept a été créé pour caractériser la dégradation du ratio à la sortie qui est due au bruit intrinsèque au système. Ce concept est connu sous le nom de Facteur de bruit (F_n) :

$$F_n = \frac{S_i/N_i}{S_o/N_o} = \frac{N_o}{GkT\Delta F} \quad (95)$$

S_i/N_i et S_o/N_o représentent le ratio signal-bruit en entrée (input) et à la sortie (output) du système respectivement, N_o est la puissance du bruit disponible en sortie et G est le gain disponible du système sur une bande de fréquences ΔF . Si Na est la puissance du bruit additionnée par le système alors :

$$F_n = \frac{GkTB + Na}{GkT\Delta F} = 1 + \frac{Na}{GkT\Delta F} \quad (96)$$

La figure du bruit (NF) est la représentation du facteur du bruit en décibel. C'est la forme la plus utilisée pour décrire les performances en bruit d'un système.

$$NF = 10 \text{ Log}_{10}(F_n) \text{ dB} \quad (97)$$

Un composant qui ne contribue pas au bruit d'un système a $F_n=1$ ou $NF=0\text{dB}$.

4.1.2. Température équivalente au bruit

Un bruit généré par un système peut être décrit par un bruit thermique à son entrée avec une température T_e , cette température est définie comme source de bruit fictive au niveau de l'entrée du système et qui produit une puissance de bruit identique à celle créée par le système caractérisé tout en assumant que ce dernier est non-bruyant.

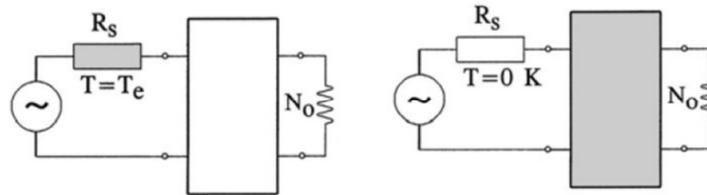


Figure 46 Température équivalente au bruit

$$N_o = GkB(T_0 + T_e) \quad (98)$$

Le facteur du bruit et la température équivalente au bruit d'un même système, sont liés par :

$$F_n = 1 + \frac{T_e}{T_0} \geq 1 \text{ ou } NF = 10 \log_{10} \left(1 + \frac{T_e}{T_0} \right) \geq 0 \text{ (dB)} \quad (99)$$

Il faudra noter que la température équivalente ne dépend pas de la température du système. Elle dépend de l'impédance interne du système, car c'est cette impédance qui détermine le gain disponible G.

4.2. Performance du bruit dans système en cascade

Généralement dans un système microonde, le signal d'entrée traverse plusieurs sections mises en cascades de ce système, chaque section peut dégrader le ratio signal-bruit à certain niveau. Si les figures de bruit (ou températures) de chaque étage sont connues individuellement, alors la figure du bruit du système cascadié peut être déterminée. Pour un nombre N d'étages cascadiés avec des valeurs de gains G_i , des facteurs de bruit F_i et des températures équivalentes T_i , alors le facteur de bruit total et la température équivalente totale pour N étages sont donnés par :

$$F_{Total} = F_1 + \sum_{i=2}^N \frac{F_{i-1}}{G_1 G_2 \dots G_{i-1}} \quad (100)$$

$$T_{Total} = T_1 + \sum_{i=2}^N \frac{T_i}{G_1 G_2 \dots G_{i-1}} \quad (101)$$

Si les N étages ont des gains et des figures de bruits égaux, alors le facteur de bruit total obtenu est donné par :

$$F_M = \frac{F - 1/G}{1 - 1/G} \quad (102)$$

Pour des applications en amplification, les performances en bruit du premier étage sont les plus critiques, elles doivent être infimes pour un maximum de gain possible.

4.3. Représentation du bruit dans un système à 2-Ports

La théorie des systèmes linéaires bruyants a montré que n'importe quel système bruyant à 2 ports peut être modélisé par un circuit équivalent qui consiste à utiliser le système lui-même considéré non-bruyant avec deux sources de bruit additionnelles [92,93]. Il existe plusieurs représentations de systèmes bruyants 2-Ports, trois représentations matricielles (impédance,

admittance et chaîne ABCD) sont utilisées pour les applications les plus communes, elles sont représentées en Figure 47(a,b,c) respectivement.

Les sources de bruit interne sont représentées par des sources de tension/courant externes V_{ni} et I_{ni} , placées en série/parallèle des terminaux entrée/sortie respectivement. Ces sources produisent un voltage/courant de bruit identique au bruit interne du système. La représentation du système bruyant à 2-port exige quatre paramètres complexes (Z, Y ou matrice ABCD) pour décrire le système supposé non-bruyant, et deux paramètres réels qui correspondent aux générateurs de bruit équivalents.

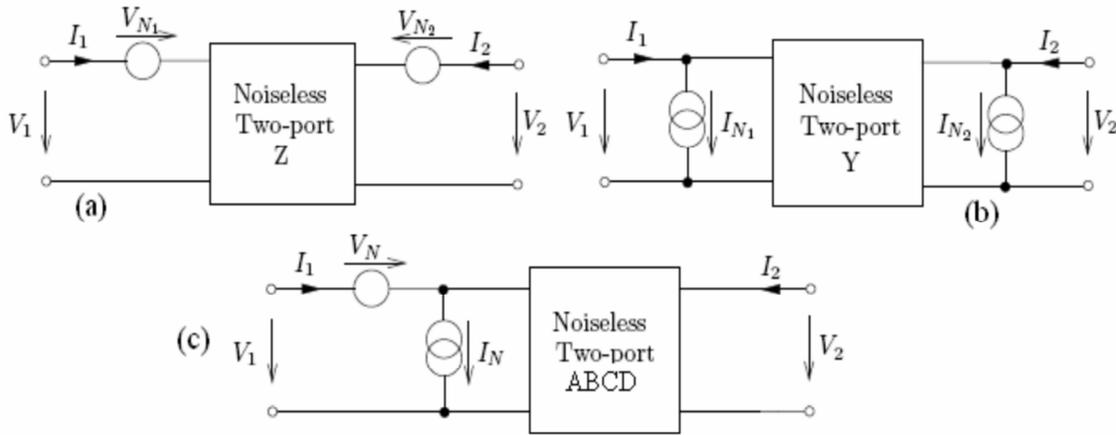


Figure 47 Représentations d'un système bruyant à 2-port: (a) Impédance, (b) Admittance, (c) Matrice chaîne ABCD.

Ces représentations sont mathématiquement exprimées par les expressions (103),(104) et (105) :

$$\begin{bmatrix} V_1 \\ V_2 \end{bmatrix} = \begin{bmatrix} Z_{11} & Z_{12} \\ Z_{21} & Z_{22} \end{bmatrix} \begin{bmatrix} I_1 \\ I_2 \end{bmatrix} + \begin{bmatrix} V_{N1} \\ V_{N2} \end{bmatrix} \quad (103)$$

$$\begin{bmatrix} I_1 \\ I_2 \end{bmatrix} = \begin{bmatrix} Y_{11} & Y_{12} \\ Y_{21} & Y_{22} \end{bmatrix} \begin{bmatrix} V_1 \\ V_2 \end{bmatrix} + \begin{bmatrix} I_{N1} \\ I_{N2} \end{bmatrix} \quad (104)$$

$$\begin{bmatrix} V_1 \\ I_1 \end{bmatrix} = \begin{bmatrix} A & B \\ C & D \end{bmatrix} \begin{bmatrix} V \\ -I_2 \end{bmatrix} + \begin{bmatrix} V_N \\ I_N \end{bmatrix} \quad (105)$$

A partir de ce groupe d'équations, suivie d'un ensemble d'opérations mathématiques [94,95], l'expression (106) de la figure du bruit est dérivée. Cette expression est largement utilisée pour caractériser n'importe quel dispositif bruyant.

$$F = F_{min} + 4r_n \frac{|\Gamma_s - \Gamma_{opt}|^2}{|1 + \Gamma_{opt}|^2 (1 - |\Gamma_{opt}|^2)} \quad (106)$$

Dans cette équation, Γ_{opt} est le coefficient de réflexion optimale de la source. F_{min} est facteur de bruit minimum obtenue quand $\Gamma_s = \Gamma_{opt}$ et r_n est la résistance du bruit équivalente normalisée en référence à l'impédance du système. La résistance r_n joue un rôle important dans la caractérisation du bruit car elle mesure le niveau de détérioration du facteur de bruit. Une faible valeur de r_n est toujours préférée, parce que cela indique que le système est relativement insensible aux variations du niveau de bruit.

Pour avoir de bonnes performances de bruit, il faudrait obtenir en général de faibles valeurs de F_{min} et r_n et une faible différence entre Γ_{opt} et Γ_s . Cela reste difficile à réaliser sur une large bande de fréquences.

Les paramètres F_{min} , r_n et Γ_{opt} sont les paramètres de base qui définissent les performances du bruit de tout système. Ils dépendent de la fréquence et de la polarisation.

5. Caractérisation du bruit dans les HEMTs

Tout composant à base de matériaux semi-conducteurs exhibe de manière différente, les mécanismes de base du bruit discutés précédemment, selon leurs caractéristiques et leurs propriétés physiques. Contrairement au Silicium, les matériaux III-V avec leur haute mobilité, présente moins de bruit thermique. Les transistors MESFETs exhibent un très haut niveau de bruit dû principalement à la présence d'impuretés ionisés dans le canal dopé, ce qui dégrade par conséquent, la mobilité des porteurs. Les transistors HEMTs offrent une importante densité d'électrons avec une grande valeur de mobilité, ce qui les rend moins susceptible au bruit intrinsèque. La faible résistance des contacts ohmiques contribue également à minimiser l'influence du bruit thermique. Cette section fera l'objet sur les aspects physiques du bruit dans les transistors HEMTs et présentera les modèles de bruit développés pour prédire les caractéristiques du bruit et estimer l'influence de certains paramètres du composant sur son comportement en bruit général du système.

5.1. Sources de bruit dans les HEMTs

Comme dans la plupart des composants à semi-conducteur, le bruit dans un HEMT, est dominé par cinq mécanismes : bruit thermique, bruit de diffusion, bruit de Schottky, bruit de G-R et le bruit $1/f$. Ces sources sont décrites comme suit :

- (a) Le bruit thermique est généré par les résistances parasites au niveau des électrodes de la grille, source et drain.
- (b) Bruit du canal : il prend deux formes, thermique quand le transistor est en régime linéaire et bruit de diffusion quand il passe en régime de saturation.
- (c) Bruit G-R : due aux électrons traversent la barrière Schottky par effet tunnel et par les paires électron-trou générées dans la ZCE.
- (d) Le bruit $1/f$ qui se manifeste principalement sur des fréquences inférieures à 1MHz, il est souvent négligé car la pluparts des HEMTs fonctionnent en HF. Cependant, il existe deux cas où le bruit $1/f$ affecte le fonctionnement d'un circuit microonde ; dans la conversion dans les mixeurs et dans le bruit de phase dans les oscillateurs [96].
- (e) Le bruit de Schottky est principalement dû au courant de grille inverse [97].

5.2. Modélisation du bruit dans un HEMT

Les performances du bruit dans les transistors à effet de champ (FET), ont été étudiées par une multitude de chercheurs dans la littérature dans le but de prédire leurs comportements. Leurs études étaient basées sur l'extraction des paramètres du bruit discutés précédemment, sur une large bande de fréquence et sous différents points de polarisation. Le premier modèle de bruit a été présenté par Van der Ziel en 1960 [98] pour un FET plat fabriqué à base de matériau de type-p avec un canal à une dimension et opérant en mode linéaire. Depuis, des modèles plus sophistiqués ont émergé de la théorie de Van der Ziel et adaptés au MESFET puis au HEMT avec le modèle le plus important proposé par Pucel [99]. Ce modèle prend en considération la vitesse de saturation des électrons et la variation du bruit en fonction de la variation de la polarisation.

5.2.1. Modèle de Fukui [100]

Introduit en 1970, le modèle empirique de Fukui est spécialement connu pour avoir utilisé des paramètres empiriques. Plus orienté vers les MESFETs GaAs, il exprime directement le paramètre du bruit en fonction d'éléments du circuit équivalent petit-signal. Ce modèle est

aussi pratique car il permet de déterminer les performances du bruit sur plusieurs fréquences et à différentes échelles du composant. Les expressions des paramètres du bruit du modèle de Fukui sont données par :

$$NF_{min} = 10 \log \left(1 + k_1 \frac{f}{F_T} \sqrt{G_m (R_s + R_g)} \right) \quad (107)$$

Avec :

$$F_T = \frac{G_m}{2\pi C_{gs}} \quad (108)$$

$$NF_{min} = 10 \log \left(1 + k_1 f C_{gs} \sqrt{\frac{(R_s + R_g)}{G_m}} \right) \quad (109)$$

$$R_n = \frac{k_2}{G_m^2} \quad (110)$$

$$R_{opt} = k_3 \left[\frac{1}{4G_m} + R_g + R_s \right] \text{ et } X_{opt} = \frac{k_4}{f C_{gs}} \quad (111)$$

F_T est la fréquence de transition, R_{opt} et X_{opt} sont la partie réelle et imaginaire de l'impédance source optimale. Les variables k_1 - k_4 , sont des paramètres dépendants du matériau utilisé et de la technologie du composant. La possibilité de déterminer les paramètres du bruit directement à partir de caractéristiques basiques, rend ce modèle très attractif pour le développement de nouveaux matériaux et composants.

5.2.2. Modèle de Pospieszalski [101]

Vers la fin des années 80, Pospieszalski a introduit un nouveau modèle de bruit qui utilise une approche différente des méthodes précédentes. Dans ce modèle, la corrélation entre les sources de bruit a été retirée et remplacée par deux coefficients indépendants de la fréquence et non-corrélés. Ces coefficients représentent deux sources de bruit :

- un bruit thermique au niveau de la résistance intrinsèque de la grille (R_i) et défini par la température effective du bruit T_g
- un bruit thermique au niveau de la résistance drain-source (R_{ds}) et exprimé par la température T_d

T_g est généralement proche de la température ambiante, alors que T_d peut atteindre des milliers de degrés Kelvin. En posant T_a comme température ambiante, les paramètres du bruit du modèle de Pospieszalski sont donnés par les expressions suivantes :

$$F_{min} = 1 + 2 \left(\frac{f}{F_T} \right) \frac{R_i T_d}{R_{ds} T_a} + \frac{2f}{F_T T_s} \sqrt{\frac{R_i T_g T_d}{R_{ds}} + \left(\left(\frac{f}{F_T} \right) \frac{R_i T_d}{R_{ds}} \right)^2} \quad (112)$$

$$R_n = \frac{T_g R_i}{T_a} + \frac{T_d}{T_a R_{ds} G_m^2} (1 + \omega^2 C_{gs}^2 R_i^2) \quad (113)$$

$$R_{opt} = \sqrt{\left(\frac{F_T}{f} \right)^2 \frac{T_g R_i R_{ds}}{T_a} + R_i^2} \quad \text{et} \quad X_{opt} = \frac{1}{\omega C_{gs}} \quad (114)$$

Les coefficients T_d et T_g sont obtenus à partir de mesures expérimentales. Une fois ces coefficients déterminés aussi bien que les paramètres du circuit équivalent petit-signal, la totalité des paramètres du bruit peuvent alors être calculés en utilisant les expressions du modèle.

5.2.3. Modèle de Cappy [102]

Développé par Cappy en 1988, c'est un modèle physique monodimensionnel basé sur le calcul des sources de bruit au niveau du drain et de la grille et leur coefficient de corrélation. Cette méthode d'analyse a permis de calculer directement les paramètres du bruit.

$$F_{min} = 1 + 2\sqrt{P} \frac{f}{F_T} \sqrt{G_m (R_s + R_g)} \quad (115)$$

$$\frac{1}{R_n} = P G_m \left(\frac{f}{F_T} \right)^2 \quad (116)$$

$$R_{opt} = \sqrt{\frac{G_m (R_s + R_g)}{P}} \frac{1}{\omega C_{gs}} \quad \text{et} \quad X_{opt} = -\frac{1}{\omega C_{gs}} \quad (117)$$

$$P = \frac{I_{ds}}{E_c L_g G_m} \quad (118)$$

E_c est le champ critique tiré de la relation tension-champ, L_g est la longueur de la grille et I_{ds} est le courant drain-source.

Ce modèle permet de calculer facilement tous les paramètres du bruit et offre un aperçu sur l'influence des paramètres électriques et technologiques sur le comportement du bruit dans n'importe quel composant.

6. Modélisation du bruit en pHEMT sous Silvaco-ATLAS

Parmi les modules qu'utilise ATLAS de SILVACO, il existe un module appelé NOISE. ATLAS fait appel à ce module pour simuler le comportement du bruit dans une structure donnée, ceci est fait par un calcul de densité spectrale sur des sources de tensions / courants appliquées aux ports de la structure. Ces sources représentent la densité spectrale du bruit intrinsèque ramené en Input et en Output de la structure, à l'image d'un système à 2-Ports (paragraphe 4.3).

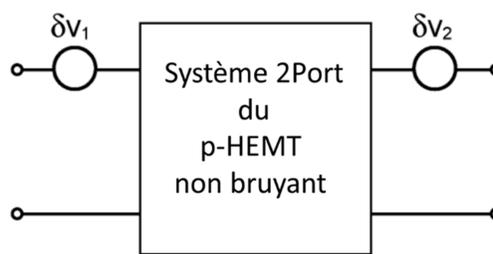


Figure 48 Modélisation du bruit sous ATLAS avec des sources de tension aléatoire

Le système représenté en Figure.48, obéit à l'expression (103) tirée à partir d'un système 2-Ports non-bruyant à base d'impédances.

Le calcul du bruit sous ATLAS, se fait à partir des étapes suivantes [55] :

- Considérer un volume infinitésimal de la structure et calculer les fluctuations du courant dans ce volume.
- Utiliser le champ d'impédance pour calculer le voltage résultant sur une électrode.
- Considérer un autre volume et répéter le calcul jusqu'à ce que la totalité de la structure soit balayée par ce calcul.

Le champ d'impédances est une fonction de transfert qui lie le courant injecté en un point de la structure, et la tension résultante sur une électrode.

En supposant que le transistor est linéaire et que les contacts de la grille et du drain sont à l'air, l'injection d'un courant dans un volume r génèrera des tensions V_1 et V_2 qui seront calculées par le champ d'impédances comme suit :

$$v_1(\omega) = Z_1(r; \omega).i(\omega) \quad (119)$$

$$v_2(\omega) = Z_2(r; \omega).i(\omega) \quad (120)$$

Le paramètre $Z_i(r; \omega)$ est appelé champ d'impédances et il est calculé sur tout le volume de la structure. On notera que cette technique est réalisable uniquement en simulation. La Figure.48 illustre la méthode de calcul du bruit sous ATLAS.

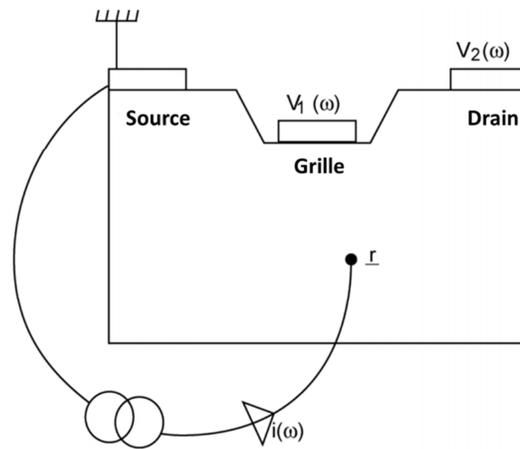


Figure 49 Schéma représentant de la méthode d'extraction des tensions V_1 et V_2 par champ d'impédances

6.1. Types de bruit inclus dans la simulation

Dans le but d'obtenir des résultats de simulation authentiques et une meilleure caractérisation du bruit, trois modèles de bruit ont été inclus dans la simulation sous ATLAS : bruit de diffusion, bruit de génération-recombinaison couplé avec le bruit de l'ionisation par impact.

Les densités spectrales des sources de bruit V_1 et V_2 obtenues par simulation de la structure pHEMT étudiée précédemment, sont représentées en Figure.50. On notera que ces densités spectrales ont été obtenues sous une polarisation de 15% I_{DSS} .

6.2. Extraction des paramètres de bruit

L'expression qui définit le facteur du bruit du système à 2-Port (Figure.48) sous ATLAS, est donnée par :

$$F = F_{min} + \frac{1}{R_n R_s} |Z_s - Z_0|^2 \tag{121}$$

Avec :

- F_{MIN} facteur de bruit minimal (Figure.51)
- Z_o L'impédance source optimale (Figure.52)
- R_n Résistance du bruit (Figure.53)

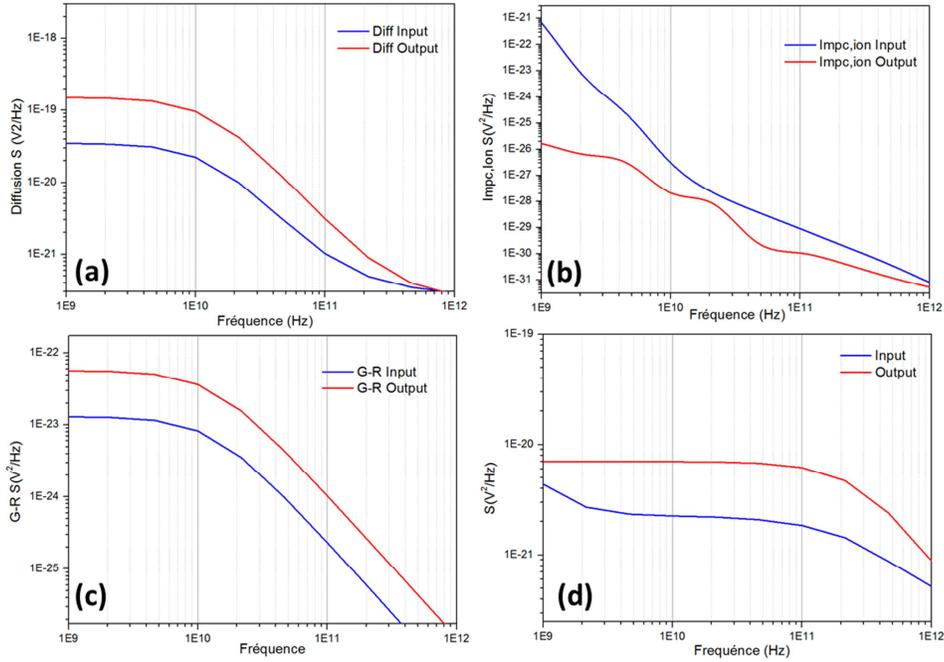


Figure 50 Densités spectrales de: (a) Bruit de diffusion; (b) Bruit d'impact par ionisation; (c) Bruit de G-R; (d) Bruit total, sous une polarisation de 15% I_{DSS} et $V_{DS}=1$ v.

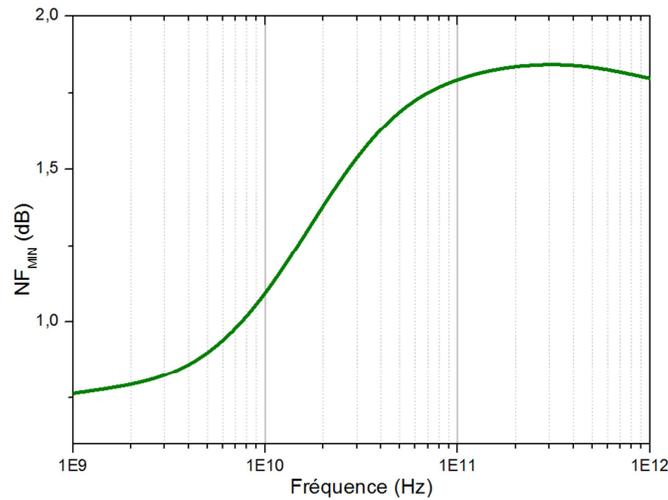


Figure 51 Facteur de bruit minimal (dB)

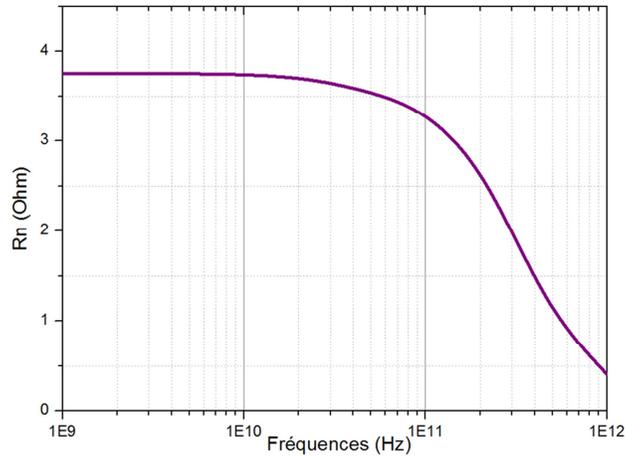


Figure 52 Résistance du bruit R_n (Ohm)

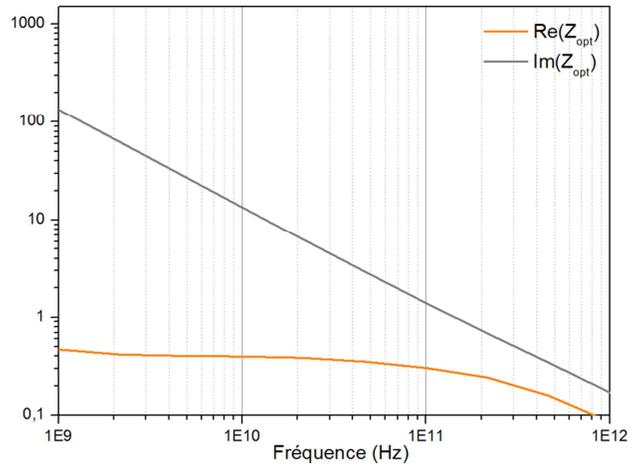


Figure 53 Impédance source optimale (partie réelle (orange) et imaginaire (gris))

Une simulation du bruit sous ATLAS, a été appliquée sur le transistor pHEMT InAlAs/InGaAs/InP avec une longueur de grille de 250 nm et une largeur de $2 \times 50 \mu\text{m}$ polarisé en $15\% I_{DSS}$ et $V_{DS}=1\text{v}$. Les résultats obtenus par cette simulation figurent dans la gamme des valeurs de NF_{min} et R_n prédite par [103,104].

Les faibles valeurs obtenues de NF_{min} couplées avec la résistance R_n relativement stable, sont adéquates pour que le pHEMT soit implémenté dans un circuit LNA. La table.7 résume ces performances obtenues par simulation.

Table 7 Performances du bruit obtenues pour une implémentation en LNA

V_{DS}	I_{DS}	Fréquences	NF_{min}	R_n
1 V	$15\% I_{DSS}$	1-10 GHz	0.8-1.09 dB	3.75Ω

7. Résumé

Dans cette section, une description du bruit a été donnée avec les expressions des modèles de bruit les plus importants ainsi que la caractérisation du bruit dans un système à 2-Ports. Les principaux paramètres du bruit ont été simulés, les résultats obtenus permettront d'implémenter le transistor pHEMT dans un circuit LNA. Ce dernier fera l'objet du chapitre suivant où nous présenterons les principes fondamentaux des LNAs et leurs différentes topologies.

II. Principes fondamentaux des LNAs

1. Introduction

L'intérêt des systèmes de communication pour les circuits microondes a grandi de manière considérable durant les années précédentes où les performances des circuits microondes actifs et passifs sont devenues extrêmement avancées dans la technologie des systèmes sans-fils. L'amplificateur à faible bruit (LNA : *Low Noise Amplifier*) est un des circuits actifs les plus employés dans les applications à hautes fréquences.

L'amplificateur à faible bruit est principalement utilisé dans les systèmes de communication, système de radar, stations Terre-satellite et en radio télescope. L'amplificateur à faible bruit constitue le premier bloc dans une chaîne de réception, ses performances en bruit dominant sur la sensibilité du système et déterminent son facteur de bruit et le rapport d'onde stationnaire (ROS) car le LNA est le premier bloc qui reçoit le signal à partir de l'antenne.

Cette section fera l'objet des principes fondamentaux des LNAs, leurs paramètres de base, les différentes topologies et les progrès réalisés jusqu'à ce jour dans leur conception.

2. Théorie des LNAs

Comme tout amplificateur microonde, il existe plusieurs paramètres à prendre en compte, lors de l'étude des LNA. Les plus importants sont : Le gain en puissance, le bruit, la linéarité, la stabilité et son efficacité.

2.1. Gain de puissance

Un amplificateur microonde basé sur un étage à transistors peut être représenté par le schéma bloc en Figure.54, où deux circuits d'adaptation d'impédance sont utilisés aux bords du composant actif. Le circuit d'adaptation en entrée convertit l'impédance d'entrée en impédance de source Z_S (Z_{opt} pour les LNAs) alors que le circuit d'adaptation en sortie convertit l'impédance de sortie en impédance de charge Z_L .

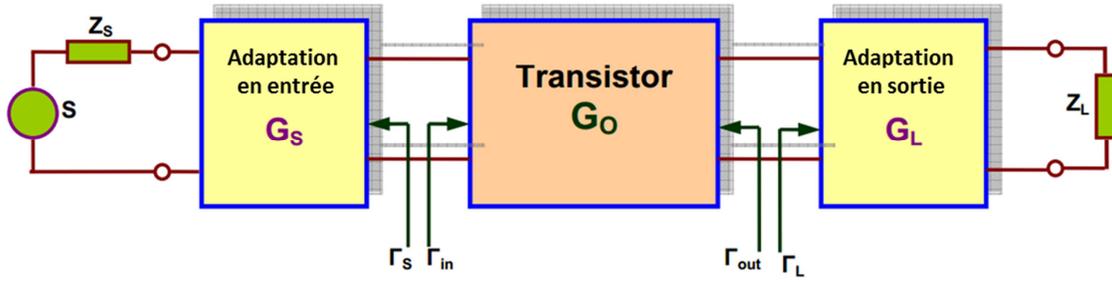


Figure 54 Amplificateur linéaire actif

Dans l'étude des LNAs, le gain utile est défini par le gain transducteur G_T , qui représente le ratio entre la puissance délivrée à la charge et la puissance fournie par la source :

$$G_T = \frac{P_{charge}}{P_{source}} = \frac{|S_{21}|^2(1 - |\Gamma_S|^2)(1 - |\Gamma_L|^2)}{|(1 - \Gamma_S S_{11})(1 - \Gamma_L S_{22}) - \Gamma_S \Gamma_L S_{12} S_{21}|^2} \quad (122)$$

Il faudra noter que cette expression est valable lorsque la source et la charge sont désadaptées. Dans le cas contraire où les impédances sont parfaitement adaptées ($\Gamma_S = \Gamma_L = 0$), le gain s'exprime par :

$$G_T = |S_{21}|^2 \quad (123)$$

Dans ce cas, il faudra aussi différencier le gain unilatéral de celui bilatéral de l'amplificateur. Dans le premier cas (le plus commun), le coefficient de transmission inverse est minime ($S_{12} \sim 0$) donc $\Gamma_{in} = S_{11}$, $\Gamma_{out} = S_{22}$, le gain transducteur unilatéral G_{TU} s'exprime par :

$$G_{TU} = \frac{1 - |\Gamma_S|^2}{|1 - \Gamma_S S_{11}|^2} |S_{21}|^2 \frac{1 - |\Gamma_L|^2}{|1 - \Gamma_L S_{22}|^2} = G_S G_0 G_L \quad (124)$$

$G_0 = |S_{21}|^2$ est un paramètre propre au transistor, il est fixé une fois que la polarisation du transistor est définie et il demeure invariant pour la suite de l'étude de conception. G_S et G_L sont deux paramètres qui représentent le gain/perte produit par les circuits adaptés/désadaptés en impédance en entrée et à la sortie respectivement.

Quand le coefficient de transmission inverse S_{12} du transistor, est non négligé, un amplificateur non-unilatéral est créé. L'expression du gain transducteur non-unilatéral s'exprime généralement par l'expression (124). On notera que pour atteindre un maximum de gain, l'amplificateur doit être adapté en impédance au niveau de son entrée $\Gamma_S = \Gamma_{in}$ et au niveau de sa sortie $\Gamma_L = \Gamma_{out}$.

2.2. Facteur de bruit

Le facteur de bruit est le paramètre le plus important et le plus critique dans l'étude de la conception des LNAs. L'équation (106) (Chap.3.I) exprimée précédemment, permet de tracer un ensemble de cercles appelés *cercles à facteur de bruit constant*. Chaque cercle tracé sur l'abaque de Smith, représente la position des impédances source (coefficients de réflexion) qui offrent un même facteur de bruit. Le centre C_F et le rayon R_F de ces cercles sont donnés par [105] :

$$C_F = \frac{\Gamma_{opt}}{1 + N_i}, \quad R_F = \frac{1}{1 + N_i} \sqrt{N_i^2 + N_i (1 - (\Gamma_{opt})^2)} \quad (125)$$

Où :

$$N_i = \frac{|\Gamma_S - \Gamma_{opt}|^2}{1 - |\Gamma_S|^2} = \frac{F - F_{MIN}}{4r_n} |1 + \Gamma_{opt}|^2 \quad (126)$$

Pour avoir un amplificateur avec un maximum de gain de puissance, l'impédance Γ_S doit être adaptée à Γ_{in} , tandis que pour avoir un facteur de bruit minimum, Γ_S doit être adaptée à Γ_{opt} . Il est impossible d'avoir à la fois un gain de puissance maximum et un facteur de bruit minimum dans un même circuit amplificateur, un compromis entre les deux est nécessaire. Cela se fait en sélectionnant un cercle à facteur de bruit constant qui s'accorde avec un gain constant.

2.3. Linéarité

La caractéristique de transfert d'un amplificateur est linéaire jusqu'à un certain niveau de puissance d'entrée. Quand cette puissance dépasse un certain seuil, la fonction de transfert de l'amplificateur devient non-linéaire et la puissance à la sortie sera inférieure à celle prédite par le gain. Dans ce cas, le signal de sortie souffrira de distorsions harmoniques.

a. Point de compression à 1dB

Le point où le gain de la puissance en sortie, chute d'une valeur de 1 dB par rapport à son évolution linéaire, est appelé point de compression -1dB (P_{1dB}). Typiquement, la valeur du gain tombe rapidement pour des valeurs de puissances supérieures à P_{1dB} , où une saturation de la puissance en sortie est observée sur 3 à 4 dB après P_{1dB} (Figure.55). Le point de compression à 1dB permet de mesurer le comportement non-linéaire d'un LNA.

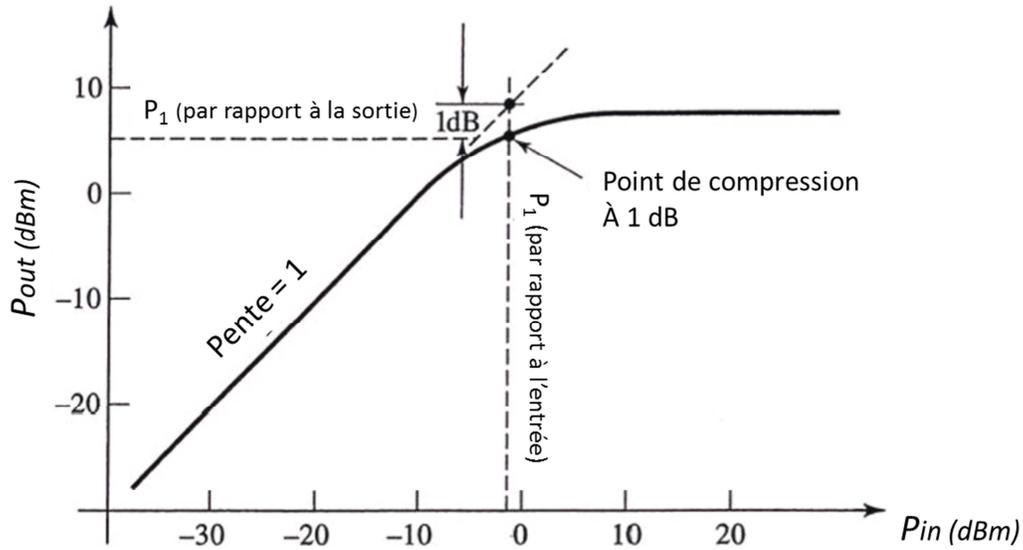


Figure 55 Compression du gain dans un LNA [106]

b. Point d'interception d'ordre 3

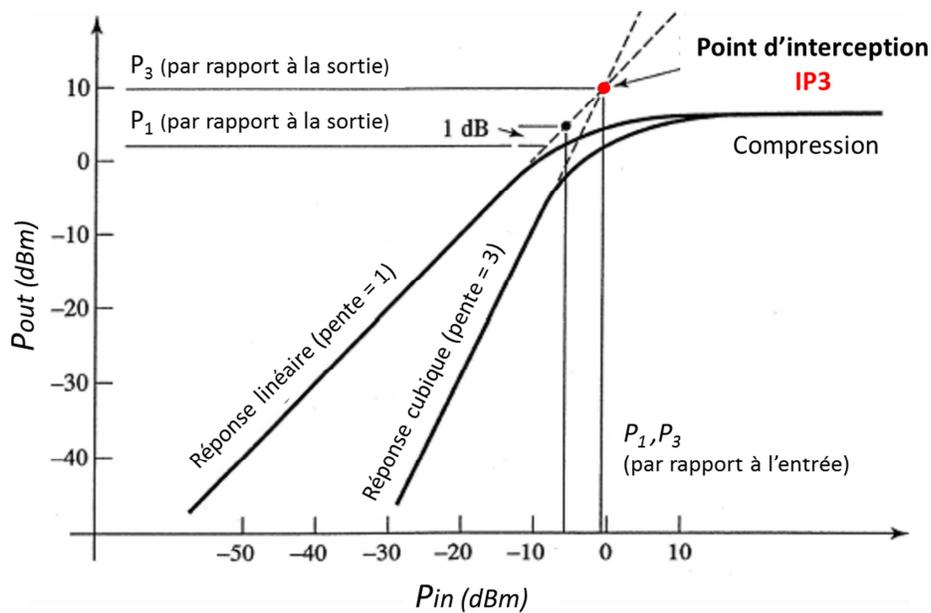


Figure 56 Définition du point d'interception 3^{ème} ordre [106]

Pour chaque augmentation de 1dB de la puissance d'entrée, la puissance en sortie linéaire (1^{er} ordre) augmente de 1dB, alors que la puissance en sortie cubique (3^{ème} ordre) augmente de 3dB. Le tracé représentant la puissance en sortie de 3^{ème} ordre (pente=3) avec la puissance en sortie linéaire, montre que les deux puissances exhibent une compression après un certain niveau de puissance d'entrée avec un point d'intersection résultant de l'extension de leur

pente idéale (Figure.56). Ce point théorique où les puissances en sortie (1^{er} ordre et 3^{eme} ordre) sont égales, est appelé : point d'interception de d'ordre 3 (*IP3*). Ce point est localisé à 12-15 dB au-dessus du point de compression 1dB. Le point IP3 permet de déterminer les distorsions d'intermodulation d'ordre 3 qui représentent des signaux parasites se situant dans la bande passante de l'amplificateur.

c. Gamme dynamique

La gamme dynamique est l'étendu d'un signal d'entrée détecté par un récepteur sans qu'il y est présence de distorsions. La gamme dynamique (GD) d'un amplificateur est définie par la différence entre la puissance en compression 1dB et la puissance minimale du signal amplifié, elle est exprimée par la relation (127) :

$$GD = P_{1dB} - P_{RFmin} \text{ (dB)} \quad (127)$$

2.4. Stabilité

La stabilité d'un amplificateur est définie par sa résistance aux oscillations sous une polarisation et une fréquence données. La stabilité est un paramètre hautement considéré dans la conception et fabrication des amplificateurs microondes, car les signaux parasites peuvent déclencher des oscillations dans les circuits en hautes fréquences.

Un dispositif actif et considéré inconditionnellement stable sur une fréquence donnée si les parties réelles des impédances d'entrée et de sortie, sont positives pour n'importe quelle valeur de charge passive placée sur les terminaisons du dispositif. Les paramètres-S du transistor doivent satisfaire les conditions suivantes :

$$K = \frac{1 - |S_{11}|^2 - |S_{22}|^2 + |\Delta|^2}{2|S_{12}S_{21}|} > 1 \quad (128)$$

$$|S_{11}| < 1 \text{ et } |S_{22}| < 1 \quad (129)$$

K est connu sous l'appellation de *facteur de stabilité de Rollett*, Δ représente le déterminant de la matrice S. Si une des conditions (128,129) n'est pas satisfaite, le transistor devient alors potentiellement instable ou conditionnellement stable.

2.5. Efficacité

Le rendement d'un amplificateur est défini dans l'ingénierie micro-ondes, par trois différentes mesures :

a. *Efficacité du drain :*

Ce rendement tire son nom des transistors à effet de champ, où le contact drain est le point de polarisation DC primaire. Il est exprimé par le rapport entre la puissance RF en sortie et la puissance DC en entrée :

$$\delta_{\text{Drain}} = \frac{P_{\text{RFout}}}{P_{\text{DC}}} = \frac{P_{\text{RFout}}}{V_{\text{DC}} * I_{\text{DC}}} \quad (130)$$

L'efficacité du drain représente la quantité d'énergie DC convertie en RF. Par contre, ce paramètre de mesure ne prend en considération que la puissance RF incidente vers le dispositif comme dans le cas d'un amplificateur RF simple étage où la puissance RF en entrée est relativement importante à cause du faible niveau de gain.

b. *Efficacité avec puissance ajoutée (PAE : Power added efficiency)*

Ce rendement est similaire au rendement discuté précédemment mais il prend aussi en considération la puissance RF additionnée à l'entrée du dispositif.

$$PAE = \frac{P_{\text{RFout}} - P_{\text{RFin}}}{V_{\text{DC}} * I_{\text{DC}}} \quad (131)$$

Théoriquement, un amplificateur à gain infini a toujours une PAE égale à l'efficacité du drain. Mais dans le cas réel, la PAE sera inférieure à l'efficacité de drain pour un gain ne dépassant pas les 30dB.

c. *Efficacité totale*

Elle représente le ratio total qui englobe la puissance en entrée et à la sortie des deux types (DC et RF) :

$$\delta_{\text{Totale}} = \frac{P_{\text{RFout}}}{V_{\text{DC}} * I_{\text{DC}} + P_{\text{RFin}}} \quad (132)$$

L'efficacité totale est une mesure qui a plus de sens d'un point de vue thermodynamique. Néanmoins, la PAE reste une mesure largement utilisée dans le domaine des Micro-ondes.

3. Les différentes topologies du LNA

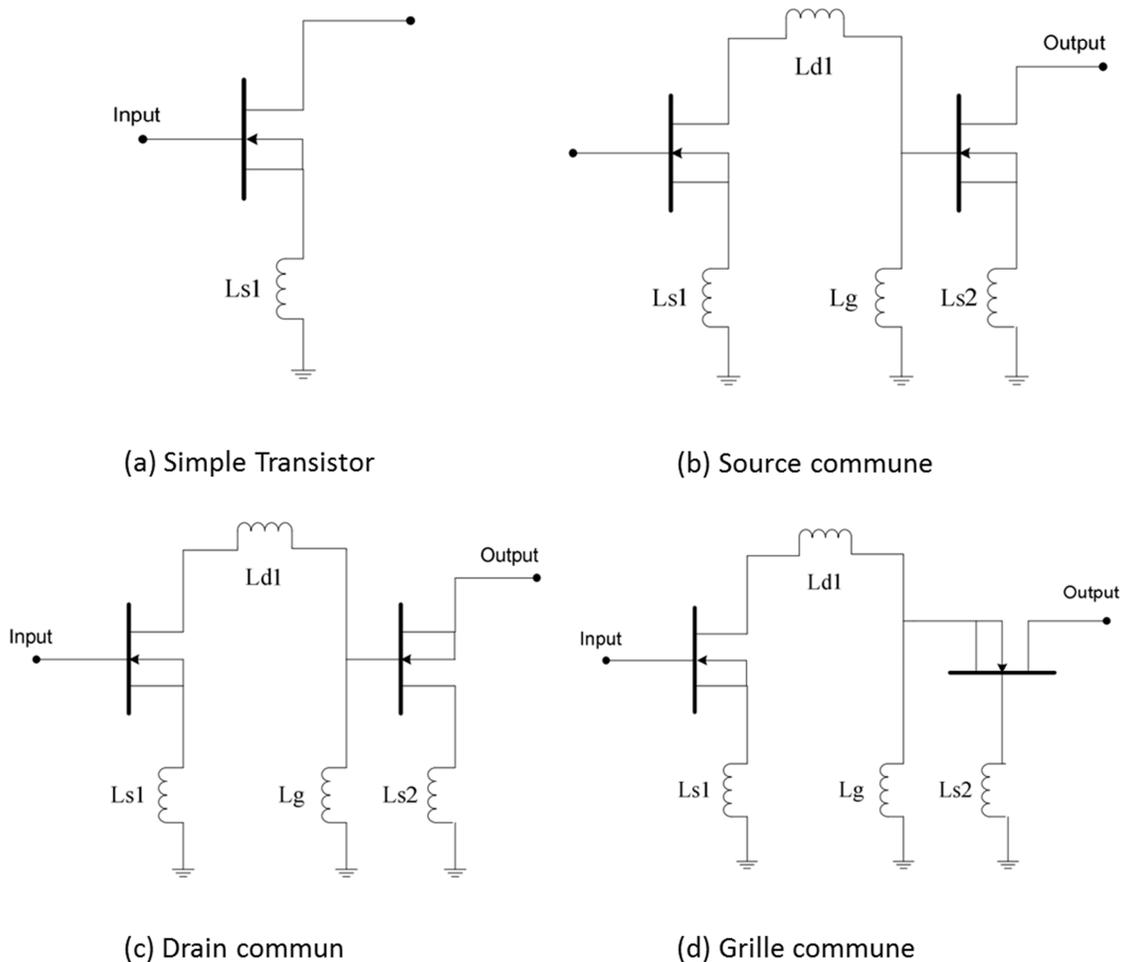


Figure 57 Les quatre topologies basiques du LNA

Une des importantes considérations à prendre lors de l'étude de conception des LNAs, est le choix d'une topologie adéquate. Un LNA doit avoir un faible facteur de bruit, un gain important, une large bande de fréquences, une faible dissipation d'énergie et inconditionnellement stable dans sa bande de fonctionnement. Toutefois, la technologie des HEMTs ne peut offrir toutes ces conditions simultanément [107]. D'où l'utilisation d'une topologie sélectionnée dans le but d'offrir un maximum de performances. Les configurations basiques de LNA à base de HEMT sont présentées en Figure.57

Le circuit fondamental du LNA est basé sur un seul transistor (illustré en Figure.4.a). Ce circuit est connu sous l'appellation amplificateur à un seul étage. Les performances en bruit de ce circuit sont tirées directement du comportement bruit du transistor. Le gain de cette

configuration est relativement faible. C'est pour cette raison qu'un deuxième transistor est placé en série avec le premier afin d'améliorer le gain total (Figure.57.b,c,d). Ces configurations sont appelées : amplificateurs à double étages.

Il existe trois configurations d'un amplificateur à double étages :

- Source commune (Figure.57.b)
- Drain commun (Figure.57.c)
- Grille commune (Figure.57.d)

L'amplificateur à source commune dispose d'un facteur de bruit proche au facteur de bruit minimum de ses transistors et sur une large gamme de fréquences [108]. L'inconvénient de cette configuration est son gain très important en basse fréquence et qui tends à s'affaiblir en hautes fréquences. Cela est corrigé en utilisant un circuit d'adaptation d'impédances adéquat. La configuration drain commun est normalement utilisée en tant qu'amplificateur buffer. Elle dispose d'une faible résistance d'entrée qui lui permet de commander une charge à faible impédance sans pour autant affecter son gain. Cette configuration est avantageuse dans les circuits numériques car elle contribue à l'amélioration de la vitesse de fonctionnement de ce type de circuits. La configuration grille commune est utilisée comme amplificateur buffer de courant. Cette configuration offre un gain de courant unitaire considérable avec une faible impédance d'entrée.

Les topologies drain commun et grille commune sont plus susceptibles aux oscillations que la topologie source commune [110]. Ces deux configurations offrent un gain important en hautes fréquences mais présentent aussi un facteur de bruit élevés. Dans ce travail, la configuration source commune sera utilisée pour son faible facteur de bruit disponible sur une large gamme de fréquences.

4. Développement des LNAs

Grace à l'étendue de leurs fonctions polyvalentes, les circuits LNA ont toujours été les premiers à bénéficier du développement réalisé dans la technologie des composants à semi-conducteur. Durant les dernières décennies, la révolution technologique a non seulement permis d'améliorer les composants, circuits et capteurs électroniques, mais a permis aussi l'émergence de nouveaux marchés tel que le marché des communications satellite, Internet, téléphones portables, etc.

Durant ces périodes, le concept faible-bruit et ses techniques ont dramatiquement changés y compris le vocabulaire et les termes utilisés pour décrire les LNAs. Les plus communément utilisés durant les années 70 et 80, étaient : amplificateurs paramétriques (paramps), amplificateurs cryogéniques, amplification micro-ondes par émissions de radiations stimulés (MASERS), amplificateurs thermoélectriques (TE), transistors à effet de champ (FET) et bipolaire (BJT). La Figure.58 illustre les performances de ces LNAs (facteur de bruit et la température équivalente au bruit).

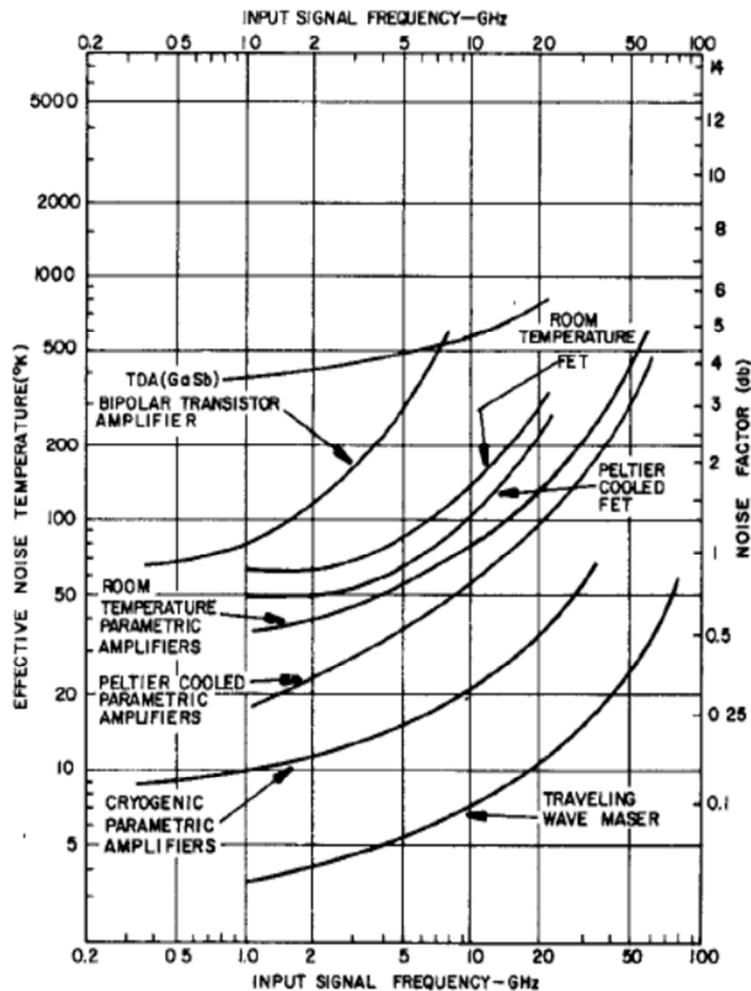


Figure 58 Performances du bruit dans des LNAs durant les années 1980 [111]

Les performances des LNAs durant cette période, étaient suffisamment bonnes et convenaient aux applications faible-bruit. Toutefois, la plupart des circuits LNAs étaient larges, consommaient énormément d'énergie et leur fabrication était couteuse jusqu'au développement des dispositifs à trois terminaux, ce qui a réduit de manière continue, leur taille, tension de seuil et leur consommation [112].

Cette révolution a exhibé un progrès remarquable menant à l'émergence d'une nouvelle génération de concepts faible-bruit toujours en expansion (HBTs, HEMTs, pHEMTs, mHEMTs, super-conductivité à haute température SCHT).

C'est entre 1980 et 1995 que les LNAs à base de transistors à hétérojonction (objet de ce travail) ont connu un développement rapide. Trois générations de transistor HJFET faible bruit ont été introduit durant cette période ; la première génération était basée sur des AlGaAs/GaAs HEMTs, la seconde utilisait des InGaAs/AlGaAs pHEMTs et troisième est basée sur des InGaAs/InAlAs pHEMTs. Le développement continu de ces technologies a permis d'obtenir de meilleures performances en : bruit, gain, taille, dissipation d'énergie et gamme de fréquences.

Aussi, les progrès réalisés en technique de lithographie optique, ont permis d'étendre l'utilisation de ces composants dans des LNAs MMIC (*Monolithic Microwave Intergrated Circuits*) leur permettant de fonctionner dans des ondes millimètres [113], en employant des transistors à longueur de grille inférieure à 50nm avec une fréquence de transition dépassant les 900 GHz. L'optimisation des transistors a aussi contribué à réduire leur figure de bruit dans la gamme des micro-ondes et ondes millimètres par la réduction des parasites et l'augmentation continue de leur transconductance (>1000 mS/mm) [114].

Il serait impossible de citer tous les progrès réalisés dans le domaine des LNAs durant les vingt dernières années. La Table.8 présente les réalisations les plus importantes qui ont été reportés dans la littérature des vingt dernières années sur les LNAs à base de transistors pHEMT. Les circuits sont disposés dans la table selon leur gamme de fréquences de fonctionnement.

Il faudra noter que la liste présentée dans le tableau, est incomplète mais néanmoins, elle offre un aperçu général sur l'ampleur des progrès réalisés durant une période relativement réduite.

Table 8 Evolution des LNAs à base de transistors pHEMTs

Gamme de fréquences	Circuit	NF (dB)	Gain (dB)	Année	Ref
0.5-20 GHz L-S-C-X-Ku	Matrice 2x4 (0.25x200µm AlGaAs/InGaAs pHEMT)	3.5	19	2004	[115]
5-6.5 GHz Bande C	Double étages (0.25x400µm AlGaAs/InGaAs pHEMT)	0.76	16	2000	[116]
4-12 GHz X-Ku	Triple étage (0.2x200 µm InGaAs/InAlAs/InP pHEMT)	1.25 0.45	28 27	2004	[117]
8-18 GHz Bande Ka	Simple étage (0.2x200 µm AlGaAs/InGaAs pHEMT)	2.2	10	1993	[118]
26-32 GHz Bande Q	Double étage (0.15x120 µm AlGaAs/InGaAs pHEMT)	1	18	1997	[119]
23-49 GHz Bande Q	Double étages (0.2x100 µm InGaAs/InAlAs/InP pHEMT)	2.6	11	2004	[120]
60-80 GHz 73-77 GHz	Quatre étages (0.15x75 µm InGaAs/InAlAs/InP pHEMT)	2.3 0.4	25 25	2001	[121]
82-106 GHz Bande W	Six Etages (0.1x50 µm InGaAs/InAlAs/InP HJ-FET)	1.8	35	2000	[122]
91 GHz Bande W	Double étages (0.15x60 µm InGaAs/InAlAs/InP pHEMT)	5.6	8.7	1994	[123]
155 GHz Bande D	Triple étage (0.1x30 µm InGaAs/InAlAs/InP pHEMT)	5.1	10	1998	[124]
183 GHz Bande G	Sept étages (0.08x30 µm InGaAs/InAlAs/InP pHEMT)	5.5	24	2001	[125]

La Table.9 résume les performances de travaux récents réalisés sur des LNAs issus de différentes technologies (InP, GaAs, CMOS...)

Table 9 Exemples de performances de LNAs issus de différentes technologies

Gamme de fréquences	Technologie	Gain (dB)	NF (dB)	Année	Ref
2.2-2.6 GHz	BJT	10	2	2010	[126]
8-14 GHz	CMOS	21.6	3.55	2011	[127]
43-58 GHz	CMOS	12.7	4.7	2011	[128]
4-6 GHz	CMOS	29.6	2.6	2012	[129]
2.4 GHz	CMOS	11	3	2013	[130]
56-63 GHz	mHEMT	17	3.15	2013	[131]
1.9-2.4 GHz	pHEMT	12.8	0.58	2014	[132]
5.2 GHz	CMOS	25.9	3.2	2015	[133]
43-67 GHz	BiCMOS	32.5	3.5	2016	[134]

5. Résumé

Dans cette section, un état de l'art sur le développement des LNAs a été présenté, leurs principes fondamentaux ont été explicitement décrits avec leurs topologies de base. Dans le chapitre suivant, le transistor pHEMT conçu précédemment, sera implémenté dans un circuit LNA à double étage. Les performances de ce LNA seront étudiées en détails suivant la méthodologie de conception des circuits LNAs.

III. Amplificateur à faible bruit : Concepts, étude et simulation

1. Introduction

L'amplificateur à faible bruit fait partie du groupe des circuits intégrés micro-ondes monolithiques, communément appelés MMIC (*Monolithic Microwave Integrated Circuits*). Ce sont des éléments essentiels au fonctionnement d'un grand nombre d'applications tel que les systèmes de télécommunication sans-fils, radars, télescopes et applications automobiles. Les MMIC assurent différentes fonctions : LNA, oscillateurs, mélangeurs, multiplicateurs, diviseurs de fréquences ou déphaseurs [135-138].

Le principal objectif de ce travail est d'étudier les performances d'un LNA à base de transistor pHEMTs. Afin de simuler ces performances, les éléments extraits du modèle petit-signal du transistor pHEMT conçu précédemment, seront implémentés dans un modèle de transistor sous ADS (*Advanced Design System*) [139] qui est un logiciel de la compagnie *Agilent*, dédié à la conception de circuits micro-ondes et de systèmes radiofréquences. Cet outil est largement utilisé dans l'industrie et dans les laboratoires de recherches.

Dans ce chapitre, on décrira les règles à considérer lors de la conception des circuits LNAs afin d'obtenir un gain considérable avec un faible facteur de bruit. Ensuite on présentera deux configurations de LNA qui feront objet de notre étude : un amplificateur faible bruit standard à source commune et un amplificateur LNA source commune à deux étages en cascade.

Ces deux architectures seront utilisées dans un système (ligne de transmission) où les impédances d'entrée et de sortie sont égales à 50 Ω . Finalement, les performances de ces deux configurations seront simulées et comparées sur quatre critères : gain, bruit, stabilité et linéarité.

2. Méthodologie de conception des LNAs

La conception des LNAs est une procédure complexe et dépend en premier lieu, des simulations réalisées par les outils TCAD. Partant du principe que toute réalisation technologique est coûteuse, il serait donc nécessaire et indispensable de prédire de manière précise le fonctionnement du LNA. On présentera dans cette section, les principales étapes à considérer lors de la conception de LNA. La procédure de conception d'un amplificateur à faible bruit est donnée par le schéma bloc en Figure.59.

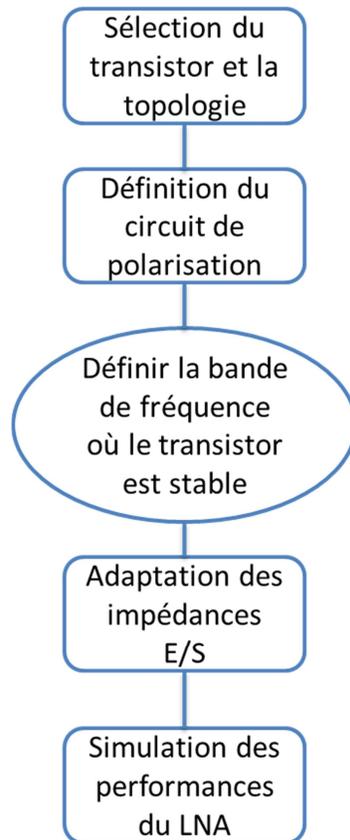


Figure 59 Schéma bloc représentant la méthode de conception du LNA

2.1. Implémentation du modèle linéaire du transistor pHEMT

La conception et les performances du transistor pHEMT InAlAs/InGaAs/InP utilisé dans cette étude, ont été présentées au cours des chapitres précédents. Les résultats de la caractérisation et de la modélisation du bruit ont montré que ce transistor est parfaitement adapté aux applications faible bruit en hyperfréquences. Le modèle linéaire petit-signal et les techniques d'extraction de ses éléments extrinsèques et intrinsèques ont été introduits et calculés pour une polarisation de 10-15% I_{DSS} , afin d'obtenir un fonctionnement avec un minimum de bruit.

Les éléments calculés du modèle équivalent petit-signal ont été introduits vers le logiciel ADS afin de créer un modèle de transistor pHEMT. Cette procédure va permettre à ADS de simuler des circuits amplificateurs LNA en utilisant le transistor pHEMT conçu dans ce travail. La Figure.60 représente le circuit utilisé par ADS pour importer les éléments du modèle petit-signal.

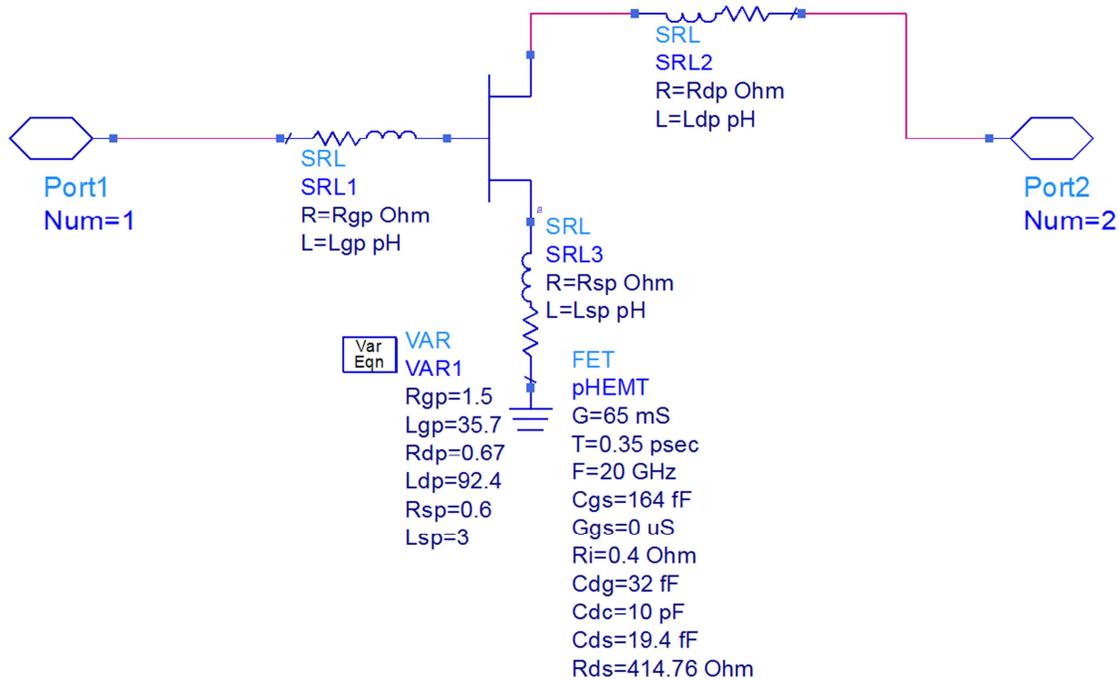


Figure 60 Importation du modèle petit-signal du transistor pHEMT sous ADS

Ce modèle sera intégré dans deux topologies de LNA différentes : configuration source commune avec un seul étage et une configuration source commune à deux étages en cascade. Ces deux circuits seront présentés en détails ultérieurement au cours de ce chapitre.

2.2. Bande de fréquences

Les deux circuits LNAs étudiés dans ce travail, ont été développés et fabriqués par le laboratoire de microélectronique et nanostructures de l'Université de Manchester pour des applications en bande L (0,8 – 2 GHz). Selon les résultats obtenus de la caractérisation AC et la modélisation en bruit du pHEMT, son implémentation dans ces deux circuits va permettre d'étendre leurs fréquences de fonctionnement. Le choix de la bande de fréquences reposera sur le compromis entre ces trois critères : une stabilité inconditionnelle, un gain élevé et facteur de bruit minimum.

2.3. Circuit de polarisation

Comme il a été indiqué précédemment, le point de fonctionnement du transistor et la topologie sélectionné pour son implémentation en LNA, sont déjà définies. Le choix d'un circuit de polarisation correcte est une décision cruciale, car on ne peut adopter au transistor,

n'importe quelle polarisation. L'utilisation d'un circuit d'alimentation inapproprié peut provoquer des oscillations au sein du LNA et augmenter le bruit.

Toute conception de circuit RF comporte des capacités de découplage et d'isolation. Les capacités d'isolation sont positionnées en entrée et à la sortie pour isoler l'alimentation. Alors que les capacités de découplage sont positionnées parallèlement aux sources de tension, elles permettent d'évacuer les harmoniques du signal vers la masse et protéger les sources d'alimentation. Ces capacités occupent un rôle primordial dans la conception car toute fuite issue de l'alimentation ou du signal RF peut causer un dysfonctionnement du circuit LNA. La Figure.61 illustre trois configurations de circuit d'alimentation.

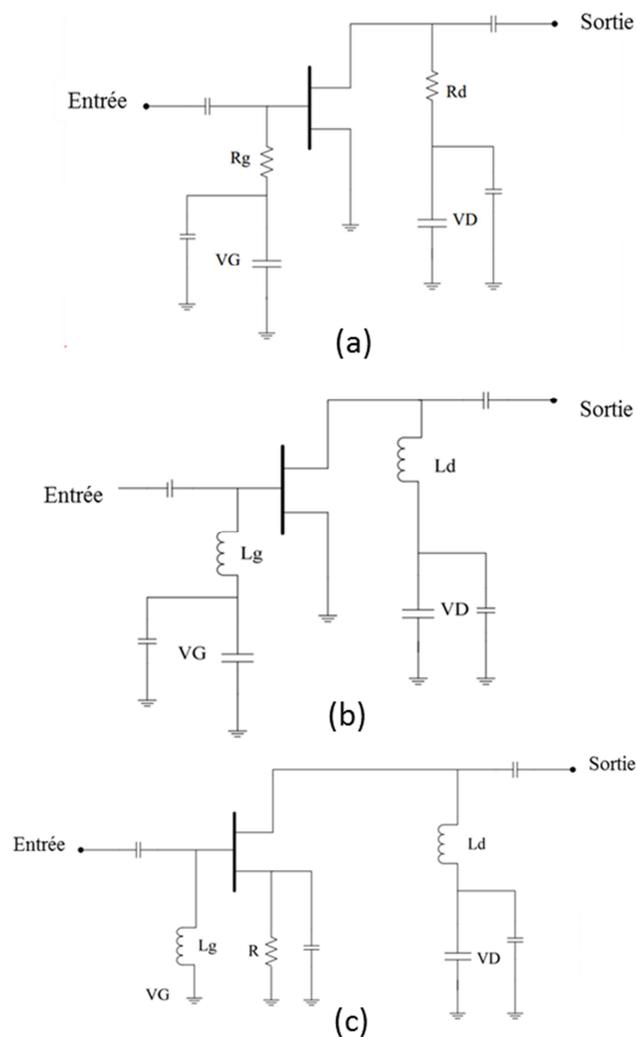


Figure 61. Circuits de polarisation: (a) Résistif; (b) Inductif; (c) Auto-polarisation

Le circuit en Figure 61(a) utilise une résistance élevée au niveau de la grille. Cette méthode de polarisation convient à notre application car aucun courant n'est supposé circuler à travers la grille (cas idéal) et la résistance élevée stabilise le transistor. De ce fait, cette méthode permet au circuit d'avoir une stabilité inconditionnelle. Dans le circuit de la Figure 61(b), les inductances agissent comme des bobines de protection. Elles ont une valeur relativement large ($\sim 30\text{nH}$) et leur réalisation technologique occupe une grande surface. La Figure.61(c) un design de circuit de polarisation intermédiaire entre le circuit résistif et inductif. Ce circuit utilise une seule source de tension V_D . La grille est reliée à la masse à travers une résistance ou une inductance, tandis que la source est polarisée sur un voltage positif afin d'obtenir la différence de tension grille-source désirée d'où l'appellation auto-polarisation. L'inconvénient principal de cette méthode est la sensibilité de l'amplificateur aux variations de la tension de pincement du transistor lors de sa réalisation technologique.

2.4. Adaptation d'impédance

L'adaptation des impédances est une étape cruciale dans la conception des LNAs. Elle permet à l'amplificateur de délivrer un signal avec une puissance constante sur toute sa bande de fonctionnement. La Figure.62 illustre une représentation générale d'un amplificateur mono-étage et double-étage.

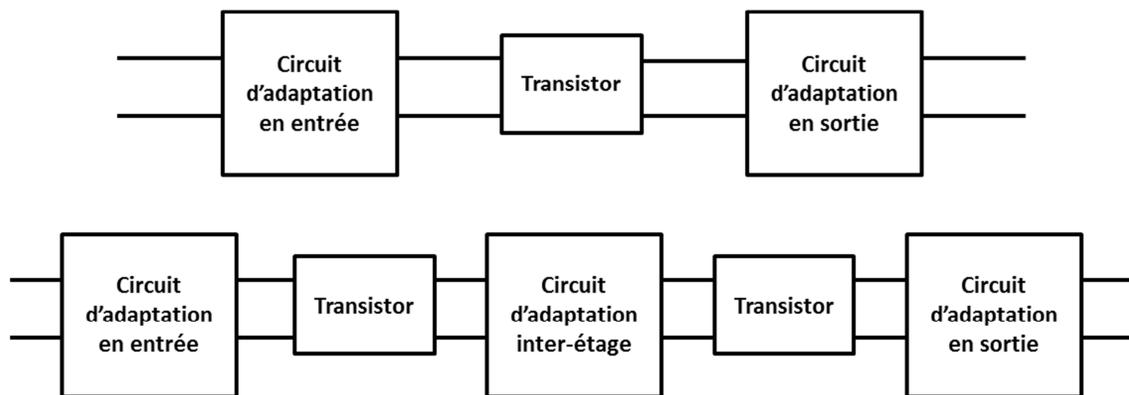


Figure 1 Représentation générale d'amplificateur mono-étage et double-étage

Dans l'amplificateur mono-étage, les éléments passifs du circuit de polarisation agissent comme adaptation d'impédance au niveau de l'entrée et de la sortie de l'amplificateur. Dans une configuration d'amplificateur à plusieurs étages, le circuit d'adaptation inter-étage permet de transférer le maximum d'énergie d'un étage à un autre et risque de contrer le gain spécialement dans une configuration source commune. Dans certains designs, l'adaptation

inter-étage est constituée d'un seul composant [140] généralement une capacitance. Le circuit d'adaptation à l'entrée/sortie doit adapter les bords du transistor sur un standard d'impédance (50Ω) pour assurer sa connexion avec d'autres circuits sur toute la bande de fonctionnement.

3. Simulation d'amplificateurs faible bruit large bande

Dans cette section, les deux circuits LNAs présentés sont basés sur la topologie source commune car cette configuration permet de minimiser le facteur de bruit et elle est moins susceptible aux oscillations. La polarisation des LNAs est fixée sur de faible valeur d' I_{DS} et V_{GS} , comme il a été indiqué précédemment. Cette polarisation permet au pHEMT de fonctionner dans un régime à faible bruit et lui permet aussi d'être utilisé dans une application à faible consommation d'énergie. Le circuit de polarisation emploie une résistance élevée au niveau de la grille pour obtenir une stabilité inconditionnelle.

Deux types de LNAs seront présentés dans cette section : (1) MMIC LNA mono-étage source commune (2) MMIC LNA double-étage source commune en cascade.

3.1. MMIC LNA mono-étage

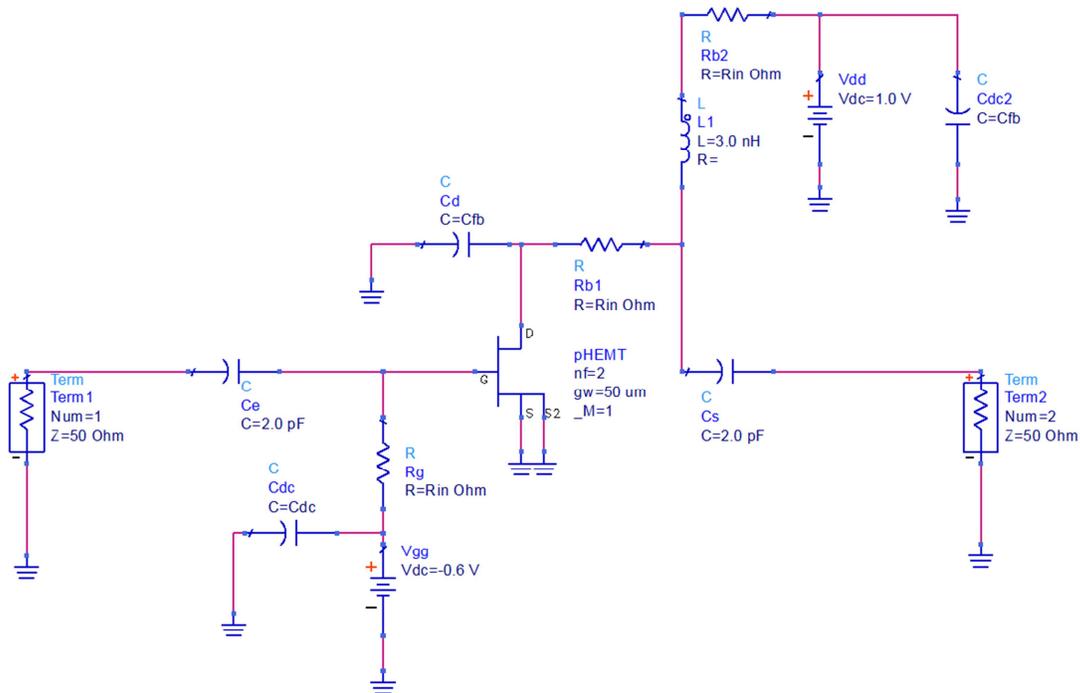


Figure 63 Diagramme du LNA mono-étage

Le circuit de l'amplificateur LNA mono-étage est montré en Figure.63. Cet amplificateur est conçu pour fonctionner sur une gamme de fréquences de 2,4 GHz à 5,2 GHz. Le dispositif actif est le transistor pHEMT conçu au cours des chapitres précédents. Ce transistor est polarisé avec $V_{DS} = 1\text{v}$ et $I_{DS} \sim 5\text{mA}$ ($10\% I_{DSS}$), $V_{GS} = -0.6\text{v}$ et $V_{DD}=3\text{v}$. Ces conditions de polarisation offrent les meilleures performances en bruit.

Pour le circuit d'alimentation, l'amplificateur utilise une résistance élevée ($R_G = 4\text{ k}\Omega$) au niveau de la grille. Cette configuration empêche le flux de grands courants vers l'entrée du transistor ce qui permet d'optimiser la tension injectée en grille ($V_{GG} = -0.6\text{ v}$). La valeur de la résistance R_G contribue aussi à minimiser les oscillations en faibles fréquences.

La capacité C_e bloque le passage du signal DC issu de la source de tension (V_{GG}), vers la source RF. Les capacités de découplage C_{dc} et C_{dc1} empêchent la fuite du signal RF vers les sources de tension (V_{GG} et V_{DD}). La capacité au niveau du drain C_d est utilisée pour améliorer les coefficients de réflexion et fournir une sortie adaptée à l'amplificateur. La résistance du côté drain R_{b1} a pour rôle d'empêcher les oscillations. On notera que l'emplacement de cette résistance à la sortie du pHEMT, ne va pas influencer le bruit. Néanmoins, elle réduit légèrement le gain total de l'amplificateur. Donc pour réduire les pertes en gain, la valeur de R_{b1} doit être minimisée ($R_{b1} = 60\ \Omega$).

L'inductance L_d et la résistance R_{b2} du côté du drain sont utilisées pour obtenir une impédance de sortie adaptée sur une large bande de fréquences et assurer une stabilité inconditionnelle au LNA. Placer une inductance à l'entrée du LNA permet effectivement d'améliorer le coefficient de réflexion en entrée mais augmente aussi le bruit. C'est pour cette raison que l'utilisation de l'inductance en entrée est évitée.

La capacité à la sortie C_s bloque le passage du courant de drain le signal RF et contribue au circuit d'adaptation en sortie pour le coefficient de réflexion en sortie.

3.2. MMIC LNA double-étage

Une topologie à double étage est utilisée pour améliorer le gain et optimiser les performances en bruit. Le facteur de bruit du premier étage domine les performances du bruit de tout le circuit. Le premier étage est conçu de manière à avoir un facteur de bruit minimum. Le deuxième étage est utilisé pour augmenter le gain issu du premier étage et donc polarisé pour optimiser le gain.

Le diagramme de l'amplificateur LNA double-étage est illustré en Figure.64. Ce circuit est composé de deux amplificateurs LNA mono-étage branchés en cascade et adoptant avec une topologie source commune avec un circuit de polarisation résistif.

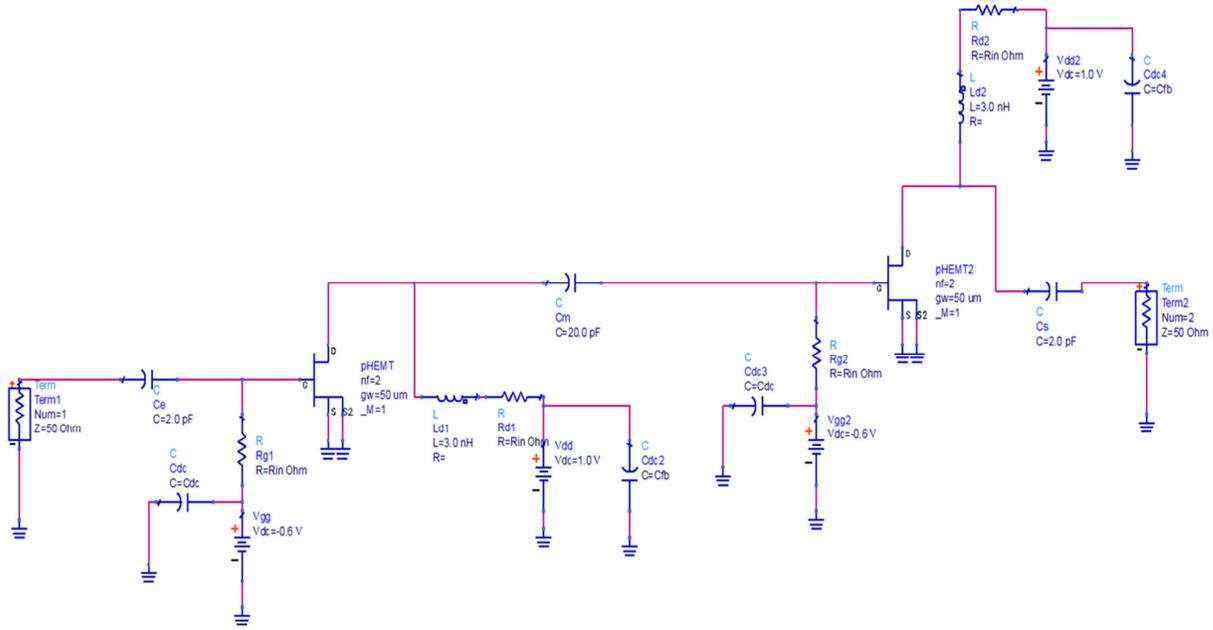


Figure 2 Diagramme de MMIC LNA double étage à base de pHEMTs

Les deux transistors sont polarisés à $V_{DS} = 1\text{v}$ $I_{DS} \sim 5\text{mA}$ ($10\% I_{DSS}$), $V_{GS} = -0,6\text{v}$ et $V_{DD}=3\text{v}$. Pour assurer cette polarisation, une résistance de grille élevée a été employée pour le premier étage ($R_{g1} = 8\text{k}\Omega$) pour la raison expliquée dans le circuit mono-étage. Le block constitué par les éléments (C_m , L_{d1} et R_{d1}) agit comme circuit d'adaptation d'impédance inter-étage du LNA. La capacité ($C_m = 20\text{pF}$) isole aussi l'alimentation DC au niveau de la grille du deuxième étage, de la sortie RF du premier étage. Les composants L_{d1} et R_{d1} améliorent les coefficients de réflexion en entrée/sortie et contribuent aussi à la stabilité de l'amplificateur.

Le deuxième étage amplificateur améliore le gain global du LNA. La valeur de la résistance R_{g2} égale à la moitié de R_{g1} ($R_{g2} = 4\text{k}\Omega$), cela est dû à la présence du circuit d'adaptation inter-étage constitué de C_m , L_{d1} et R_{d1} pour garantir une performance en bruit optimale. L_{d2} et R_{d2} sont utilisés pour l'adaptation d'impédance en sortie de l'amplificateur et pour améliorer le coefficient de réflexion en sortie ce qui va améliorer par la suite, la stabilité de l'amplificateur.

Les capacités en série C_e et C_s isolent le signal RF et bloquent toute fuite vers les sources d'alimentation V_{DD} et V_{GG} . Les capacités de découplage C_{dc} , C_{dc2} , C_{dc3} et C_{dc4} sont utilisés pour empêcher toute fuite du signal RF vers les sources de tension.

3.3. Résultats et interprétation de la simulation des LNAs

Les performances globales (gain, bruit, coefficients de réflexions) des deux circuits amplificateurs LNA ont été simulées sous ADS ainsi que deux analyses complémentaires (linéarité et stabilité).

3.3.1. Performances du LNA mono-étage

Le logiciel de conception des circuits RF ADS offre des outils d'optimisation et d'ajustement qui permettent de sélectionner, les meilleures valeurs de composants passifs (résistance, capacité et inductance) qui assurent une adaptation d'impédance et une stabilité du circuit, tout en maintenant un compromis entre un gain maximisé et un bruit minimisé. L'étude de la linéarité est réalisée par l'outil « *Harmonic Balance* » d'ADS où le comportement en puissance de la fréquence fondamentale du signal en sortie, est observé en fonction de différentes puissances appliquées à l'entrée de l'amplificateur.

Les résultats de la simulation des performances du LNA mono-étage sont présentés en Figure.65-66-67.

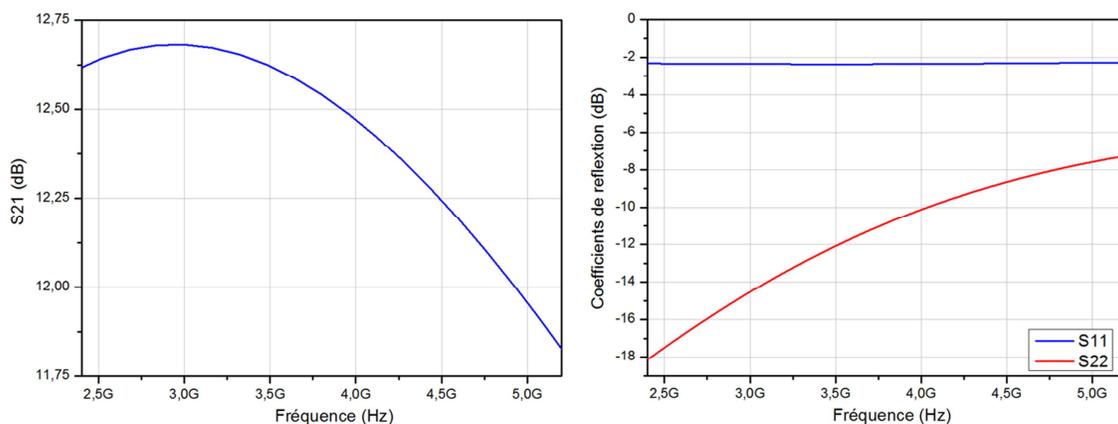


Figure 65. LNA mono-étage: Gain S_{21} et coefficients de réflexions S_{11} , S_{22} .

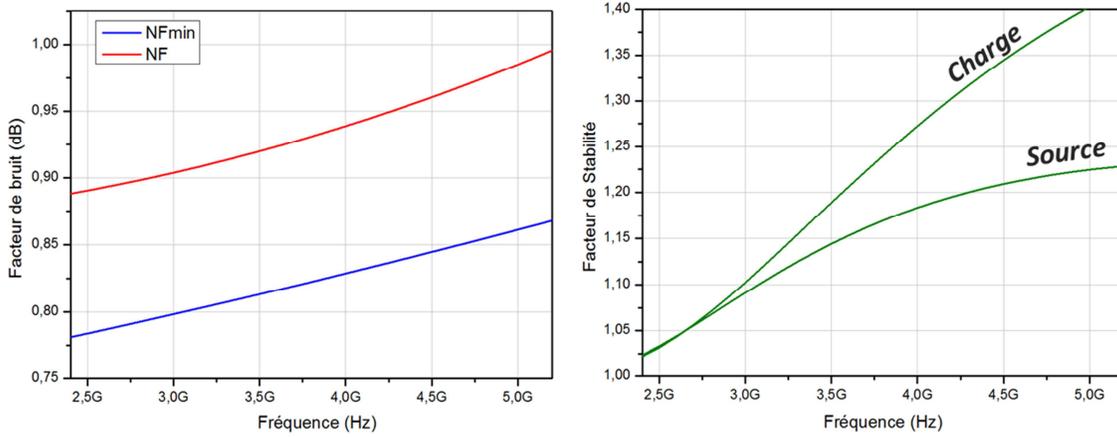


Figure 66 LNA mono-étage: Facteur de bruit et stabilité

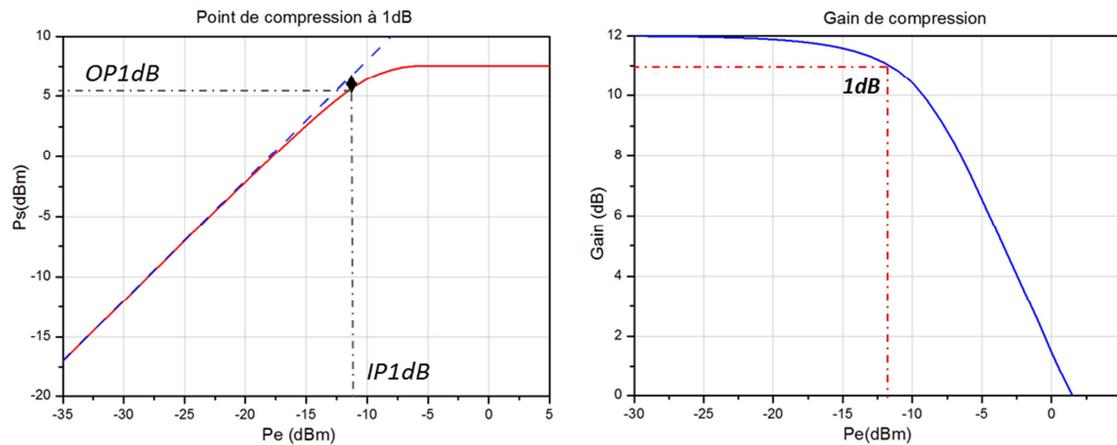


Figure 67. LNA mono-étage: Point de compression à 1 dB

Les résultats obtenus par la simulation sont exposés comme suit:

- Un gain supérieur à 11 dB ($S_{21} = 12.7\text{dB}$ pour 3GHz)
- Un coefficient de réflexion en entrée plat ($S_{11} = -2.4\text{dB}$). Le coefficient de réflexion en sortie inférieur à -7dB ($S_{22} = -15\text{dB}$ pour 3GHz)
- Un facteur de bruit inférieur à 1dB avec $NF_{\min} > 0.86\text{dB}$ ($NF = 0.9\text{dB}$ et $NF_{\min} = 0.91\text{dB}$ pour 3GHz)
- Une stabilité inconditionnelle sur toute la bande de fréquences 2.4-5.2 GHz
- Le point de compression à 1dB est donné par $OP1 = 5.45\text{ dBm}$ pour $IP1 = -11.48\text{ dBm}$ avec un gain de compression de 11dB.

3.3.2. Performances du LNA double-étage

La simulation du LNA double-étage est réalisée de la même manière que le circuit précédent. Les performances obtenues du circuit double-étage source commune sont supérieures à celles du mono-étage. Les résultats sont illustrés en Figure.68-69-70.

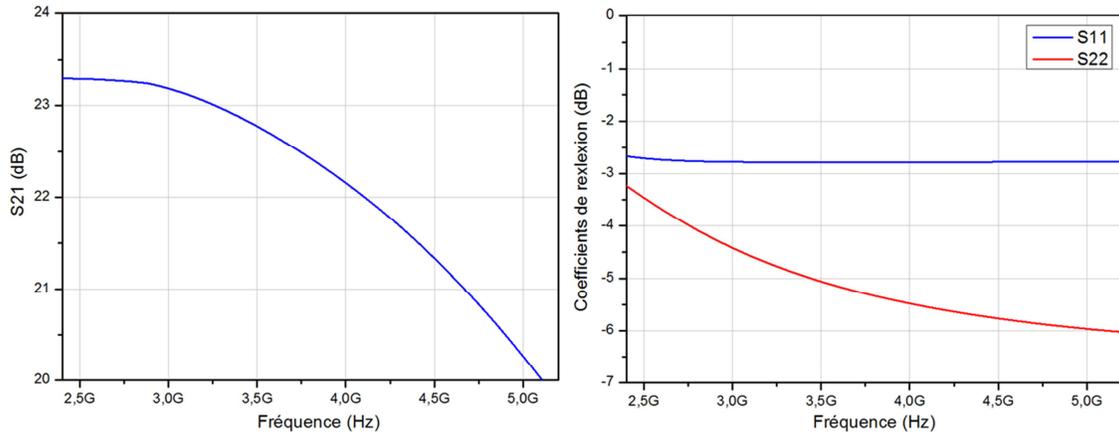


Figure 68 LNA double-étage Gain et coefficients de réflexion

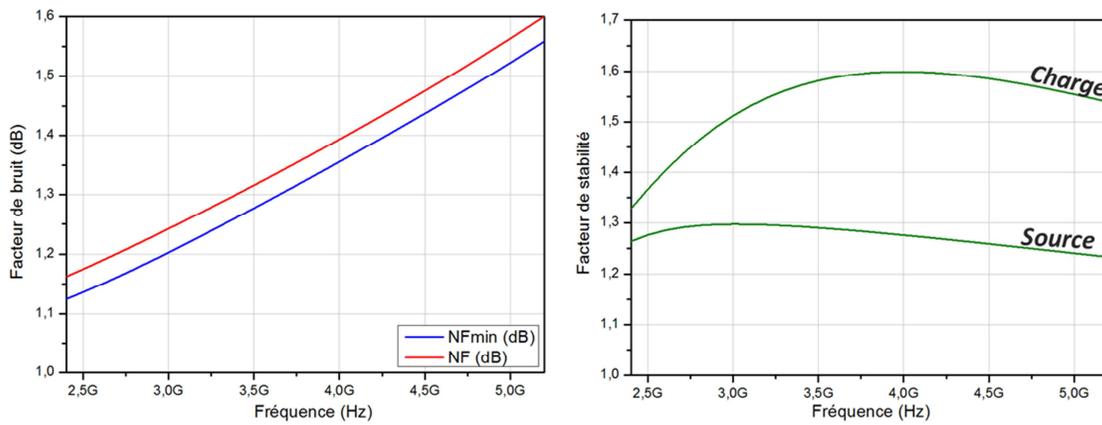


Figure 69 LNA double-étage: Facteur de bruit et stabilité

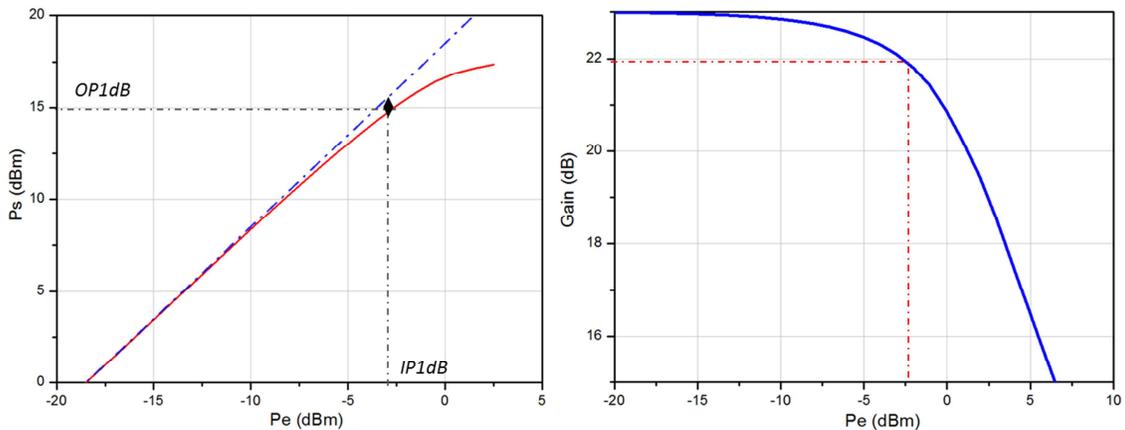


Figure 70 LNA double-étage: Point de compression à 1dB

Les performances obtenues de la simulation du LNA double-étage sont données comme suit :

- Un gain supérieur à 20 dB ($S_{21} = 23,3$ dB pour 3 GHz)
- Un coefficient de réflexion en entrée plat ($S_{11} = - 2,6$ dB). Le coefficient de réflexion en sortie inférieur à -3dB ($S_{22} = - 6$ dB pour 5 GHz)
- Un facteur de bruit inférieur à 1,6dB avec $NF_{min} > 1.55$ dB ($NF = 1,25$ dB et $NF_{min} = 1,2$ dB pour 3GHz)
- Une stabilité inconditionnelle sur toute la bande de fréquences 2.4 -5.2 GHz
- Le point de compression à 1dB est donné par $OP1 = 15$ dBm pour $IP1 \sim -2.5$ dBm avec un gain de compression de 23dB.

Les performances (gain et bruit) exhibées par le LNA double-étage sont supérieures à celles exhibées par le LNA mono-étage. Cela est essentiellement dû au second étage qui amplifie le gain du premier étage y compris son bruit. La Table.10 résume les performances obtenues par simulation et comparées aux performances de LNA issues de différentes technologies.

Table 10 Tableau comparatif des performances de LNA en S-bande obtenus par d'autres chercheurs

	[141]	[142]	[143]	[144]	[145]	[146]	Ce travail
Année	2010	2013	2013	2014	2015	2016	2016
Fréquences	3 GHz	2.8 GHz	2.1-2.5 GHz	2-4 GHz	3-10 GHz	2 GHz	3 GHz
Technologie	AlGaAs/InGaAs 0.25µm pHEMT	AlGaN/GaN 0.35µm HEMT	SiGe HBT	GaAs 0.15µm pHEMT	90 nm CMOS	CMOS	InAlAs/InGaAs/InP 0.25 µm pHEMT
Topologie	Mono-étage	Double-étage Cascadé	*	Double-étage Cascadé	Double-étage	Mono-étage	Double-étage
Gain (dB)	16.3	17.2	11.9	22	12.5	13.6	23.3
Facteur de bruit (dB)	1.03	2.9	1.9	1.4	3	2.38	1.25

Il faudra noter que malgré que les performances obtenues par la simulation soient satisfaisantes et prometteuses, elles ne reflètent pas les performances issues d'une réalisation pratique de LNA. Néanmoins, elles permettent de prédire le fonctionnement du LNA et offrent une estimation sur ces performances.

4. Conclusion

Dans ce chapitre, deux circuits LNAs ont été présentés. Le composant actif principal est le transistor InAlAs/InGaAs/InP pHEMT avec une longueur de grille de 250nm et une largeur de 50 μ m qui a été développé aux cours des chapitres précédents. La configuration source-commune a été adoptée pour les deux circuits avec une polarisation résistive.

Les performances des deux circuits ont été simulées sur une gamme de fréquences allant de 2,4GHz à 5,2GHz (S-bande). Les deux LNAs ont exhibé une stabilité inconditionnelle sur toute la bande de fréquences. Le LNA mono-étage a montré un gain de 12,7dB avec un facteur de bruit de 0,9dB. Par contre, le LNA double-étage a présenté des performances supérieures avec un gain de 23,3dB et un facteur de bruit légèrement supérieur avec une valeur de 1,25dB. Une bonne linéarité est obtenue avec le LNA double-étage avec une puissance de compression en sortie de 15 dBm comparée à 5,45dBm pour le LNA mono-étages.

La comparaison des résultats de la simulation avec des performances de LNAs exposées dans la littérature récente, a montré que les performances du LNA double-étage sont acceptables et prometteuses pour de futures conceptions à base du transistor InAlAs/InGaAs/InP pHEMT utilisé dans ce travail.

Conclusion Générale & Perspectives

Le but principal de ce travail de recherche a été d'étudier un amplificateur à faible bruit et haute linéarité (LNA) pour des applications en hyperfréquences à base de transistor pseudo-morphique à haute mobilité électronique (pHEMT). Le choix s'est porté sur le transistor InAlAs/InGaAs/InP pHEMT avec une longueur de grille de 250 nm pour ses propriétés physiques supérieures permettant d'avoir une fréquence de coupure et une transconductance élevées. Ce sont deux paramètres fondamentaux pour l'obtention de performances faible bruit.

La première étape de ce travail consistait à concevoir l'élément actif du LNA qui est le transistor pHEMT. Pour cela, une structure à double plan de dopage δ a été adoptée. Après avoir rappelé les propriétés physiques des matériaux semi-conducteurs utilisés ainsi que les différents mécanismes qui conditionnent le fonctionnement du pHEMT, cette étude s'est focalisée sur la création d'un modèle physique sous SILVACO afin de pouvoir caractériser le transistor. Pour avoir une caractérisation précise, des modèles représentant les principaux phénomènes physiques (transport électronique, mobilité, génération-recombinaison ...) ont été inclus dans le simulateur ATLAS de SILVACO. Les résultats de la simulation ont été comparés avec ceux d'un dispositif de référence pour les valider. Ce dispositif est un pHEMT fabriqué dans le laboratoire de microélectronique et nanostructures de l'Université de Manchester, disposant d'une structure similaire au pHEMT de cette étude. Les performances DC ont été comparables à celles du dispositif de référence et les performances AC ont exhibées une fréquence $f_T = 49$ GHz et $f_{max} = 55$ GHz. La seconde étape à suivre était de procéder à une modélisation linéaire du pHEMT pour son éventuelle implémentation en LNA. Les résultats des caractérisations ont été exploités pour extraire analytiquement les éléments intrinsèques et extrinsèques du modèle équivalent petit-signal du transistor pHEMT.

La modélisation du bruit a permis d'identifier le comportement du bruit dans le pHEMT. Après avoir définie les sources de bruit et étudié ses modèles, la simulation des performances du bruit (NF_{min} , R_n , Z_{opt}) a montré que le transistor InAlAs/InGaAs/InP pHEMT possède un très faible facteur de bruit minimum (0.8-1.09dB).

Une fois les caractérisations DC, AC et du bruit du pHEMT ainsi que sa modélisation linéaire par le modèle équivalent petit-signal achevées, l'étude d'un LNA a été initiée. Tout d'abord, les principes fondamentaux des LNAs ont été détaillés avec leurs différentes topologies et les progrès réalisés dans leurs développements. Ensuite, la méthodologie de conception des circuits LNAs a été exposée en précisant l'importance d'avoir un compromis entre trois principaux paramètres (gain, bruit et stabilité) pour garantir un fonctionnement optimal de l'amplificateur. Finalement, le modèle équivalent du pHEMT a été implémenté avec le logiciel ADS d'Agilent, dans deux circuits amplificateurs : un LNA mono-étage à source commune et un LNA double-étage à source commune aussi. La simulation de ces circuits a montré une stabilité inconditionnelle sur la bande de fréquences (2.4-5.2 GHz). Dans cette gamme de fréquences, le LNA mono-étage a exhibé un gain maximum de 12.7dB avec un facteur de bruit de 0.91dB et une linéarité jusqu'à une puissance en sortie de 5.45dBm. Tandis que pour le LNA double-étage, un gain maximum de 23.3dB a été obtenu avec un facteur de bruit de 1.2dB et une linéarité jusqu'à une puissance en sortie de 15dBm.

Plusieurs difficultés ont été rencontrées durant ce travail de recherche tel que le choix de modèles physiques et l'optimisation de leurs paramètres sous SILVACO, le calcul complexe des éléments électriques du modèle petit-signal et l'optimisation des éléments des LNAs pour obtenir un bon compromis gain-bruit.

Nous estimons que l'objectif de ce travail a été atteint et les résultats obtenus sont acceptables vis-à-vis de ce qui a été exposé en littérature. Cependant, certains points de ce travail restent à développer dans de futurs travaux :

- ❖ Développer un modèle physique de la structure en 3D sous SILVACO pour des performances plus précises.
- ❖ Utilisation du module d'extraction automatique du modèle petit-signal disponible sous ADS.
- ❖ Utilisation de modèles de pHEMT grand-signal pour tenir en compte des non-linéarités.
- ❖ Utilisation de la modélisation électromagnétique qui tient en compte des phénomènes de propagation des ondes.
- ❖ Implémenter le pHEMT dans des topologies plus complexes (LNA multi-étage et LNA différentielle).

Références Bibliographiques

- [1] . J. Singh, *Physics of semiconductors and their heterostructures*. New York: McGraw-Hill, 1993.
- [2] . B. G. Streetman and S. Banerjee, *Solid state electronic devices*, 6th ed. Upper Saddle River, N.J.: Prentice Hall, 2006.
- [3] . D. Sholl and J. A. Steckel, *Density Functional Theory: A Practical Introduction* Wiley Interscience, 2009.
- [4] . Frank Schwierz, Juin J. Liou, *Modern Microwave Transistors: Theory, Design, and Performance*, New York: Wiley, 2002
- [5] . S. M. Sze, *Semiconductor devices : physics and technology*. New York: Wiley, 2002
- [6] . J. d. F. Sexton, "Fabrication and Characterisation of High-Speed Indium Phosphide-Based Heterojunction Bipolar Transistors," *Thèse de Doctorat, The University of Manchester*, 2005.
- [7] . D. K. Schroder, "Metal-Semiconductor Contacts," in *Semiconductor Material and Device Charaterization*, ed: John Wiley & Sons, Inc, 1998, pp. 134-138.
- [8] . W. Shockley, "Circuit Element Utilizing Semiconductive Material," 1951
- [9] . R. A. Khabibullin, *et al.*, "The built-in electric field in P-HEMT heterostructures with near-surface quantum wells Al_xGa_{1-x}As/In_yGa_{1-y}As/GaAs," in *Iv Nanotechnology International Forum*. vol. 345, ed, 2012.
- [10] . Y. Jin, *et al.*, "Semiconductor Heterostructure and Transistor of HEMT Type, in particular for low frequency low-noise cryogenic applications," France Patent, April 2012.
- [11] . M. Shur, *Physics of semiconductor devices*: Printice Hall Inc., 1990
- [12] . A. Y. Cho, "Morphology of Epitaxial Growth of GaAs by a Molecular Beam Method: The Observation of Surface Structures," *Journal of Applied Physics*, vol. 41, pp. 2780-2786, 1970.
- [13] . J. C. Bean, "Materials and Technologies," in *High-Speed Semiconductor Devices*, ed New York John Wiley & Sons, 1990
- [14] . L. Vegard., "Die Konstitution der Mischkristalle und die Raumfüllung der Atome," *Zeitschrift für Physik*, vol. Vol 5, pp. 17-26, 1921
- [15] . L. De Caro, *et al.*, "Validity of Vegard's rule for the lattice parameter and the stiffness elastic constant ratios of the AlGaAs ternary compound," *Solid State Communications*, vol. 108, pp. 599-603, 1998// 1998
- [16] . J. C. Mikkelsen, Jr. and J. B. Boyce, "Atomic-scale structure of random solid solutions: extended X-ray-absorption fine-structure study of Ga/sub 1- x/In/sub x/As," *Physical Review Letters*, vol. 49, pp. 1412-15, 1982/11/08 1982.
- [17] . B. Jalali and S. J. Pearton, *InP HBTs: Growth, Processing, and Applications*. London: Artech House, 1995.
- [18] . W. R. Frensley and N. G. Einspruch, "Heterostructures and Quantum Devices," in *VLSI Electronics: Microstructure Science*, ed San Diego: Academic Press, 1995
- [19] . G. Bauer and F. Schäffler, "Self-assembled Si and SiGe nanostructures: New growth concepts and structural analysis," *physica status solidi (a)*, vol. 203, pp. 3496-3505, 2006
- [20] . T. F. Kuech, *et al.*, "Defect reduction in large lattice mismatch epitaxial growth through block copolymer full wafer patterning," in *Indium Phosphide & Related Materials, 2009. IPRM '09. IEEE International Conference on*, 2009, pp. 63-64
- [21] . J. W. Matthews and A. E. Blakeslee, "Defects in epitaxial multilayers: I. Misfit dislocations," *Journal of Crystal Growth*, vol. 27, pp. 118-125, 1974
- [22] . J. W. Matthews and A. E. Blakeslee, "Defects in epitaxial multilayers: II. Dislocation pile-ups, threading dislocations, slip lines and cracks," *Journal of Crystal Growth*, vol. 29, pp. 273-280, 1975.

- [23] . J. W. Matthews and A. E. Blakeslee, "Defects in epitaxial multilayers: III. Preparation of almost perfect multilayers," *Journal of Crystal Growth*, vol. 32, pp. 265-273, 1976
- [24] . T. E. Zipperian and L. R. Dawson, "IVB-9 heterojunction materials and device technology for high-temperature electronic applications," *IEEE Transactions on Electron Devices*, vol. 29, pp. 1690-1694, 1982
- [25] . R. L. Anderson, "Experiments on Ge-GaAs Heterojunctions," *Solid-State Electronics*, vol. 5, pp. 341-351, 1962
- [26] . H. K. W. R. Frensley, "Prediction of Semiconductor Heterojunction Discontinuities from Bulk Band Structures," *Journal of Vacuum Science and Technology*, vol. 13, pp. 810-815, 1976
- [27] . H. K. W. R. Frensely, "Theory of the energy band lineup at an abrupt semiconductor junction," *Physical Review B (Solid State)*, vol. 16, pp. 2642-52, 1977
- [28] . W. A. Harrison, "Elementary theory of Heterojunctions," 1977
- [29] . H. Kroemer, "Molecular Beam Epitaxy and Heterostructures," p. 331, 1985.
- [30] . J. R. M. I. Vurgaftman, L. R. Ram-Mohan, "Band Parameters for III-V compound semiconductors and their alloys," *Journal of Applied Physics*, vol. 89, p. 5815, 2001.
- [31] . M. Missous, "High speed devices," University of Manchester, Manchester 2005.
- [32] . B. S. Virdee, A. S. Virdee, and B. Y. Banyamin, *Broadband microwave amplifiers*, 4 ed: Boston Artech House, 2004
- [33] . Prologue, "History of HEMT transistors," Fujitsu, Japan 2002
- [34] . R. Dingle, H. L. Stormer, A. C. Gossard, and W. Wiegmann, "Electron mobilities in modulation-doped semiconductor heterojunction superlattices," *Applied Physics Letters*, vol. 33, pp. 665-667, 1978
- [35] . T. Mimura, S. Hiyamizu, T. Fujii, and K. Nanbu, "A new field-effect transistor with selectively doped GaAs/n-Al GaAs heterojunctions," *Journal of Applied Physics*, vol. 19, pp. L225-L227, 1980
- [36] . F. Robin, "Simulations of HEMTs on InP substrate for high frequency and power applications," 1999
- [37] . C. T. Wang, *Introduction to Semiconductor Technology GaAs and Related Compounds*, 1 ed.: John Wiley and Sons, 1990
- [38] . Shahzad Arshad, "low-power wideband inp-based low noise amplifiers for the square kilometre array radio telescope", *Thèse de Doctorat, The University of Manchester*, 2009
- [39] . H.-H. Chen, "Investigation of δ -doped InAlAs / InGaAs / InP High Electron Mobility Transistor» in Department of Electronic Engineering vol. Masters of Science: Feng Chia University, 1994.
- [40] . K. P. E. F. Schubert, H. Dembkes, K. Heime, "Selectively Doped n-AlGaAs/GaAs Heterostructures with High Mobility Two-Dimensional Electron Gas for Field Effect Transistors," *Journal of Applied Physics*, vol. A33, 1984
- [41] . N. C. Cirillo, Jr., M. S. Shur, P. J. Vold, J. K. Abrokwhah, R. R. Daniels, and O. N. Tufte, "Complementary heterostructure insulated gate field effect transistors (HIGFETs)," in *Electron Devices Meeting, 1985 International*, 1985, pp. 317-320
- [42] . N. Geok Ing, K. Radhakrishnan, and W. Hong, "Are we there yet? - a metamorphic HEMT and HBT perspective," in *Gallium Arsenide and Other Semiconductor Application Symposium, 2005. EGAAS 2005. European*, 2005, pp. 13-19
- [43] . T. E. Zipperian and T. J. Drummond, "Strained-quantum-well, modulationdoped, field-effect transistor," *Electronics Letters*, vol. 21, pp. 823-824, 1985
- [44] . J. J. Rosenberg, *et al.*, "An InGaAs/GaAs pseudomorphic single quantum well HEMT," *Electron Device Letters, IEEE*, vol. 6, pp. 491-493, 1985
- [45] . A. Ketterson, *et al.*, "High transconductance InGaAs/AlGaAs pseudomorphic modulation-doped field-effect transistors," *Electron Device Letters, IEEE*, vol. 6, pp. 628-630, 1985.

- [46]. [N. Moll, *et al.*, "Pulse-doped AlGaAs/InGaAs pseudomorphic MODFETs," *Electron Devices, IEEE Transactions on*, vol. 35, pp. 879-886, 1988
- [47]. U. K. Mishra, *et al.*, "DC and RF performance of 0.1 μm gate length Al_{0.48}In_{0.52}As-Ga_{0.38}In_{0.62}As pseudomorphic HEMTs," *Electron Devices Meeting*, vol. 180, 1988.
- [48]. M. Aust, *et al.*, "A family of InGaAs/AlGaAs V-band monolithic HEMT LNAs," in *Gallium Arsenide Integrated Circuit (GaAs IC) Symposium, 1989. Technical Digest 1989., 11th Annual*, 1989, pp. 95-98
- [49]. A. Bouloukou, "Novel, High Breakdown, Low-noise InGaAs-InAlAs Transistors for Radio Astronomy Applications," in Faculty of Engineering and Physical Sciences. vol. PhD Manchester: The University of Manchester, 2006
- [50]. Y.-W. Chen, W.-C. Hsu, R.-T. Hsu, Y.-H. Wu, and Y.-J. Chen, "Characteristics of In_{0.52}Al_{0.48}As/In_xGa_{1-x}As HEMT's with various In_xGa_{1-x}As channels," *Solid State Electronics*, vol. 48, pp. 119-124, 2004
- [51]. R. K. Dickmann J., Geyer A., Bernd E. Maile, Schurr A., Berg M. and Daembkes H., "In_{0.52}Al_{0.48}As/In_xGa_{1-x}As (0.53<x<1.0) Pseudomorphic High Electron Mobility Transistors with High Breakdown Voltages: Design and Performances," *Japanese Journal of Applied Physics*, vol. 35, pp. 10-15, 1996
- [52]. J. M. Golio and J. Golio, *The RF and microwave handbook*. Boca Raton: CRC Press/Taylor & Francis Group, 2008
- [53]. R. Q. V. Palankovski, *Analysis and Simulation of Heterostructure Devices*. New York: Springer-Verlag/Wien, 2004
- [54]. R. Quay, "Analysis and Simulation of High Electron Mobility Transistors " *Institute for Microelectronics Koln, Deutschland*, 2001
- [55]. ATLAS User's Manual, 5.19.R ed. Santa Clara: SILVACO International, 2014.
- [56]. <http://www.eee.manchester.ac.uk/>
- [57]. K. Ian, M. A. Zawawiand, M. Missous, "Thermally stable InGaAs/InAlAs pHEMTs using thermally evaporated palladium gate metallization", *Semicond. Sci. Technol*, vol. 29 , pp.1-5, 2014.
- [58]. A. NORHAWATI, "Modelling and design of low noise amplifiers using strained ingaas/inalas/inp phemt for the square kilometre array (ska) application", *Thèse de Doctorat, The University of Manchester*, 2012.
- [59]. A. J. McCamant, G. D. McCormack, and D. H. Smith, "An improved GaAs MESFET model for SPICE," *IEEE Transactions on Microwave Theory and Techniques*, vol. 38, pp. 822-824, 1990.
- [60]. K. Yamaguchi, "Field-Dependent Mobility Model for Two Dimensional Numerical Analysis of MOSFET's," *IEEE Transactions on Electronic Devices*, vol. 26, pp. 1068-74, 1979
- [61]. J. R. H. N. D. Arora, D. J. Roulston, "Electron and hole mobilities in silicon as a function of concentration and temperature," *IEEE Transactions on Electronic Devices*, vol. 29, pp. 292-295, 1982
- [62]. D. B. M. Klassen, "A Unified Mobility Model for Device Simulation," *Solid State Electronics*, vol. 35, pp. 953-959, 1992
- [63]. A. F. T. G. M. Yeric, S. K. Banerjee, "A Universal MOSFET Mobility Degradation Model for Circuit Simulation," *IEEE Transactions on Computer Aided Design*, vol. 9, p. 1123, 1991
- [64]. R. E. T. D. M. Caughey, "Carrier mobilities in Silicon empirically related to doping and field," *Proceedings IEEE*, vol. 55, pp. 2192-93, 1967
- [65]. S. Selberherr, "Process and Device Modelling for VLSI," *Microelectron. Reliab.*, vol. 24, pp. 225-257, 1984.
- [66]. R. W. T. Shokley W., "Statistics of the Recombination of Holes and Electrons," *Phys. Rev.*, vol. 87, pp. 835-842

- [67]. R. N. Hall, "Electron Hole Recombination in Germanium," *Phys. Rev.*, vol. 87, p.387, 1952
- [68]. S. Selberherr, *Analysis and simulation of semiconductor devices*. Wien: Springer, 1984
- [69]. N. D. A. D. J. Roulston, S. G. Chamberlain, "Modeling and Measurement of Minority-Carrier Lifetime versus Doping in Diffused Layers of n-p Silicon Diodes," *IEEE Transactions on Electronic Devices*, vol. 29, pp. 284-291, 1982
- [70]. M. E. Law, "Self-Consistent Model of Minority-Carrier Lifetime, Diffusion Length and Mobility," *IEEE Transactions on Electronic Devices*, vol. 12, 1991
- [71]. D. S. L. J. G. Fossum, "A Physical Model for the Dependence of Carrier Lifetime on Doping Density in Nondegenerate Silicon," *Solid State Electronics*, vol. 25, pp. 741-747, 1982
- [72]. H. D. R. V. Overstraeten, "Measurement of the Ionization Rates in Diffused Silicon p-n Junctions," *Solid State Electronics*, vol. 13, pp. 583-608, 1970
- [73]. W. Grabinski, B. Nauwelaers, and D. Schreurs, *TRANSISTOR LEVEL MODELING FOR ANALOG/RF IC DESIGN* [electronic resource]. Dordrecht: Springer, 2006
- [74]. D. E. Root and S. Fan, "Experimental evaluation of large-signal modeling assumptions based on vector analysis of bias-dependent S-parameter data from MESFETs and HEMTs," in *Microwave Symposium Digest, 1992.*, *IEEE MTT-S International*, 1992, pp. 255-258 vol.1.
- [75]. W. R. Curtice, "A MESFET Model for Use in the Design of GaAs Integrated Circuits," *Microwave Theory and Techniques, IEEE Transactions on*, vol. 28, pp. 448-456, 1980
- [76]. E. Arnold, *et al.*, "Direct extraction of GaAs MESFET intrinsic element and parasitic inductance values," in *Microwave Symposium Digest, 1990.*, *IEEE MTT-S International*, 1990, pp. 359-362 vol.1
- [77]. G. Dambrine, *et al.*, "A new method for determining the FET small-signal equivalent circuit," *Microwave Theory and Techniques, IEEE Transactions on*, vol. 36, pp. 1151-1159, 1988
- [78]. M. Y. Jeon and Y. H. Jeong, "An approach to extract extrinsic parameters of HEMTs," *IEICE Transactions on Electronics*, vol. E83-C, pp. 1930-1935, 2000
- [79]. K. Shirakawa, "Approach to determining an equivalent circuit for HEMT's," *IEEE Transactions on Microwave Theory and Techniques*, vol. 43, pp. 499- 503, 1995
- [80]. A. Caddemi, *et al.*, "Microwave characterization and modeling of packaged HEMTs by a direct extraction procedure down to 30 K," *Instrumentation and Measurement, IEEE Transactions on*, vol. 55, pp. 465-470, 2006
- [81]. S. Yanagawa, H. Ishihara, and M. Ohtomo, "Analytical method for determining equivalent circuit parameters of GaAs FET's," *Ieee Transactions on Microwave Theory and Techniques*, vol. 44, pp. 1637-1641, Oct 1996.
- [82]. Z. Haizia, "Conception d'un Amplificateur LNA à base de transistor à effet de champ à heterojonction pHEMT" *Thèse de Doctorat, Université de Biskra*, 2010.
- [83]. B. S. Virdee, A. S. Virdee, B. Y. Banyamin, and I. ebrary, *Broadband microwave amplifiers*. Boston: Artech House, 2004.
- [84]. E. S. Mengistu, "Large-signal modeling of GaN HEMTs for linear power amplifier design," Kassel: Kassel Univ. Press, 2008.
- [85]. I. D. Robertson, *RFIC and MMIC design and technology*: The Institution of Electrical Engineers, 2001.
- [86]. J. Everard, *Fundamentals of RF circuit design: with low noise oscillators*, 2 ed: John Wiley & Sons, Ltd., 2001
- [87]. G. Vasilescu, *Electronic noise and interfering signals : principles and applications*. Berlin: Springer, 2004
- [88]. G. Gonzalez, *Microwave transistor amplifier analysis and design*. USA: PrenticeHall, Inc., 1984
- [89]. K. K. Hung, P. K. Ko, C. Hu, and Y. C. Cheng, "A unified model for the flicker noise in metal-oxide-semiconductor field effect transistors," *IEEE Transactions on Electron Devices*, 1990.

- [90]. H. L. Hartnagel, K. Ramunas, and M. Arvydas, *Microwave noise in semiconductor devices*. New York ; Chichester: Wiley, 2001
- [91]. M. Golio, *The RF and microwave handbook*, 2 ed: CRC Press LLC, 2001.
- [92]. H. Hillbrand and P. Russer, "An efficient method for computer aided noise analysis of linear amplifier networks," *IEEE Transactions on Circuits and Systems*, vol. 23, pp. 235-238, 1976.
- [93]. J. A. Dobrowolski, *Introduction to computer methods for microwave circuit analysis and design*: Artech-House, 1991.
- [94]. Dallas Semiconductor Maxim Application Note, "Low-noise amplifier (LNA) matching techniques for optimizing noise figures," Dallas Semiconductor 6, April 2004.
- [95]. V. Vorgelegt, "CMOS low-noise amplifier design for reconfigurable mobile terminals." Berlin: Berlin, 2004
- [96]. T. Felgentreff and G. R. Olbrich, "Modeling of low frequency noise sources in HEMTs," presented at IEEE MTT-S International Microwave Symposium Digest, 1996.
- [97]. Doo-Sik Shin, J. B. Lee, H. S. Min, Jae-Eung Oh, Y. J. Park, W. Jung, and D. S. Ma, "Analytical noise model with the influence of shot noise induced by the gate leakage current for submicrometer gate-length high-electron-mobility transistors," *IEEE Transactions on Electron Devices*, vol. 44, pp. 1883-1887, 1997
- [98]. A. van der Ziel, "Thermal noise in field-effect transistors," *Proceedings of the IRE*, vol. 50, pp. 1808-1812, 1962
- [99]. R. A. Pucel, H. A. Haus, and H. Statz, "Signal and noise properties of gallium arsenide microwave field-effect transistors," in *Advances in Electronics and Electron Physics*, vol. 38. New York, 1975, pp. 195–265
- [100]. H. Fukui, "Optimal noise figure of microwave GaAs MESFET's," *IEEE Transactions on Electron Devices*, vol. 26, pp. 1032-1037, 1979.
- [101]. M. W. Pospieszalski, "Modeling of noise parameters of MESFETs and MODFETs and their frequency and temperature dependence," *IEEE Transactions on Microwave Theory and Techniques*, vol. 37, pp. 1340 -1350, 1989.
- [102]. A. Cappy, "Noise modeling and measurement techniques," *IEEE Transactions on Microwave Theory and Techniques*, vol. 36, pp. 1-9, 1988
- [103]. H. Rohdin et al, "0.1-um Gate-Length AllnAs/GalnAs/GaAs MODFET MMIC Process for Applications in High-Speed Wireless Communications," *The HewlettPackard Journal*, vol. 49, pp. 37-38, 1998
- [104]. B. G. Choi, Y. S. Lee, C. S. Park, and K. S. Yoon, "Super low noise C-band PHEMT MMIC low noise amplifier with minimum input matching network" *Electronics Letters*, vol. 36, pp. 1627-1629, 2000
- [105]. C. L. Peter, *High frequency circuit design and measurements*. USA: Chapman & Hall, 1990.
- [106]. Ayman Sobih, "mmic broadband low noise amplifiers for the square kilometre array radio telescope" *Thèse de Doctorat, The University of Manchester*, 2007
- [107]. I. J. Bahl, *Fundamentals of RF and Microwave Transistor Amplifiers* New Jersey: John Wiley & Sons, Inc, 2009
- [108]. P. P. Krüger, "A feasibility study of broadband low-noise amplifiers with multiple amplification paths for radio astronomy," *Thèse de Doctorat, North-West University, Afrique du Sud* , 2010
- [109]. A. S. Sedra and K. C. Smith, *Microelectronic Circuits*, Fourth Edition ed.: Oxford University Press, 1998
- [110]. I. D. Robertson and S. Lucyszyn, *RFIC and MMIC design and technology*: The Institution of Electrical Engineer, London, United Kingdom, 2001.
- [111]. S. Okwit, "An historical view of the evolution of low-noise concepts and techniques," *IEEE Transactions on Microwave Theory and Techniques*, vol. 32, pp. 1068-1082, 1984.

- [112] . J. J. Whelehan, "Low-noise amplifiers-then and now," *IEEE Transactions on Microwave Theory and Techniques*, vol. 50, pp. 806-813, 2002
- [113] . M. Matloubian, "Advances in millimeter-wave FET MMIC technology," presented at IEEE Radio Frequency Integrated Circuits (RFIC) Symposium, 1999
- [114] . M. W. Pospieszalski, "Extremely Low-Noise Amplification with Cryogenic FET's and HFET's: 1970-2004," National Radio Astronomy Observatory, Charlottesville May, 2005 2005
- [115] . A. Lamesa, G. Giolo, and E. Limiti, "Design procedure and performance of two 0.5-20 GHz GaAs PHEMT MMIC matrix distributed amplifier for EW applications," presented at 34th European Microwave Conference, 2004.
- [116] . B. G. Choi, Y. S. Lee, C. S. Park, and K. S. Yoon, "Super low noise C-band PHEMT MMIC low noise amplifier with minimum input matching network" *Electronics Letters*, vol. 36, pp. 1627-1629, 2000
- [117] . R. Limacher, M. Auf der Maur, H. Meier, A. Megej, A. Orzati, and W. Bachtod, "4- 12 GHz InP HEMT-based MMIC low-noise amplifier," presented at International Conference on Indium Phosphide and Related Materials, 2004. 16th IPRM. 2004, 2004
- [118] . C. C. Yang, B. L. Nelson, B. R. Allen, W. L. Jones, and J. B. Horton, "Cryogenic characteristics of wide-band pseudomorphic HEMT MMIC low-noise amplifiers," *IEEE Transactions on Microwave Theory and Techniques*, vol. 41, pp. 992-997, 1993
- [119] . S. Fujimoto, T. Katoh, T. Ishida, T. Oku, Y. Sasaki, T. Ishikawa, and Y. Mitsui, "Ka-band ultra low noise MMIC amplifier using pseudomorphic HEMTs," *IEEE MTT-S International Microwave Symposium Digest*, 1997
- [120] . R. Lamicher, "Broadband Low Noise Amplifiers for K- and Q-Bands Using 0.2 um InP HEMT MMIC Technology," presented at IEEE CSIC Digest, 2004
- [121] . P. Kangaslahti, T. Gaier, D. Dawson, J. Tuovinen, T. Karttaavi, M. Lahdes, N. J. Hughes, T. L. Cong, P. Jukkala, P. Sjomani, and S. Weinreb, "Low noise amplifiers in InP technology for pseudo correlating millimeter wave radiometer," *IEEE MTT-S International Microwave Symposium Digest*, 2001
- [122] . M. W. Pospieszalski, E. J. Wollack, N. Bailey, D. Thacker, J. Webber, L. D. Nguyen, M. Le, and M. Lui, "Design and performance of wideband, low-noise, millimeter-wave amplifiers for microwave anisotropy probe radiometers," *IEEE Radio Frequency Integrated Circuits (RFIC) Symposium*, 2000
- [123] . T. Kashiwa, N. Tanino, H. Minami, T. Katoh, N. Yoshida, Y. Itoh, Y. Mitsui, T. Imatani, and S. Mitsui, "Design of W-band monolithic low noise amplifiers using accurate HEMT modeling," *IEEE MTT-S International Microwave Symposium Digest*, 1994
- [124] . H. Wang, R. Lai, Y. L. Kok, T. W. Huang, M. V. Aust, Y. C. Chen, P. H. Siegel, T. Gaier, R. J. Dengler, and B. R. Allen, "A 155-GHz monolithic low-noise amplifier" *IEEE Transactions on Microwave Theory and Techniques*, vol. 46, pp. 1660- 1666, 1998
- [125] . R. Raja, M. Nishimoto, B. Osgood, M. Barsky, M. Sholley, R. Quon, G. Barber, P. Liu, R. Lai, F. Hinte, G. Haviland, and B. Vacek, "A 183 GHz low noise amplifier module with 5.5 dB noise figure for the conical-scanning microwave imager sounder (CMIS) program," *IEEE MTT-S International Microwave Symposium Digest*, 2001
- [126] . Y. Lu, S. Yang ; Y. Chen, "The design of LNA based on BJT working on 2.2-2.6GHz", *2nd International Conference on Signal Processing Systems (ICSPPS)*, 2010
- [127] . J. Jeong , J. Kim, D. Ha, H. Lee, "A reliable ultra-low power merged LNA and Mixer design for medical implant communication services", *Life Science Systems and Applications Workshop (LiSSA)*, 2011

- [128] . H. Yeh, Z. Liao, H. Wang, "Analysis and Design of Millimeter-Wave Low-Power CMOS LNA With Transformer-Multicascoding Topology", *IEEE Transactions on Microwave Theory and Techniques*, Vol.59, pp.3441 – 3454, 2011
- [129] . S. Arshad, F. Zafar, Q. Wahab, "Design of a 4–6GHz wideband LNA in 0.13 μ m CMOS technology", *IEEE International Conference on Electronics Design, Systems and Applications (ICEDSA)*, pp.125-129, 2012
- [130] . K. L. Baishnab, A. Jain, D. Basak, "An ultra-low power ultra-low voltage LNA design using forward body biasing technique", *International Conference on Circuits, Power and Computing Technologies (ICCPCT)*, pp.953-958, 2013
- [131] . Da-Wei Zhang et al, "Design of 60GHz MMIC LNA in MHEMT technology", *IET International Radar Conference*, 2013
- [132] . M. Arsalan, F. Amir, T. Khan, "pHEMT LNA design and characterization for 4G applications", *Multi-Topic Conference (INMIC)*, pp.61-66, 2014
- [133] . H. Chen, H. Tsai, L. Chuo, "5.2-GHz full-integrated RF front-end by T/R switch, LNA, and PA co-design with 3.2-dB NF and +25.9-dBm output power", *Solid-State Circuits Conference (A-SSCC)*, 2015
- [134] . S. Jang, C. Nguyen, "A High-Gain Power-Efficient Wideband V-Band LNA in 0.18-SiGe BiCMOS", *IEEE Microwave and Wireless Components Letters*, Vol.26, pp.276-278, 2016.
- [135] . D. Eyllier, "Outils de Synthèse Originaux pour la conception de dispositifs Actifs Microonde Intégrés Applications aux Filtrage et l'Amplification faible bruit", *Thèse de Doctorat, Université de Limoges*, 2006.
- [136] . H. Happy, "Contribution à la simulation physique de composants et à la réalisation e circuits intégrés monolithiques microonde originaux", *Thèse d'habilitation, Université de Lille*, 2000.
- [137] . S. Dellier, "Contribution à la conception des circuits microondes", *Thèse de Doctorat, Université de Limoges*, 2005.
- [138] . J. M. Lesage, "Application de la méthode de compression à l'analyse électromagnétique globale e l'effet mise en boîtier d'amplificateur MMIC", *Thèse de Doctorat, Institut National des Sciences Appliquées de Rennes*, 2005.
- [139] . ADS2011, Agilent Technologies, Palo Alto, CA, USA.
- [140] . S. Marsh, *Practical MMIC Design*: Artech House Publishers, 2006.
- [141] . Santu Kr. Giri, "Design and development of an S-band Low Noise Amplifier", *IEEE India Conference (INDICON)*, 2010
- [142] . H. L. Kao, C. L. Cho, B. W. Wang, "Design of an S-band 0.35 μ m AlGaIn/GaN LNA using cascode topology" *IEEE 16th International Symposium on Design and Diagnostics of Electronic Circuits & Systems (DDECS)*, 2013
- [143] . Zong-shuai, W. Han, "A high-linearity S-band SiGe HBT low-noise amplifier design", *Microwave and Millimeter Wave Circuits and System Technology (MMWCST)*, 2013
- [144] . Shaodong Wang, "A GaAs MMIC LNA design for wideband satellite communication receiver application", *IEEE on Communication Problem-Solving (ICCP)*, 2014
- [145] . M. Ramana Reddy, N. S Sharma, P. Sekhar, "A 3–10 GHz low power, low noise amplifier with 90nm, 1.2V standard CMOS technology", *IEEE on Electrical, Computer and Communication Technologies (ICECCT)*, 2015
- [146] . A. Ravindran , K. Balamurugan , M. Jayakumar, "Design of Cascaded Common Source Low Noise Amplifier for S-Band using Transconductance Feedback", *Indian Journal of Science and Technologie*, vol.9, 2016.

Annexe A

1. Propriétés Physiques des matériaux InP, InAlAs, InGaAs

Table A.1 Propriétés physiques et électriques

	InP	In _{0.52} Al _{0.48} As	In _{0.53} Ga _{0.47} As	In _{0.7} Ga _{0.3} As
Gap (eV)	1.35	1.48	0.76	0.602
Permittivité	12.40	12.4	13.88	14.15
Affinité (eV)	4.07	4.07	4.20	4.67
N _C (cm ⁻³)	6.4 x10 ¹⁷	5.14 x10 ¹⁷	2.2x10 ¹⁷	2.1 x10 ¹⁷
N _V (cm ⁻³)	1x10 ¹⁹	8.06x10 ¹⁸	8x10 ¹⁸	7 x10 ¹⁸
m _e	0.089	0.085	0.036	0.04
Vsatn (V/cm)	1x10 ⁷	8x10 ⁶	1x10 ⁷	1x10 ⁷
Vsatp (V/cm)	6.6x10 ¹⁶	3x10 ⁶	5x10 ⁶	5x10 ⁶

2. Paramètres des modèles utilisés dans la simulation sous SILVACO

Table A.2 Paramètres des modèles de mobilité

	InP	In _{0.52} Al _{0.48} As	In _{0.53} Ga _{0.47} As	In _{0.7} Ga _{0.3} As
Modèles de Mobilité : FLDMOB & CONMOB				
$\mu_{n, max}$	5000	900	12000	13200
$\mu_{n, min}$	300	100	331	331
$\mu_{p, max}$	151	100	2000	2000
$\mu_{p, min}$	20	50	75	75

Table A.3 Paramètres des modèles de Génération-Recombinaison

Modèles de Génération-Recombinaison : SRH & AUGER				
τ_n	1x10 ⁻⁸	1x10 ⁻⁷	1x10 ⁻⁸	1x10 ⁻⁸
τ_p	1 x10 ⁻⁹	3x10 ⁻⁹	1 x10 ⁻⁹	1 x10 ⁻⁹
NSRHN	2.25x10 ¹⁷	8.25x10 ¹⁷	8.25x10 ¹⁷	8.25x10 ¹⁷
NSRHP	5x10 ¹⁷	5x10 ¹⁷	5x10 ¹⁷	5x10 ¹⁷
AUGN	1x10 ⁻³¹	1.4x10 ⁻²⁸	2x10 ⁻²⁷	2x10 ⁻²⁷
AUGP	1x10 ⁻³¹	1x10 ⁻³¹	3.5x10 ⁻²⁷	3.5x10 ⁻²⁷

Annexe B

Etude du montage source commune

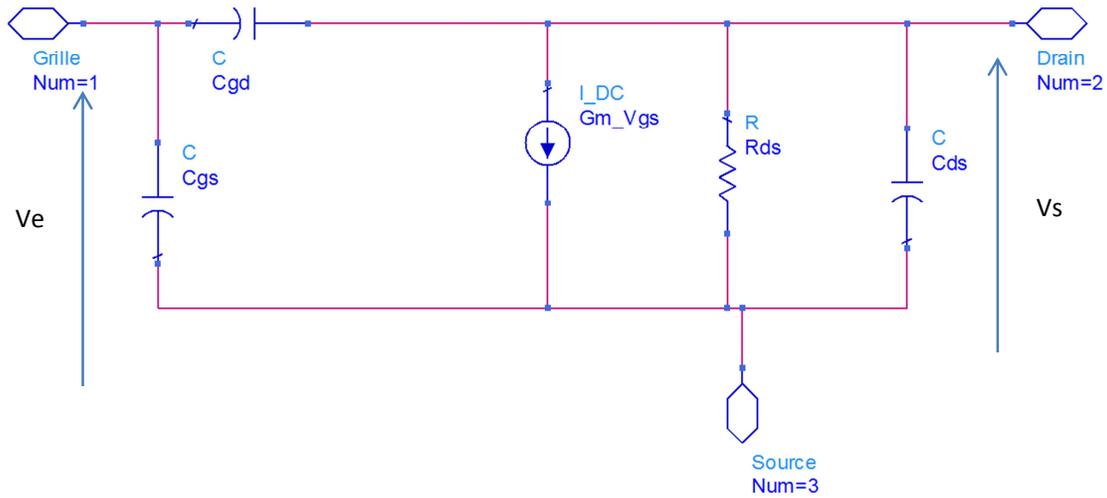


Figure A.1 Schema équivalent petit-signal simplifié du pHEMT

Le gain en tension petit signal d'un étage source commune s'exprime par :

$$A_v = \frac{-g_m + j\omega C_{gd}}{g_{ds} + G_d + j\omega(C_{ds} + C_{gd})} \quad (\text{A.1})$$

Avec $G_d = 1/R_d$

L'admittance d'entrée s'exprime par :

$$Y_e = j\omega C_{ds} + j\omega C_{gd} \left(1 - \frac{j\omega C_{gd}}{g_m + g_{ds} + G_d + j\omega(C_{ds} + C_{gd})} \right) \quad (\text{A.2})$$

L'admittance de sortie est donnée par :

$$Y_s = g_m + g_{ds} + G_d + j\omega C_{ds} + j\omega C_{gd} \left(1 + \frac{g_m - j\omega C_{gd}}{Y_{source} + j\omega(C_{gs} + C_{gd})} \right) \quad (\text{A.3})$$

Recueil de travaux

Publication

A.Z. Djennati, K. Ghaffour , "Noise Characterization in InAlAs/InGaAs/InP pHEMTs for Low Noise Applications", International Journal of Electrical and Computer Engineering (IJECE), Vol. 7, No.1, Février 2017.

Online ISSN: 2088-8708

SCOPUS (Elsevier);

Conférence :

A.Z. Djennati, Z. Kourdi, K. Ghaffour , "2-D Physical Modeling and DC Optimization of a double delta doped $\text{In}_{0.7}\text{Ga}_{0.3}\text{As}/\text{In}_{0.52}\text{Al}_{0.48}\text{As}/\text{InP}$ pHEMT", *Advanced topics in electrical engineering. Bucharest, Romania*, pp.889-901, Mai 2015.

Proceeding IEEE; Proceeding Thomson

Print ISSN: 2068-7966

DOI: 10.1109/ATEE.2015.7133929