

الجمهورية الجزائرية الديمقراطية
الشعبية

REPUBLIQUE ALGERIENNE DEMOCRATIQUE ET POPULAIRE

وزارة التعليم العالي والبحث العلمي
Ministère de l'Enseignement Supérieur et de la Recherche Scientifique

جامعة أبي بكر بلقايد - تلمسان

Université Aboubakr Belkaïd - Tlemcen -
Faculté de TECHNOLOGIE



MEMOIRE

Présenté pour l'obtention du **diplôme** de **MASTER**

En : **Electronique**

Spécialité : **Instrumentation Electronique**

Par : **RABAH Youcef**
RAHOU Yehya Djamel

Sujet

Dispositif pour l'organisation des files d'attente

Soutenu publiquement, le 28/05/2016, Devant le jury composé de :

Présidente : BOUAZZA née GUEN Ahlam	Professeur	Université de Tlemcen
Examineur : Mr MASSOUM Norredine	M.C.B	Université de Tlemcen
Encadreur : Mr BOUAZZA Benyounès	M.C.A	Université de Tlemcen

Année Universitaire 2015-2016

Remerciements

Avant tout, il ne saurait question d'entreprendre les remerciements sans avoir remercié Le BON DIEU de nous avoir permis de réaliser ce travail.

Nos profonds remerciements vont à l'intention de Mr. **BOUAZZA.B** pour tous les conseils et les efforts qu'il nous a fournis.

Nos vifs remerciements à Mme. **BOUAZZA.A** qui préside le jury de ce projet et qui nous a honorés par sa présence.

On est très honoré de la participation de Mr. **MASSOUM** qui a aimablement accepté de juger ce travail.

Nous tenons à remercier tous les membres du Laboratoire de d'Electronique pour leurs soutiens incondtionnels et leur aide si précieuse qui a permis à l'aboutissement de ce modeste travail.

Dédicaces

*Je voudrais dédier ce travail tout spécialement à mes chers
parents qui m'ont élevé et soutenu tout*

Au long de ma vie.

Je dédie ce projet à mon cher frère et mes chères sœurs.

*Sans oublier mes camarades de la promotion « 2015-2016 » de
l'instrumentation électronique pour leurs
encouragements et
leurs aides.*

Youssef

Dédicaces

*Je voudrais dédier ce modeste travail à mes chers
parents qui m'ont élevé et soutenu tout au long de ma
vie.*

*À ma sœur,
Ma grande famille,
Et mes amis.*

Djamel

TABLES DES MATIERS

Introduction générale

Introduction	2
Schéma synoptique	4
Principe de fonctionnement	4

Chapitre I : La route vers les PICs

I.1 Introduction	6
I.2 Le PIC	6
I.2.1 Qu'est-ce qu'un PIC ?	6
I.2.2 La structure interne d'un microcontrôleur	6
I.2.3 Famille et identification des PICs	7
I.2.4 Intérêts et avantages des microcontrôleurs PICs	7
I.3 Le microcontrôleur PIC 16F84	7
I.3.1 Le 16F84	7
I.3.2 Architecture interne du 16F84	7
I.3.3 Brochage du 16F84	9
I.3.4. Les invariants	9
I.3.5. Les Entrées/Sorties	9
I.4. Les outils de développement	10
I.5. Conclusion	10

Chapitre II : L'étude des différents étages

II.1. L'alimentation stabilisée	12
II.2. Le Décodeur	12
II.3. L'afficheur LED 7 segments	13
II.4. Le BCD	14
II.5. Du décodeur vers les sept segments	14
II.5.1. Le CD 4511	14
II.5.2. Caractéristiques	14
II.5.3. Le Brochage du CD4511	15
II.5.4. Fonctionnement	16

II.6. La temporisation par NE555	16
II.6.1. Introduction	16
II.6.2. Brochage	16
II.6.3. Principales caractéristiques	17
II.6.4. Décomposition fonctionnelle	17
II.6.5. Principe de fonctionnement	18
II.6.6. Utilisation en monostable	19
II.6.7. Fonctionnement en astable	20

Chapitre III : Fonctionnement et réalisation pratique

III.1. Introduction	23
III.2. La programmations de microcontrôleur	23
III.3. Circuit électrique et fonctionnement	24
III.4. La carte principale	25
III.4.1. L'alimentation	25
III.4.2. L'unité de traitement	26
III.4.3. L'étage de la commande sonore	29
III.5. L'afficheur géant	31
III.6. Réalisation pratique de circuit	33
III.6.1 .la réalisation de carte principale	33
III.6.2. La réalisation de l'afficheur géant	36
III.7. Conclusion	39

Conclusion générale

Conclusion et perspectives	41
Nomenclature des composants	42
Bibliographie	44
Annexes	45

Liste des figures

Figure 1 : schéma synoptique du montage _____	4
Figure I.1 : Les différents blocs du 16F84 _____	8
Figure I.2 : Les 18 broches du 16F84 _____	9
Figure II.1 : circuit d'alimentation _____	12
Figure II.2 : Le décodeur 74LS138 _____	13
Figure II.3 : Table de vérité du décodeur 74LS138 _____	13
Figure II.4 : la position des segments et ces appellations _____	14
Figure II.5 : Le code BCD _____	14
Figure II.6 : Les broches du CD 4511 _____	15
Figure II.7 : Tableau général de fonctionnement _____	16
Figure II.8 : L'affichage 7 seg piloté par un CD4511 _____	16
Figure II.9 : Les broches du NE555 _____	16
Figure II.10 : le circuit électronique interne du NE 555 _____	17
Figure II.11 : Tableau des états du NE555 _____	18
Figure II.12 : Diagramme schématique du NE555 en monostable _____	19
Figure II.13 : Diagramme schématique du NE555 en astable _____	20
Figure III.1. L'organigramme du programme _____	23
Figure III.2: schéma bloc des différents étages du circuit _____	24
Figure III.3 : alimentation stabilisé _____	25
Figure III.4 : La carte principale _____	26
Figure III.5: générateur de fréquence _____	27
Figure III.6 : L'étage de commande sonore _____	29
Figure III.7: le signal obtenu à la sortie de NE555 _____	30
Figure III.8 : Le circuit électrique d'afficheur géant _____	31
Figure III.9 : la représentation des LEDs _____	32
Figure III.10 : le circuit imprimé de la carte principale _____	33
Figure III.11 : la visualisation 3D de la carte principale _____	34
Figure III.12 : circuit réalisée de la carte principale _____	35
Figure III.13 : le circuit imprimé de l'afficheur géant _____	36
Figure III.14 : la visualisation 3D de l'afficheur géant _____	37
Figure III.15: circuit réalisée de l'afficheur géant _____	38
Figure 2 : Circuit de commande à relai _____	41

Introduction générale

Introduction :

Une **organisation** est un ensemble d'individus ou de groupes d'individus en interaction, ayant un but collectif, mais dont les préférences, les informations, les intérêts et les connaissances peuvent diverger par : une entreprise, une administration publique, un syndicat, un parti politique, une association, etc.

Le sens d'organisation de quelque chose désigne l'action d'organiser (structurer, arranger, agencer, répartir ou articuler). C'est l'« organisation-processus » d'Yves-Frédéric Livian².

Étymologie

Le mot organisation vient du substantif latin « organum » et du grec « organon » qui désigne au XII^e siècle XIV^e siècle un instrument de musique, la voix, un organe du corps. Outre un sens musical, organiser signifie : « *disposé de manière à rendre apte à la vie* ».

L'intérêt de l'organisation (tant dans sa conception que dans sa gestion) est de prendre en compte pour essayer de la réduire, la tension naturelle qui existe spontanément entre d'une part les finalités choisies, de l'autre les moyens disponibles et/ou réunis pour y parvenir. L'organisation parvient d'autant mieux à réguler cette tension qu'elle est capable de « faire système », c'est-à-dire d'être et d'agir comme un ensemble d'éléments en interaction, regroupés au sein d'une structure pilotée, ayant un système de communication pour faciliter la circulation de l'information, dans le but de répondre à des besoins et d'atteindre des objectifs déterminés.

L'organisation a pour objectif de faciliter la circulation des flux et ainsi d'atteindre des objectifs déterminés. La circulation des flux sera améliorée s'il n'y a pas de déformations de ceux-ci et s'il est possible de les accélérer. Pour limiter la déformation, il faut augmenter le niveau d'uniformisation de ce qui encadre le flux (gestion de base de données, procédures, systèmes anti-erreurs...) ou la flexibilité de l'organisation. Pour augmenter la vitesse du flux, il faut mettre en œuvre les synergies existantes au sein de l'organisation

La notion des files d'attente est un phénomène concernant le traitement des clients, il résulte d'une demande supérieure à la capacité d'écoulement de l'offre et s'applique dans les

banques, les magasins, les cinémas ou les restaurants; et qui utilise généralement la règle de priorité : premier entré, premier servi.

Notre projet a pour but l'étude et la réalisation d'un montage électronique pour organiser les files d'attente en affichant les numéros à l'aide d'action d'un bouton poussoir.

Notre travail est scindé en trois chapitres :

- Dans le premier chapitre, nous présentons le schéma synoptique du montage et une étude du microcontrôleur type PIC.
- Le deuxième chapitre sera consacré à l'étude des différents étages qui constituent le montage.
- Dans le troisième chapitre, nous présentons le circuit électrique du montage et sa réalisation pratique.

Une conclusion et des perspectives pour finir notre mémoire.

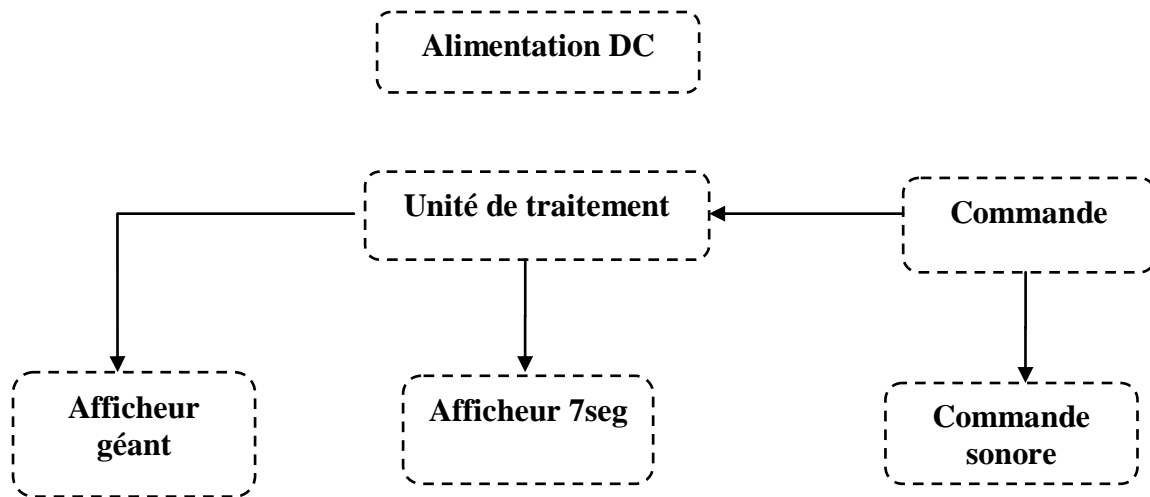
Schéma synoptique :

Figure 1 : schéma synoptique du montage.

Principe de fonctionnement :

Le principe de ce montage est d'afficher le numéro appelé (dans une salle d'attente ou un guichet), ce dernier est incrémenté à l'aide d'un bouton poussoir afin d'appeler le numéro suivant.

Un signal sonore est émis à chaque appui sur le poussoir (changement de numéro) afin d'attirer l'attention des personnes attendant leurs tours.

Chapitre I :
La route vers les PICs

I.1. Introduction :

Comme vue sur le schéma synoptique, l'étage principal du circuit est bien l'unité de traitement qui reçoit et envoie les commandes, cette unité est basée sur un microcontrôleur.

Le travail d'un contrôleur consiste à surveiller (lire) la valeur d'une situation, et à la comparer en permanence à une valeur fixée d'avance, lorsqu'il y a une différence entre la valeur lue et celle fixée, le contrôleur génère une commande qui réduit cette différence ou ramène les choses à la normale.

La surveillance de la valeur d'une situation se fait alors au moyen d'une ou plusieurs lignes d'acquisition de données configurées en entrée, tandis que l'envoi de commandes se fait au moyen d'une ou plusieurs lignes configurées en sortie.

I.2. Le PIC :

I.2.1. Qu'est-ce qu'un PIC ?

Un PIC (Peripheral Interface Controller) est un microcontrôleur fabriqué par la Société américaine Arizona MICROCHIP Technology, est un circuit programmable qui a la structure de base d'un ordinateur.

I.2.2. La structure interne d'un microcontrôleur :

Comme tout ordinateur, on peut décomposer la structure interne d'un microcontrôleur en trois parties :

- Les mémoires
- Le processeur
- Les périphériques.

Les mémoires pour stocker le programme qui sera exécuté ainsi que les données nécessaires et les résultats obtenus.

Le processeur est chargé d'interpréter les instructions du programme en cours d'exécution et de réaliser les opérations qu'elles contiennent.

Les périphériques servent à connecter le processeur avec le monde extérieur dans les deux sens (périphérique d'entrée et de sortie).

I.2.3. Famille et identification des PICs [1]:

La famille des PICs est subdivisée en 3 grandes familles:

- La famille Base-Line, qui utilise des mots d'instructions de 12 bits.
- La famille Mid-Range (14 bits) et dont font partie le 16F84.
- La famille High-End (16 bits).

Pour identifier un PIC, on utilise simplement son numéro :

Les deux premiers chiffres indiquent la famille du PIC, 16 indique un PIC Mid-Range.

Vient ensuite une ou deux lettres pour indiquer le type de mémoire programme :

- C indique que la mémoire est une EPROM ou une EEPROM
- CR pour indiquer une mémoire de type ROM
- F pour indiquer une mémoire de type FLASH.

On trouve ensuite un nombre qui constitue la référence du PIC.

Il existe un tiret suivi de deux chiffres indiquant la fréquence d'horloge maximale que le PIC peut recevoir.

I.2.4. Intérêts et avantages des microcontrôleurs PICs :

- Leurs tailles réduites permettent de les implémentés sur l'application même.
- Leur prix et leurs performances.
- Très utilisé, disponibilité.
- Les outils de développement sont gratuits et téléchargeables sur le WEB.
- Les versions avec mémoire flash présentent une grande souplesse d'utilisation.
- Intégration en technologie MOS, CMOS, ou HCMOS (diminution de la consommation).

I.3. Le microcontrôleur PIC 16F84 :

I.3.1. Le 16F84 :

Ce microcontrôleur est un circuit intégré dont le boîtier est un DIL (*Dual In Line*) de 2x9 pattes.

I.3.2. Architecture interne du 16F84 :

Le PIC 16F84 est composé de 4 blocs principaux comme le montre la figure I.1 :

- Mémoire de programme
- Mémoire de données
- Processeur
- Ressources auxiliaires (périphériques).

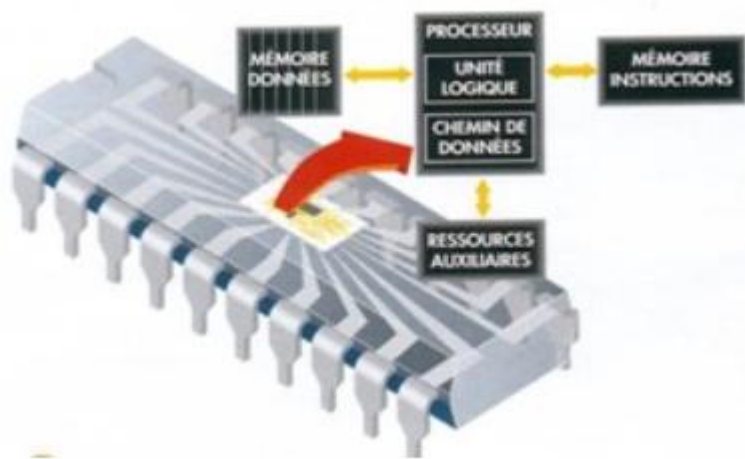


Figure I.1 : Les différents blocs du 16F84 [2].

- La mémoire du programme contient les instructions qui pilotent l'application. C'est une mémoire non volatile (elle garde son contenu, même en l'absence de tension) de type FLASH c'est-à-dire qu'elle peut être programmée et effacée par l'utilisateur à l'aide d'un programmeur et un PC, avec plus de 1000 cycles d'effacement et déprogrammation, sa taille est de 1024*14 bits, c'est à dire qu'elle dispose de 1024 emplacements contenant chacun 14 cases.
- La mémoire de donnée est séparée en deux parties :
 - o Une mémoire RAM de 68 octets, cette RAM est volatile (les données sont perdues à chaque coupure de courant).
 - o Une mémoire EEPROM de 64 octets dans laquelle on peut lire et écrire des données (de huit bits soit un octet) et qui possède l'avantage d'être non volatile.
- Le processeur est formé de deux parties :
 - o Une unité arithmétique et logique (**ALU**) chargée de faire des calculs.
 - o Un registre de travail noté **W** sur lequel travail l'ALU.
- Les ressources auxiliaires dans le PIC16F84 sont :
 - o Ports d'entrées et de sorties.
 - o Temporisateur.
 - o Interruptions.
 - o Une horloge interne, avec pré diviseur.
 - o Mode sommeil et protection par code permettant d'empêcher la duplication.

I.3.3. Brochage du 16F84 :

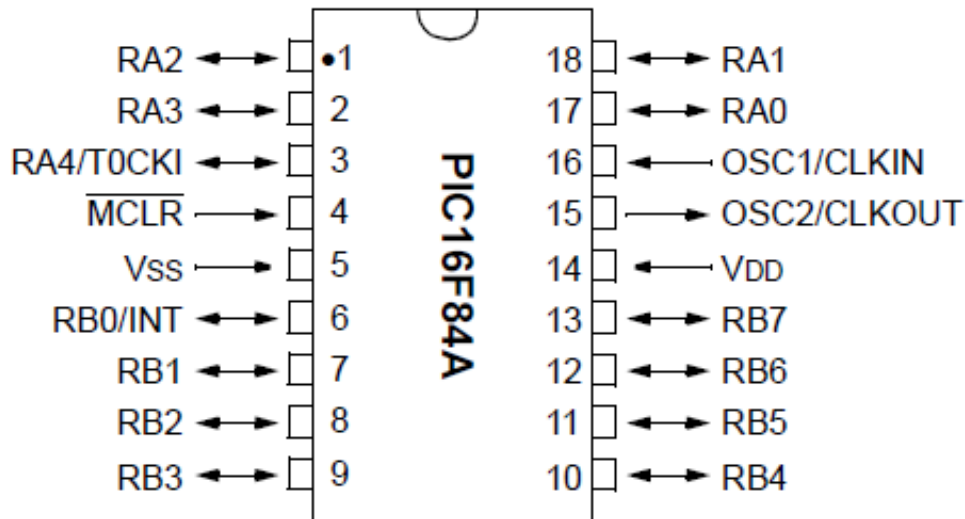


Figure I.2 : Les 18 broches du 16F84 [3].

I.3.4. Les invariants :

Indépendamment de ce qu'on veut faire de les 13 lignes (lignes d'entrée/sortie) et quelle que soit l'application, un microcontrôleur PIC 16F84 pour fonctionner a besoin de :

- une alimentation de 5 Volts
- un quartz et deux condensateurs (pilotage précis), ou une résistance et un condensateur
- un condensateur de découplage (pour réduire les transitoires se formant inévitablement dans tout système impulsif) ;
- un bouton poussoir et une résistance, pour la mise en place d'une commande de Reset.

I.3.5. Les Entrées/Sorties :

Les lignes d'entrées/sorties du 16F84 sont regroupées en deux ports :

- Le Port A possède 5 lignes : RA0 à RA4.
- Le Port B possède 8 lignes : RB0 à RB7.

A remarquer que RB0 (pin 6) et RA4 (pin 3), servent d'entrées/sorties et selon la façon dont on les programme peuvent respectivement servir aussi d'une entrée d'interruption (RB0/INT) et une entrée d'horloge externe pour le pilotage du Timer (RA4/T0CKI).

Chaque ligne peut être configurée indépendamment l'une de l'autre, soit en entrée, soit en sortie, et pour cela on utilise les registres **TRISA** et **TRISB**.

Le registre **TRISB** (b0 de **TRISB** correspond à RB0 et b7 correspond à RB7).

TRISA = 0, PORTA configuré en **sortie**

TRISB = 1, PORTB configuré en **entrée**

TRISA.2 = 0, RA2 configuré en **sortie**

Particularité du PORTA :

- Les bits b7 à b5 ne correspondent à rien car il n'y a que 5 lignes (b0 à b4).
- **RA4 est une ligne à collecteur ouvert**, cela veut dire que configurée en sortie cette broche assure 0 Volt à l'état bas, mais qu'à l'état haut, il est nécessaire de fixer la valeur de la tension grâce à une résistance.

I.4. LES OUTILS DE DEVELOPPEMENT :

Plusieurs outils de développement sont disponibles sur le WEB, Microchip propose gratuitement **MPLAB**, et y'en a d'autres tels que **MikroC** et **MikroPascal**.

Pour ce qui nous concerne, nous utiliseront la programmation sous MicroPascal, pour écrire et compiler notre programme.

I.5.Conclusion :

Le 16F84A est un microcontrôleur des plus séduisants à utiliser par l'amateur : simple et peu couteux.

De nombreux autres fondeurs ont essayé et essaient encore de le concurrencer : ST, TI par exemple, en proposant des microcontrôleurs similaires et des outils de développement simples et peu chers. Mais il semble que la communauté reste très attachée à Microchip pour le moment.

Chapitre II :
L'étude des différents étages

II.1 L'alimentation stabilisée :

Un régulateur de tension est un dispositif qui permet la stabilisation d'une tension à une valeur fixe à partir d'une tension continue (circuit intégré, diode Zener, ...).

Les régulateur (circuit intégré) régule la tension entre la broche de sortie 'S' et sa broche de référence 'M', et fournit une tension de sortie constante quel que soit le courant demandé par la charge et quelques soit les variations de la tension issue du lissage (Celle-ci doit néanmoins rester dans des limites acceptables).

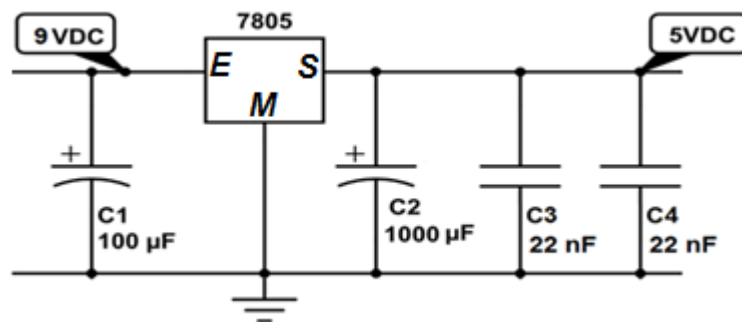


Figure II.1 : circuit d'alimentation.

V_S : Tension de sortie (5v pour LM7805)

V_E Max : tension d'entrée max supportable par le circuit.

V_E Min : Tension mini d'entrée pour garantir une régulation satisfaisante (V_{in} min doit être supérieur à $V_{out} + 3v$).

I_{OUT} : courant maximum délivré à la charge.

II.2 Le Décodeur :

Un décodeur est un circuit numérique qui possède N entrées et 2^N sorties. Pour chacune des combinaisons possibles des entrées, seule une ligne de sortie est validée. Les décodeurs sont souvent dotés d'une ou plusieurs entrées de validation E qui servent à valider son fonctionnement. L'exemple du décodeur le plus utilisé de la famille TTL : le 74xx138.

Le C.I 74LS138 est un décodeur qui a trois voies d'entrée (A, B, C) donc $2^3 = 8$ voies de sortie (3vers 8). Pour un code d'entrée donné, une seule sortie est vraie au niveau Bas (toutes les autres sont à l'état haut), quand les entrées de validation E_2 et E_3 sont à la fois à l'état bas et E_1 à l'état haut (voir Figure II.2).

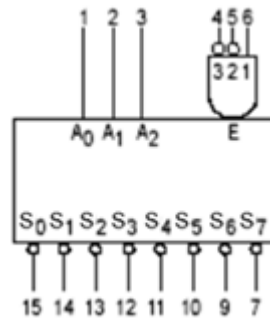


Figure II.2 : Le décodeur 74LS138 [4].

Si au moins une des trois entrées de validation n'est pas active, le décodeur n'est pas validé, et toutes les sorties sont à 1 quel que soit le code à l'entrée, (voir Figure II.3).

E ₃	E ₂	E ₁	A ₂	A ₁	A ₀	S ₀	S ₁	S ₂	S ₃	S ₄	S ₅	S ₆	S ₇
x	x	0	x	x	x	1	1	1	1	1	1	1	1
1	x	x	x	x	x	1	1	1	1	1	1	1	1
x	1	x	x	x	x	1	1	1	1	1	1	1	1
0	0	1	0	0	0	0	1	1	1	1	1	1	1
0	0	1	0	0	1	1	0	1	1	1	1	1	1
0	0	1	0	1	0	1	1	0	1	1	1	1	1
0	0	1	0	1	1	1	1	1	0	1	1	1	1
0	0	1	1	0	0	1	1	1	1	0	1	1	1
0	0	1	1	0	1	1	1	1	1	1	0	1	1
0	0	1	1	1	0	1	1	1	1	1	1	0	1
0	0	1	1	1	1	1	1	1	1	1	1	1	0

Figure II.3 : Table de vérité du décodeur 74LS138 [4].

II.3 L'afficheur LED 7 segments :

Une LED est une diode électroluminescente, capable d'émettre de la lumière lorsqu'elle est parcourue par un courant électrique, elle ne laisse passer le courant que dans un seul sens.

L'afficheur 7 segment est un type d'afficheur numérique des caractères (des chiffres et quelques lettres pour l'affichage hexadécimal) qui s'écrivent en allumant ou en éteignant des segments (LEDs), et quand les 7 segments sont allumés, on obtient le chiffre 8.

Il y a deux sortes d'afficheurs 7 segments :

- Afficheur à **anode** commune : toutes les anodes sont reliées et connectées au potentiel haut. La commande du segment se fait par sa cathode mise au potentiel bas.

- Afficheur à **cathode** commune : toutes les cathodes sont reliées et connectées au potentiel bas. La commande du segment se fait par son anode mise au potentiel haut.

Chaque segment est désigné par une lettre **a, b, c, d, e, f, g** et le point par **D.P** (Figure II.4).

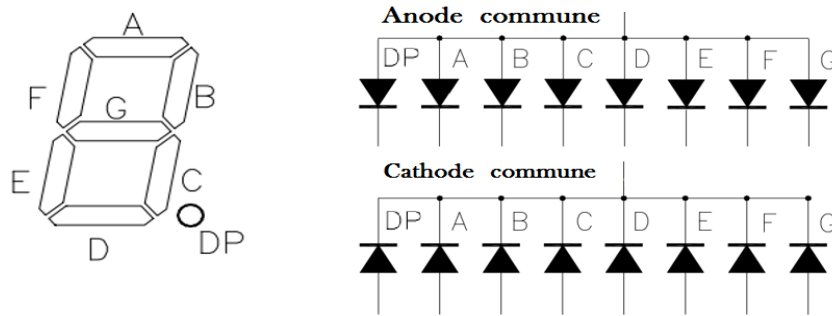


Figure II.4 : la position des segments et ces appellations.

II.4 Le BCD :

Le décimal codé binaire (DCB) (binary coded decimal ou BCD en anglais), est un système de numération utilisé en électronique et en informatique pour coder des nombres décimaux sur 4 bits (en binaire) comme le montre la figure ci-dessous:

Chiffre	Bits
0	0000
1	0001
2	0010
3	0011
4	0100
5	0101
6	0110
7	0111
8	1000
9	1001

Figure II.5 : Le code BCD.

II.5 Du décodeur vers les sept segments:

II.5.1 Le CD4511 :

Le CD4511 est un CI dont le boîtier est un DIL16 (dual in line) qui joue le rôle d'un décodeur en traduisant le code BCD en décimal, d'une part, et pilote directement un afficheur sept segments.

II.5.2 Caractéristiques :

- Tension d'alimentation de 3 à 18v avec un courant de sortie 25mA
- Possibilité de mémoriser une valeur affichée
- Possibilité de tester les 7 segments (les allumer) et leurs extinctions
- Elimination de toute valeur binaire supérieure à 9 (1001) par extinction de tous les segments.

II.5.3 Le Brochage du CD4511 :

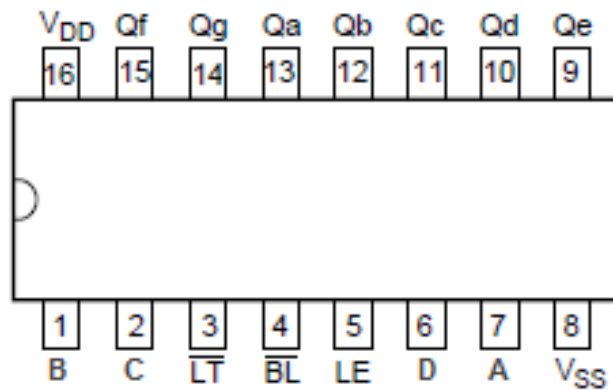


Figure II.6 : Les broches du CD4511.

Les broches 8 et 16 correspondent à la masse (V_{SS}) et l'alimentation (V_{DD}).

Quatre entrées A, B, C et D (7, 1, 2 et 6) destinées à recevoir la combinaison BCD.

Une entrée LT (Lamp Test) pour allumer tous les segments, cela permet de tester le bon fonctionnement des 7 segments de l'afficheur.

Une entrée BL (Blanking) Pour éteindre tous les segments de l'afficheur.

Une entrée LE destinée à la mémorisation d'une valeur affichée.

Sept sorties a, b, c, d, e, f et g destinées à l'alimentation des sept segments de l'afficheur.

Il est nécessaire de monter une **résistance** entre la sortie du décodeur et le segment correspondant de l'afficheur, cette résistance de protection permet de réduire la tension d'alimentation afin d'obtenir la tension nécessaire pour illuminer une LED. Si la valeur est trop grande, la LED ne s'allumera pas et si la valeur de la résistance est trop basse la LED grillera.

La valeur de la résistance de protection d'une LED est calculée par la formule suivante :

$$R = (U_{\text{alim}} - U_{\text{LED}}) / I \quad (2.1)$$

U_{alim} : Tension d'alimentation.

U_{LED} : Tension de seuil de la LED.

I : Le courant souhaité dans la LED ($6 \text{ mA} < I < 20 \text{ mA}$)

La valeur usuelle de consommation d'un segment est de 15 mA avec un potentiel de 1,5 V aux bornes du segment, donc :

$$R = (U - 1.5) / 0.015 \quad (2.2)$$

II.5.4 Fonctionnement :

Pour un fonctionnement normal il faut mettre les deux entrées LT et BL a un état haut ensuite appliquer la logique BCD pour les quatre entrées A, B, C et D (voir Figure II.7) :

Inputs							Outputs							Display
LE	BL	LT	D	C	B	A	Qa	Qb	Qc	Qd	Qe	Qf	Qg	
X	X	L	X	X	X	X	H	H	H	H	H	H	H	8
X	L	H	X	X	X	X	L	L	L	L	L	L	L	blank
L	H	H	L	L	L	L	H	H	H	H	H	H	H	0
L	H	H	L	L	L	H	L	H	H	L	L	L	L	1
L	H	H	L	L	H	L	H	H	L	H	H	L	H	2
L	H	H	L	L	H	H	H	H	H	H	L	L	H	3
L	H	H	L	H	L	L	L	H	H	L	L	H	H	4
L	H	H	L	H	L	H	H	L	H	H	L	H	H	5
L	H	H	L	H	H	L	L	L	H	H	H	H	H	6
L	H	H	L	H	H	H	H	H	H	L	L	L	L	7
L	H	H	H	L	L	L	H	H	H	H	H	H	H	8
L	H	H	H	L	L	H	H	H	H	L	L	H	H	9
L	H	H	H	L	H	X	L	L	L	L	L	L	L	blank
L	H	H	H	H	X	X	L	L	L	L	L	L	L	blank
H	H	H	X	X	X	X	N.C.	N.C.	N.C.	N.C.	N.C.	N.C.	N.C.	N.C.

Figure II.7 : Tableau général de fonctionnement [5].

H = état Haut (niveau logique 1); L = état Bas (niveau logique 0); X = niveau indéffirent;
N.C. = non changé.

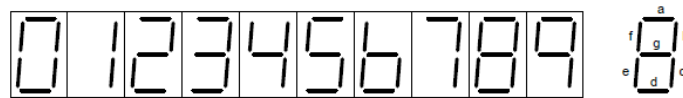


Figure II.8 : L'affichage 7 seg piloté par un CD4511 [5].

II.6 La temporisation par NE555 :

II.6.1 Introduction :

Le NE555 est un circuit intégré ayant 8 pins en DIP (Dual Inline Package), permet de réaliser des fonctions astable et monostable de longue durée (de quelques microsecondes à quelques heures).

II.6.2 Brochage :

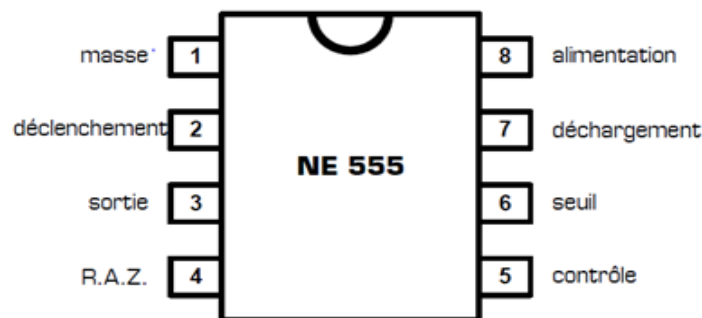


Figure II.9 : Les broches du NE555.

Comme le montre le brochage sur la Figure II.9, les 8 bornes du circuit NE 555 sont :

- 1 - la masse (alimentation 0 V).
- 2 - entrée de déclenchement (Gâchette, détecte lorsque la tension est inférieure à 1/3 de VCC).
- 3 - la sortie principale.
- 4 - entrée RAZ (Remise A Zéro).
- 5 - sortie de contrôle (Accès à la référence interne (2/3 de VCC)).
- 6 - entrée de seuil (Signale la fin de la temporisation lorsque la tension dépasse 2/3 de VCC).
- 7 - sortie déchargement (servant à décharger le condensateur de temporisation).
- 8 - alimentation (tension VCC 4.5 -15V).

II.6.3 Principales caractéristiques :

- _ Fréquence maximale : 500KHz
- _ Tension d'alimentation : 4,5V à 16V
- _ Courant de sortie maximum : 200 mA

II.6.4 Décomposition fonctionnelle :

Le NE555 est constitué de 4 blocs:

- 1 diviseur résistif (3 résistances de même valeur $R=5K\Omega$)
- 2 comparateurs
- 1 bascule RS.

En plus de ces 4 blocs, on a un transistor de décharge dont le collecteur est relié à la borne n°7 et un inverseur dont la sortie est reliée à la borne n°3. (Voir figure II.10)

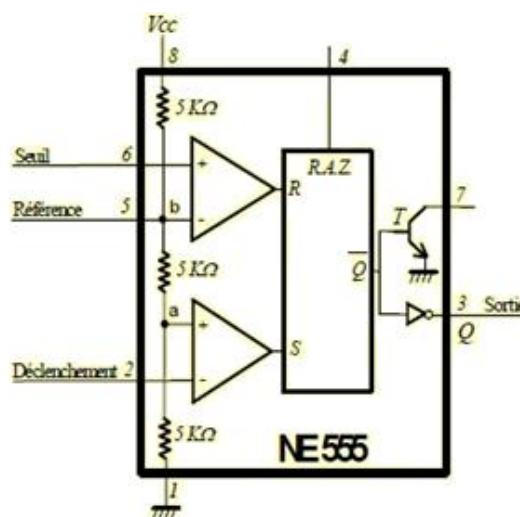


Figure II.10 : le circuit électronique interne du NE 555.

II.6.5 Principe de fonctionnement :

L'opération du NE555 peut prendre 4 états différents :

- 1 - Le signal RESET (RAZ) est à un niveau bas : La bascule est remise à zéro, le transistor de décharge s'active et la sortie reste à un niveau bas. Aucune autre opération n'est possible.
- 2 - Le signal TRIG (déclenchement) est inférieur à $1/3$ de VCC : la bascule est activée (SET) et la sortie est à un niveau haut, le transistor de décharge est désactivé.
- 3 - Le signal THRES (seuil) est supérieur à $2/3$ de VCC : la bascule est remise à zéro (RESET) et la sortie est à un niveau bas, le transistor de décharge s'active.
- 4 - Les signaux THRES et TRIG (seuil et déclenchement) sont respectivement inférieurs à $2/3$ de VCC et supérieurs à $1/3$ de VCC : la bascule conserve son état précédent de même que pour la sortie et le transistor de décharge.

Ces états sont résumés dans le tableau suivant :

RESET	TRIG	THRES	OUT	DISCH
0	X	X	0	Actif
1	$< 1/3 V_{cc}$	X	1	Inactif
1	$> 1/3 V_{cc}$	$> 2/3 V_{cc}$	0	Actif
1	$> 1/3 V_{cc}$	$< 2/3 V_{cc}$	Valeur précédente	

Figure II.11 : Tableau des états du NE555.

Le **NE555** peut fonctionner selon trois modes :

- Monostable, un seul état stable (signal impulsionnel, passage à 1 ou à 0 après un certain retard).
- Astable, deux états quasi stables (signal d'horloge de période constante)
- Bistable, ou flip flop, deux états stables (passer à 1 ou à 0 à des instants donnés).

II.6.6 Utilisation en monostable :

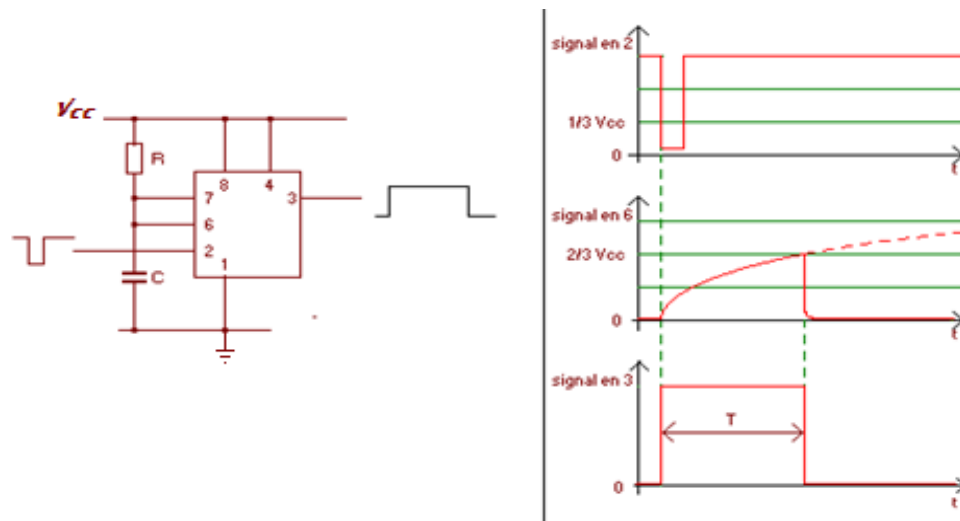


Figure II.12 : Diagramme schématique du NE555 en monostable [6].

L'utilisation du **NE555** en configuration monostable permet de générer une impulsion d'une durée définie seulement à l'aide d'une résistance et d'un condensateur comme illustrée dans le schéma ci-dessus.

La durée de l'impulsion "T" suivent les relations suivantes :

$$V_c(t) = V_{\infty} - (V_{\infty} - V_0)e^{-\frac{t}{RC}} = V_{cc} \left(1 - e^{-\frac{t}{RC}} \right)$$

$$V_c(T) = \frac{2}{3} V_{cc} = V_{cc} \left(1 - e^{-\frac{T}{RC}} \right)$$

$$T = RC \ln(3)$$

La durée de l'impulsion : **T = 1,1 RC** (2.3)

II.6.7 Fonctionnement en astable :

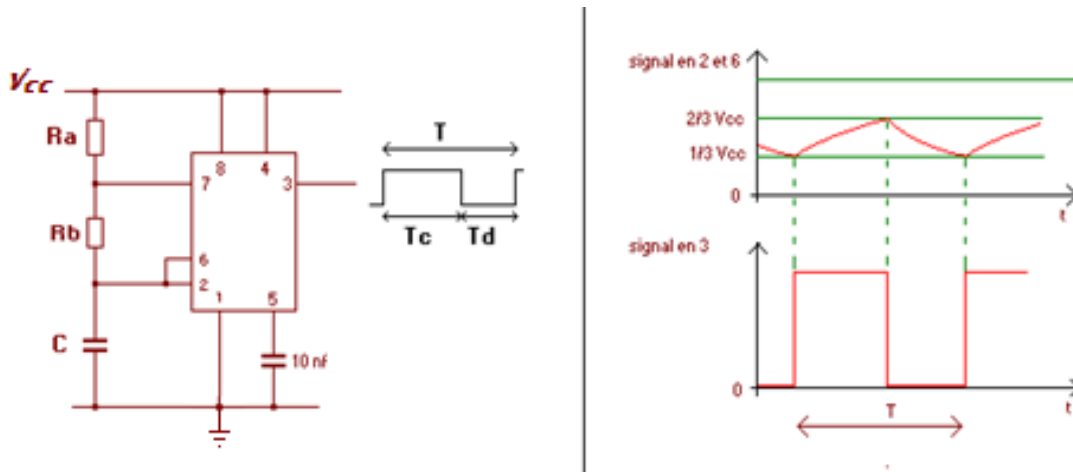


Figure II.13 : Diagramme schématique du NE555 en astable [6].

Le NE555 configuré en astable permet de l'utiliser comme oscillateur. Deux résistances et un condensateur permettent de modifier la fréquence d'oscillations ainsi que le rapport cyclique. L'arrangement des composants est tel que présenté dans la figure II.13.

Dans cette configuration, la bascule est réinitialisée automatiquement à chaque cycle générant un train d'impulsion perpétuelle comme le montre la Figure II.13.

La fréquence d'oscillations "F" ainsi que le rapport cyclique "α" suivent les relations suivantes :

- Charge de la capacité: :

$$V_C(t) = V_{cc} \left(1 - \frac{2}{3} e^{-\frac{t}{(R_a + R_b)C}} \right) \quad V_C(T_1) = \frac{2}{3} V_{cc} = V_{cc} \left(1 - e^{-\frac{T_1}{(R_a + R_b)C}} \right)$$

$$T_1 = (R_a + R_b)C \ln(2) \quad (2.4)$$

- Décharge de la capacité :

$$V_C(t) = \frac{2}{3} V_{cc} e^{-\frac{t}{R_b C}} \quad V_C(T_2) = \frac{2}{3} V_{cc} e^{-\frac{T_2}{R_b C}} = \frac{1}{3} V_{cc}$$

$$T_2 = R_b C \ln(2) \quad (2.5)$$

La période : $T = T_1 + T_2 = 0,693 ((R_a + (2.R_b)).C)$ (2.6)

- La fréquence : $F = 1/T = 1,44 / ((R_a + (2.R_b)).C)$ (2.7)

Le rapport cyclique : $\alpha = (R_a + R_b) / ((R_a + (2.R_b)))$ (2.8)

Remarque : le pourcentage donné ici correspond au temps pendant lequel la sortie est à l'état logique **haut** sur la durée d'une période entière.

Le calcul de la fréquence et le rapport cyclique pour notre circuit (Avec $R_a=R_b=22k\Omega$ et $C=220nF$) :

$$F = 99\text{Hz} \quad \text{et} \quad \alpha = 66,66\%.$$

Chapitre III :
Fonctionnement et réalisation
pratique

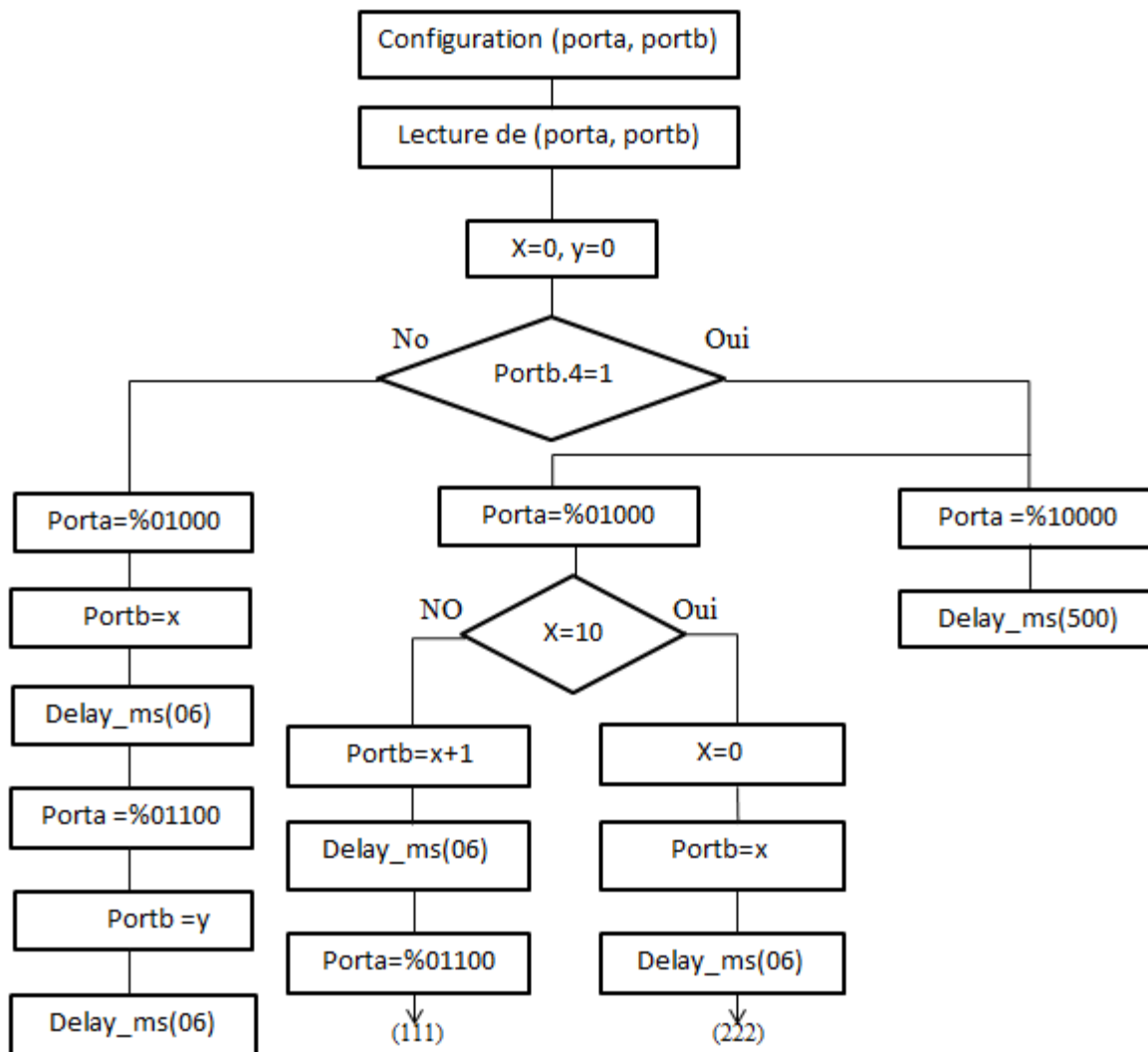
III.1.Introduction :

Dans ce chapitre, on va aborder la mise en œuvre du circuit électrique et étudier le fonctionnement des différents étages ainsi la partie programmation du microcontrôleur et la réalisation pratique des circuits imprimés.

III.2.La programmations de microcontrôleur :

Le fonctionnement des files d'attente nécessite une programmation de microcontrôleur et pour cela nous avons utilisé le langage de programmation Mikropascal, La structure générale de ce programme est équivalente à un compteur à bouton poussoir.

L'organigramme est la suivant :



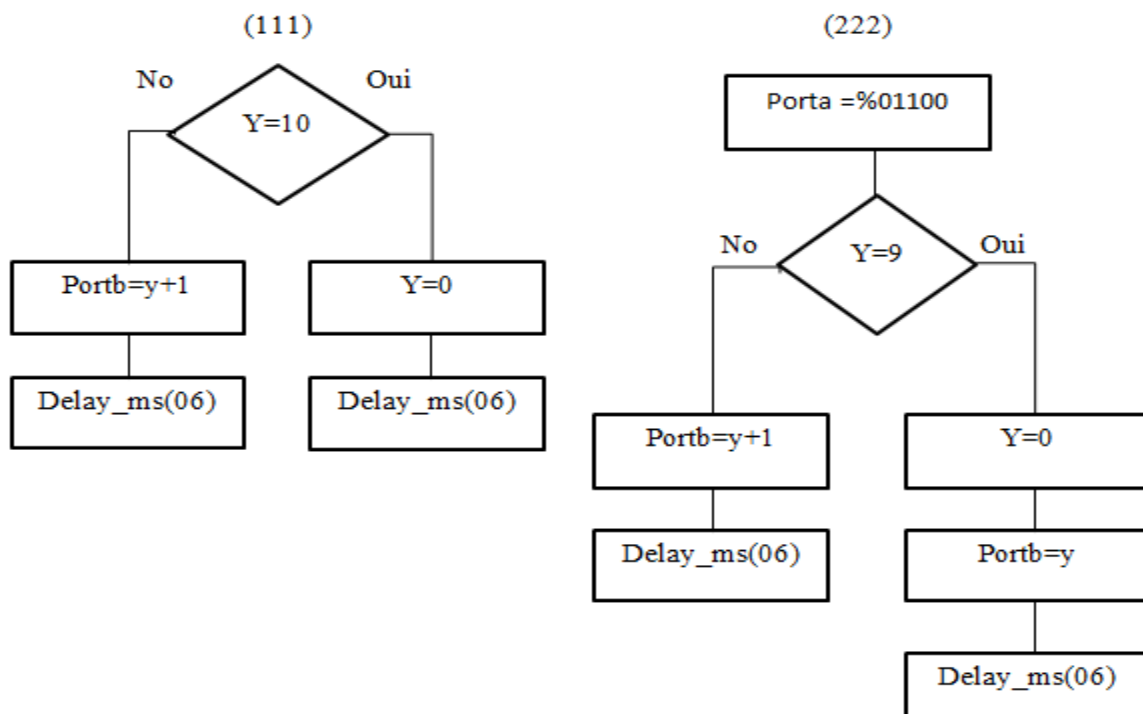


Figure III.1. L'organigramme du programme.

III.3. Circuit électrique et fonctionnement :

Nous décomposons le circuit électrique en deux circuits distincts : la carte principale (en vert) et l'afficheur géant (bleu).

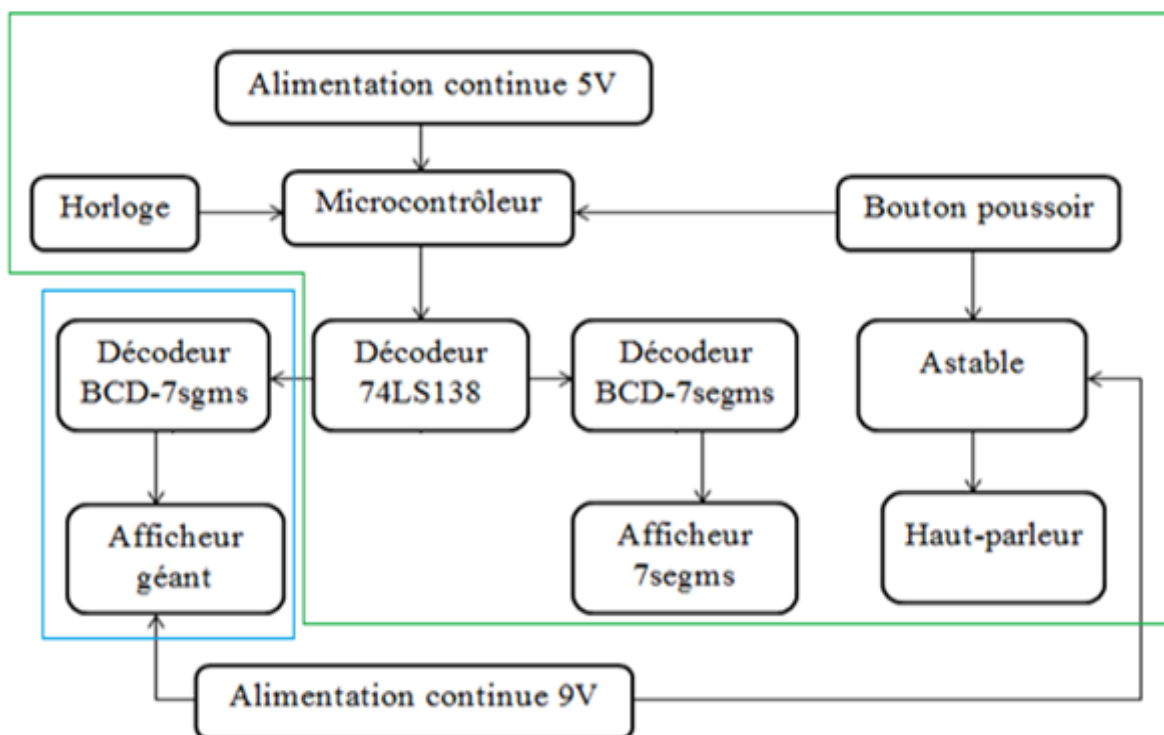


Figure III.2: schéma bloc des différents étages du circuit.

III.4. La carte principale:

La carte principale est l'étage le plus important du circuit, c'est l'étage qui traite les informations et commande l'affichage.

Cet étage comprend la majeure partie de l'électronique constituant le montage d'organisation des files d'attente, il contient l'alimentation, la partie de commande, l'unité de traitement, l'affichage et la commande sonore.

III.4.1. L'alimentation :

La carte principale nécessite deux sources d'alimentation 5V pour le PIC et les décodeurs ainsi 9V pour l'étage sonore est l'afficheur géant, la figure suivante représente l'alimentation que nous avons utilisé pour alimenter le circuit :

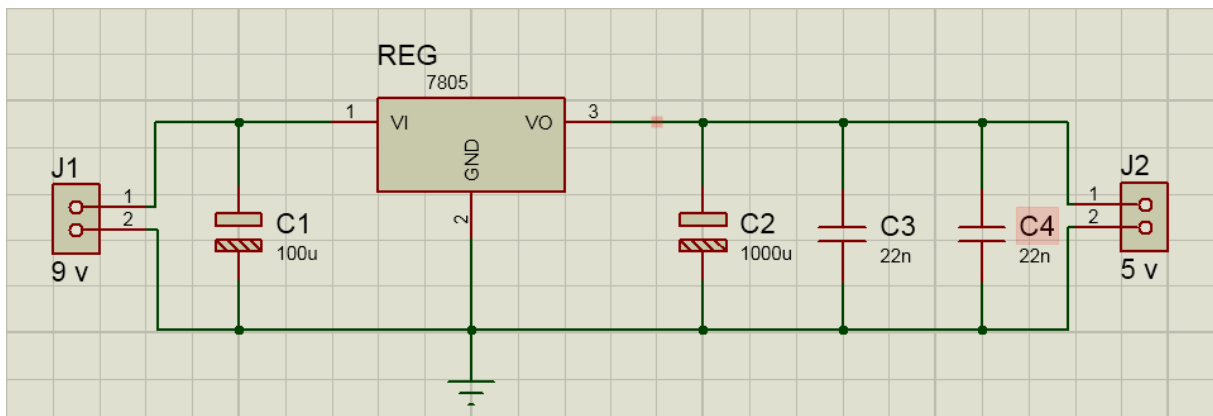


Figure III.3 : alimentation stabilisée.

III.4.2 L'unité de traitement :

L'unité de traitement qui est basé sur un microcontrôleur 16F84A ainsi deux afficheur 7segments trois décodeur et trois LED sont représentés dans la figure si dessous:

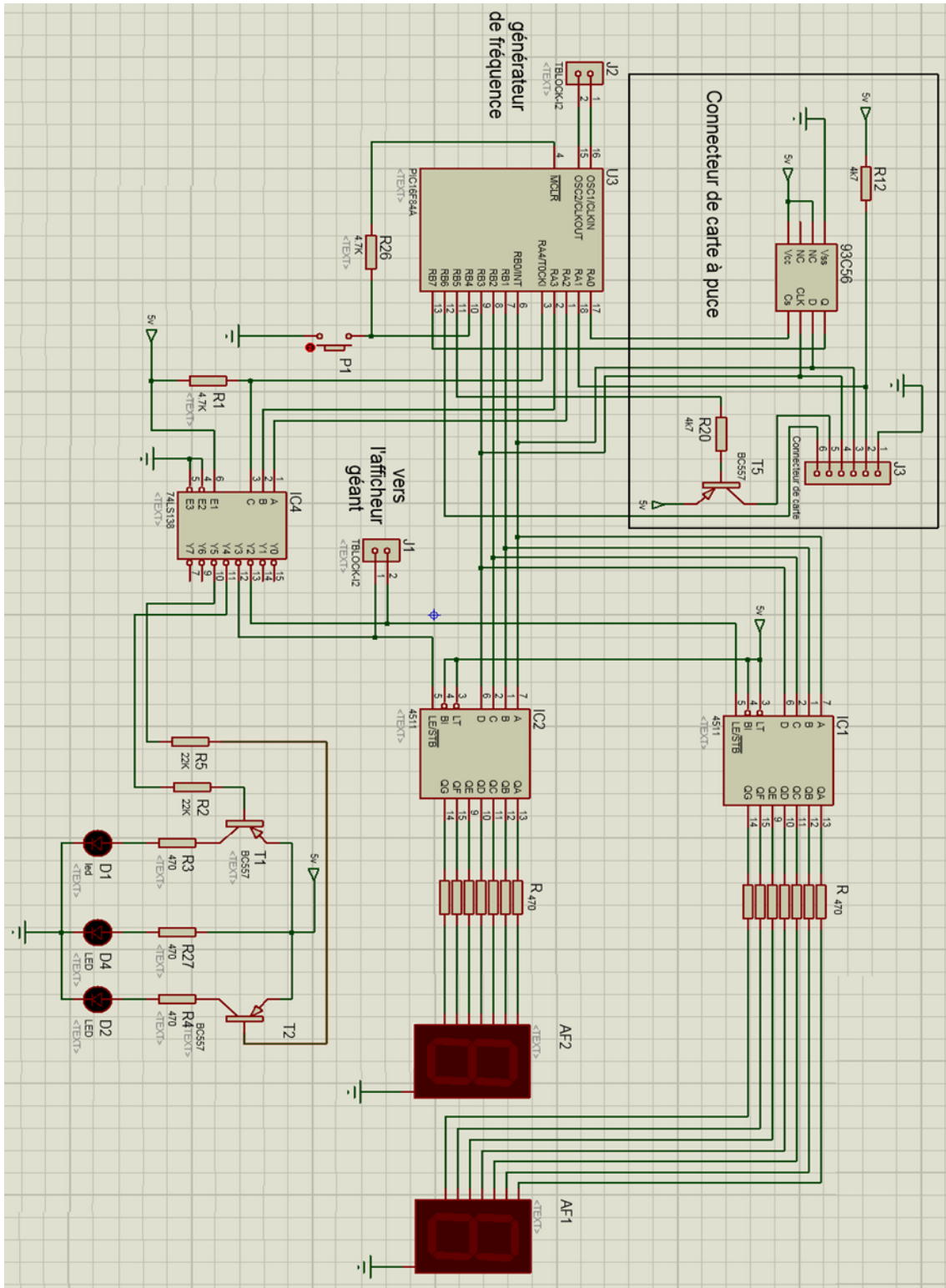


Figure III.4 : La carte principale.

Le PIC16F84A envoie d'après les instructions du programme les codes binaires vers le DC4511 et vers le 74LS138.

Le microcontrôleur est cadencé par une horloge qui doit être connecté aux pattes OSC1/CLKIN et OSC2/CLKOUT. La fréquence fournie par cette horloge est de 8MHZ, voire la figure suivante :

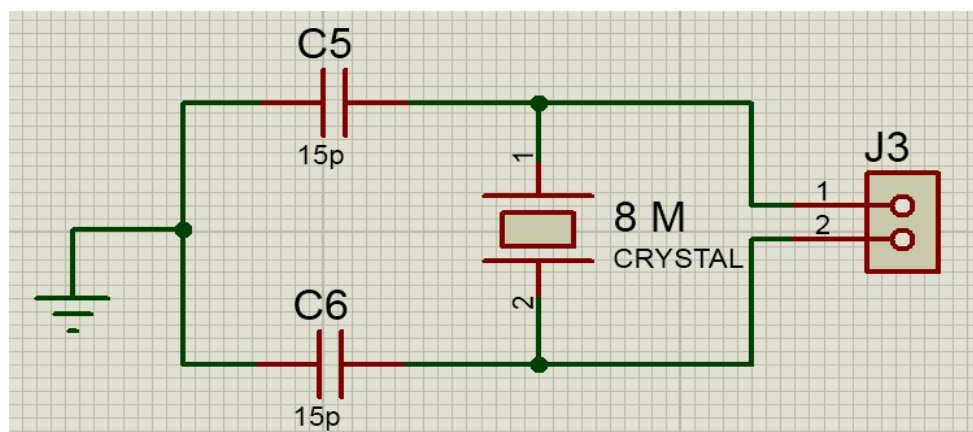


Figure III.5: Horloge externe.

Pour prendre un numéro dans la file d'attente, on introduit une carte dans l'appareil, cette carte possède un numéro de série unique qui permet de les distinguer les unes des autres.

Le montage lit cette série de huit chiffres et stockera ce numéro dans l'EEPROM 93C56, Après quelques instants, il donne le numéro dans la file et affiche ce numéro dans les afficheurs 7segments qui sont reliés avec l'appareil.

Cette mémoire permet de conserver en tout 64 numéros de série de carte, donc l'appareil pouvant accepter jusqu'à 64 personnes attendant simultanément. Pour limiter le risque d'erreur de lecture, le microcontrôleur 16F84A lit trois fois le numéro de série de la carte introduite et vérifie que les trois résultats obtenue sont identique, s'ils ne le sont pas, tout le cycle de lecteur de lecteur est repris depuis le départ.

L'entrée RA1 du PIC détecte l'insertion d'une carte dans le lecteur, la sortie RB5 sert à activer l'alimentation électrique de la carte une fois sa présence décelée, cela par l'intermédiaire de T5, avant chaque lecture du contenu de la carte, l'alimentation est désactivée quelques millisecondes puis rétablie, cela afin d'obtenir un fonctionnement optimal.

L'entrée RB6 lit les données présentes en sortie de carte, l'entrée RB7 celles présentes en sortie de l'EEPROM de la sortie RA0 permettant d'activer ou non cette dernière.

Lorsque son tour vient, c'est-à-dire lorsque le numéro du requérant apparaît sur l'afficheur géant, ce dernier a quelques secondes pour introduire sa carte dans l'appareil.

Si l'on a oublié son numéro, il suffit de réintroduire sa carte dans l'appareil : celui-ci redonne alors le numéro qui a été attribué précédemment.

Si le délai est expiré avant qu'aucune carte n'ait été introduite l'appareil appelle automatiquement le numéro suivant.

Si une mauvaise carte est introduite, le système réitère l'appel pour un nouveau période.

Le circuit 74ls138 sert à augmenter le nombre de sortie disponible pour commander les différents éléments du montage, le code présent sur les sorties RA2 à RA4 est décodée par le 74LS138, ce dernier active un niveau bas sur une sortie bien déterminée, ce niveau bas permet aux CD4511 de stocker la valeur présente à cet instant sur les sorties du PIC RB0 à RB3 qui constituent une sorte de petit bus de données pour l'ensemble du montage. D'autres valeurs de RA2 à RA4 permettent d'allumer les diodes LED.

Notez que la présence de la résistance R1 rende nécessaire parce que la sortie RA4 du PIC contrairement à toute les autres est à collecteur ouvert.

Nous remarquerons que les LED D1 est commandées par un transistor PNP puisque c'est en présence d'un niveau bas (les sorties de 74ls138 sont activé au niveau bas).

Le bouton poussoir P1 est l'élément qui permet d'exécuter les instructions de programme chargées sur le microcontrôleur, si on appuie sur le bouton P1 en va directement incrémenter un chiffre dans les afficheurs 7 segment et l'affichage géant, en même temps il envoie un signal vers la base de transistor Q1.

Les résistances branchées en série avec les afficheurs sont calculées de telle manière d'avoir un courant moyen traversant chaque LED ne dépasse pas 10mA.

III.4.3.L'étage de la commande sonore :

Cet étage permet d'envoyer un signal carré (horloge) vers le speaker pour indiquer le changement de numéro dans la salle d'attente (l'afficheur géant) afin d'attirer l'attention des patients.

Le circuit intégré de la commande sonore est un NE555 monté en astable, il joue avec le speaker le rôle d'un générateur de son, lorsqu'un nouveau numéro est appelé le transistor Q1 dont le collecteur est relié à l'entrée reset du NE555 bloque se dernier en temps normale, c'est-à-dire tant que le bouton poussoir n'est pas appuyé.

Lorsque le bouton poussoir P1 est appuyé pour appeler un nouveau numéro, on va introduire un signal de l'état bas à la base de transistor Q1, ce dernier va être saturée et l'oscillateur construit autour du le NE555 va générer un signal carré à la sortie de ce dernier (voir Figure III.6).

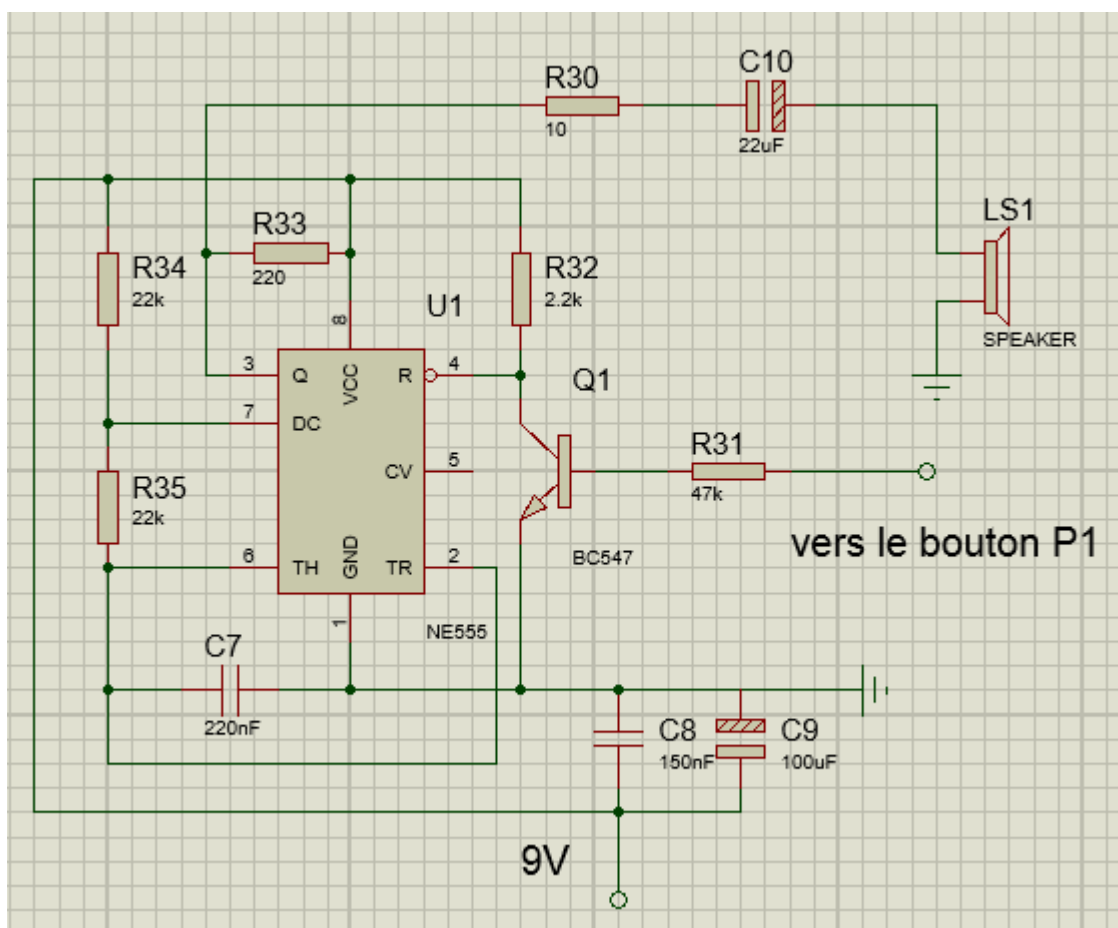
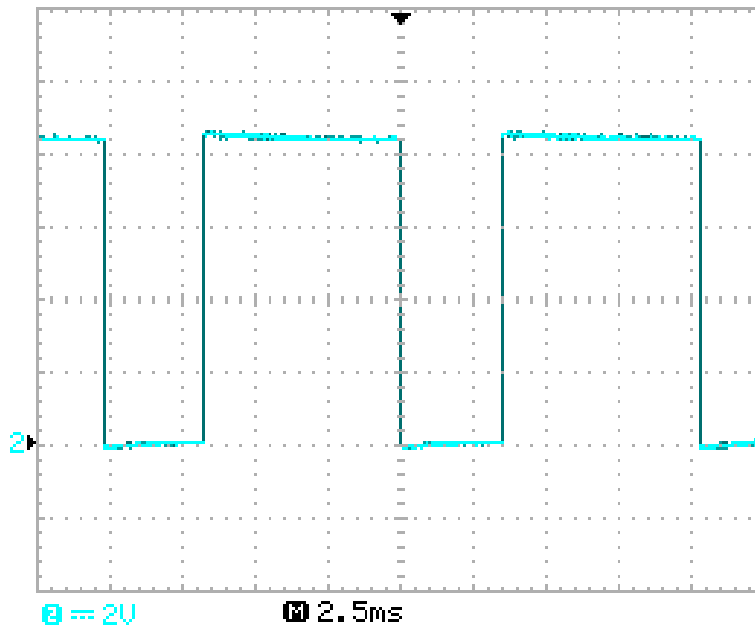


Figure III.6 : L'étage de commande sonore.

La fréquence obtenue assez basse est transmise au speaker LS1 par intermédiaire de C2 et R30 qui servent à diminuer l'intensité.

Tant que le bouton reste appuyé le son est émis, puis lorsqu'il est relâché le signal de commande retour à l'état haut et le son s'interrompt.

Le signal de sortie est représenté sur la figure suivante :



FigureIII.7: le signal obtenu à la sortie de NE555.

Le calcul de la fréquence de ce signal :

$$T=10.25\text{m}$$

$$F= 1/T \Rightarrow F=97.56 \approx 98\text{Hz}$$

III.5. l'afficheur géant:

L'afficheur géant c'est la partie qui permet à toutes les personnes se trouvant dans la salle d'attente ou un guichet de voir le dernier numéro appelé, la figure suivante représente le circuit électrique de l'afficheur géant :

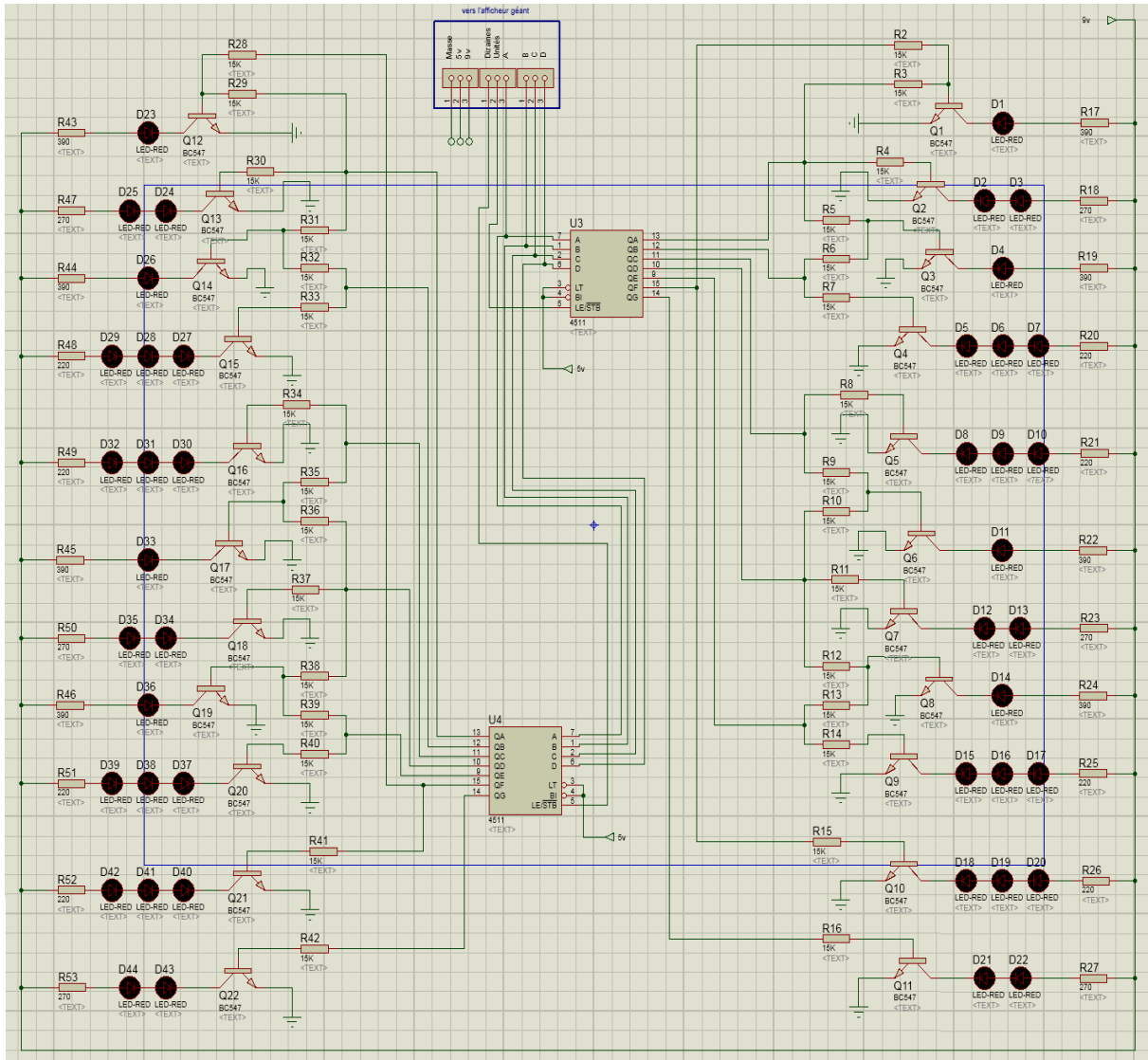


Figure III.8 : Le circuit électrique d'afficheur géant.

Les 44 LED représentées dans la figure III.8 sont monté sous forme des afficheurs 7 segments, la figure suivant représente les deux parties de l’afficheur géant :

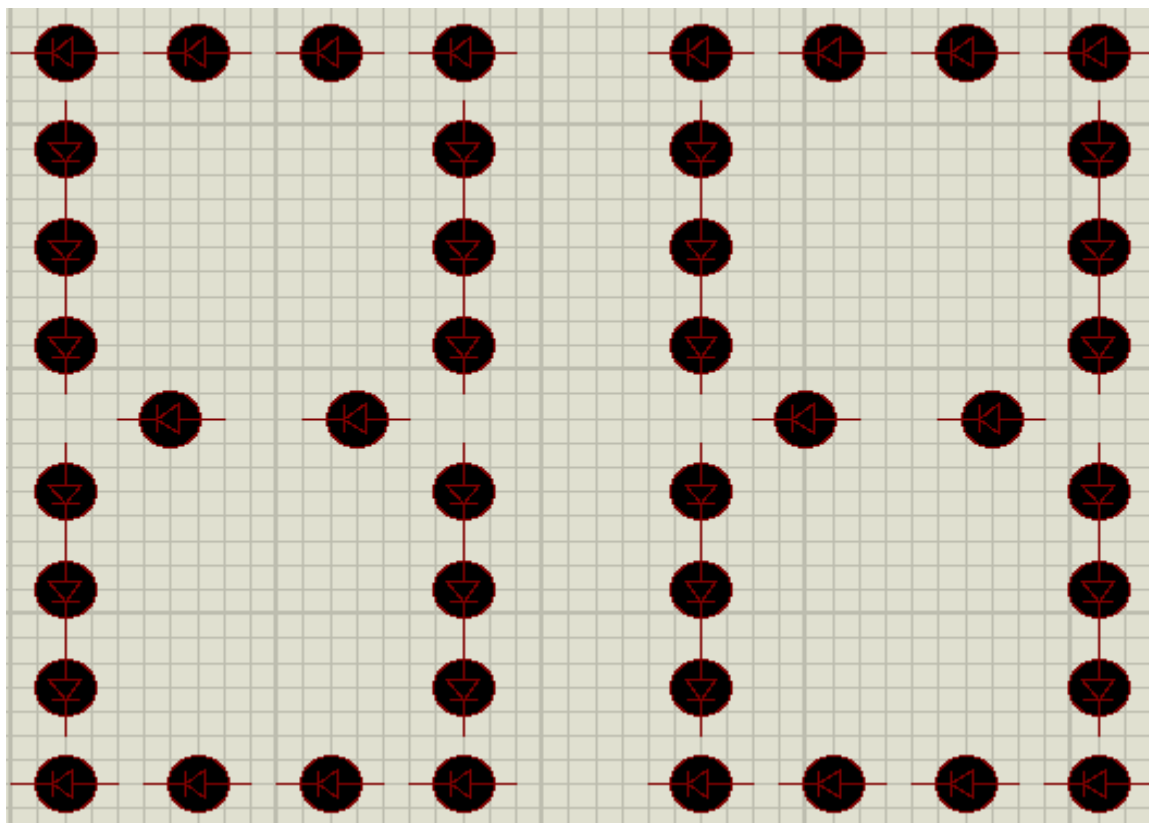


Figure III.9 : la représentation des LEDs.

Les CD4511 IC1 et IC3 servent à la fois au décodage des données présentées sur le bus de données RB0/RB3 décrit précédemment, mais également à leurs stockage.

On remarquera qu’en fait, les afficheurs sont, en quelque sorte, à 11 segments (chacun pilote par 11 transistors T1 à T11 et T12 à T22), cela parce que les LED placées aux angles du chiffre ont une commande spéciale qui leur permet d’appartenir à la fois aux segments verticaux et horizontaux. Ces LED sont D1, D4, D11, D14 pour l’afficheur des dizaines et D23, D26, D33, D36 pour celui des unités. Cette façon de faire permet d’utiliser moins de LED pour l’afficheur, ce qui peut être avantageux si l’on utilise pour ce montage des LED à fort rendement.

III.6. Réalisation pratique du circuit :

La réalisation des deux circuits imprimés (la carte principale, l'afficheur géant) n'était pas trop délicate sauf la partie des transistors sur la plaque de l'afficheur géant, même si certaines pistes sont proche et étroites. Nous veillerons en particulier sur l'absence de toute microcoupure, et comme il y a beaucoup de composante à placer, nous avons commencé par les résistances et les composants de petites tailles, puis les supports de circuits intégrés les transistors les condensateurs et tous les composants plus volumineux.

III.6.1.la réalisation de carte principale:

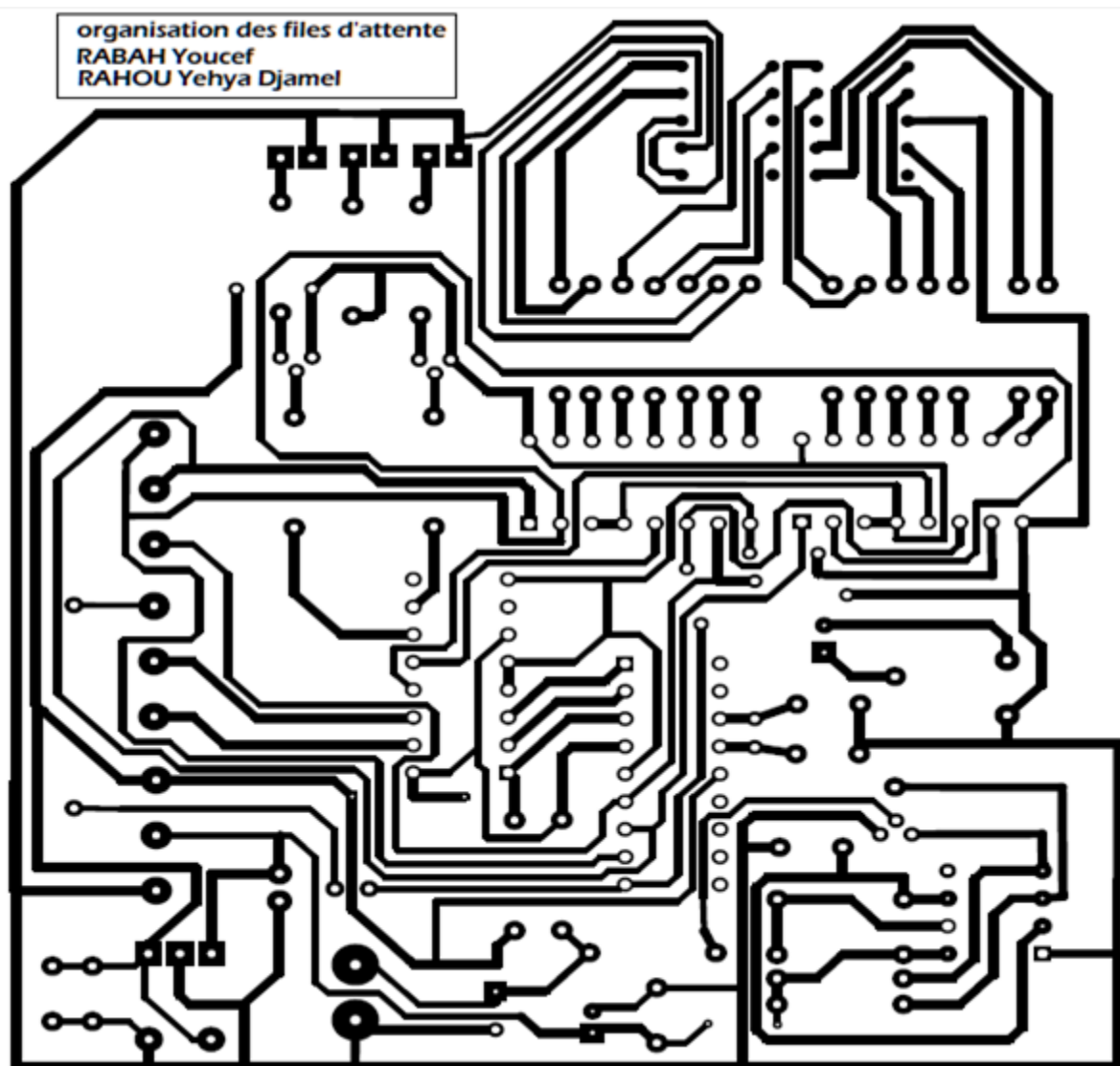


Figure III.10 : le circuit imprimé de la carte principale.

Nous avons choisi ce schéma parce que la carte principale contient moins de composants par rapport l'afficheur géant.

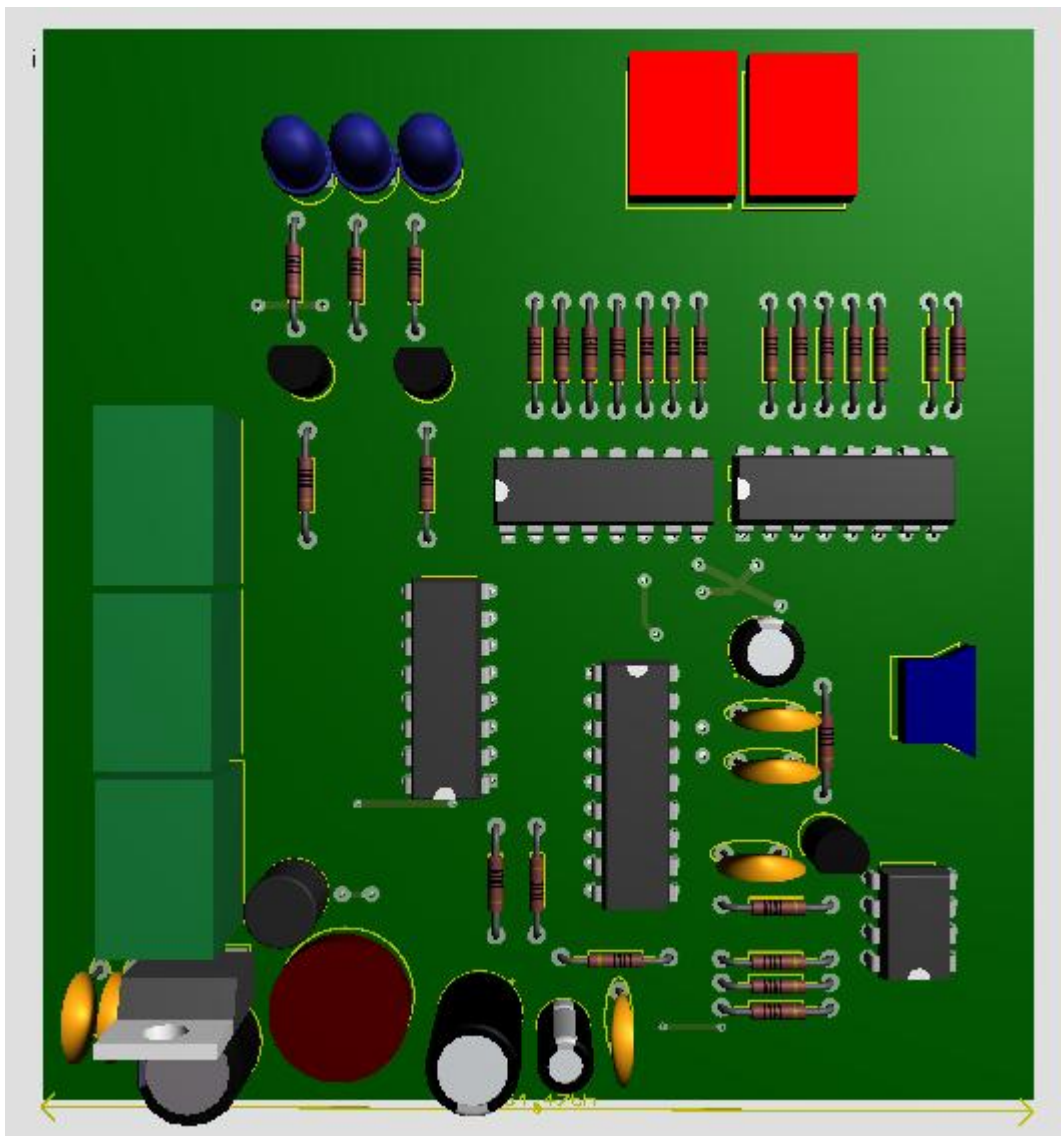


Figure III.11 : la visualisation 3D de la carte principale.

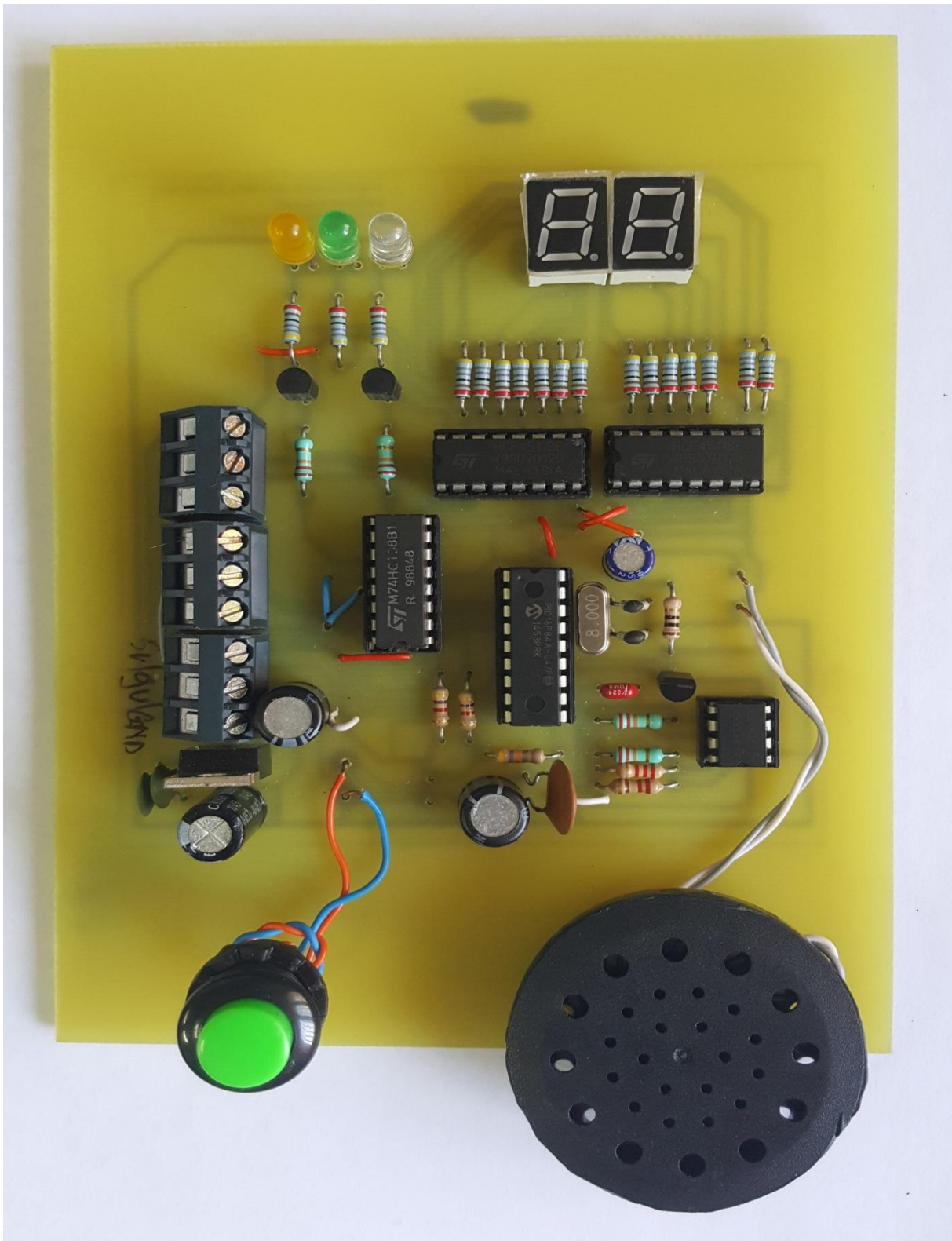


Figure III.12 : circuit réalisée de la carte principale.

III.6.2. La réalisation de l'afficheur géant:

Cette partie de réalisation est un peu difficile par rapport la précédente car le nombre des composant et plus important, avec 52 résistance, 22 transistor, 44 LED et 2 décodeur, pour cela nous avons pris la plaque comme une masse (GND) avant de dessiner le circuit (Logiciel Proteus), afin de faciliter le brochage (voire la figure III.4.2.1) :

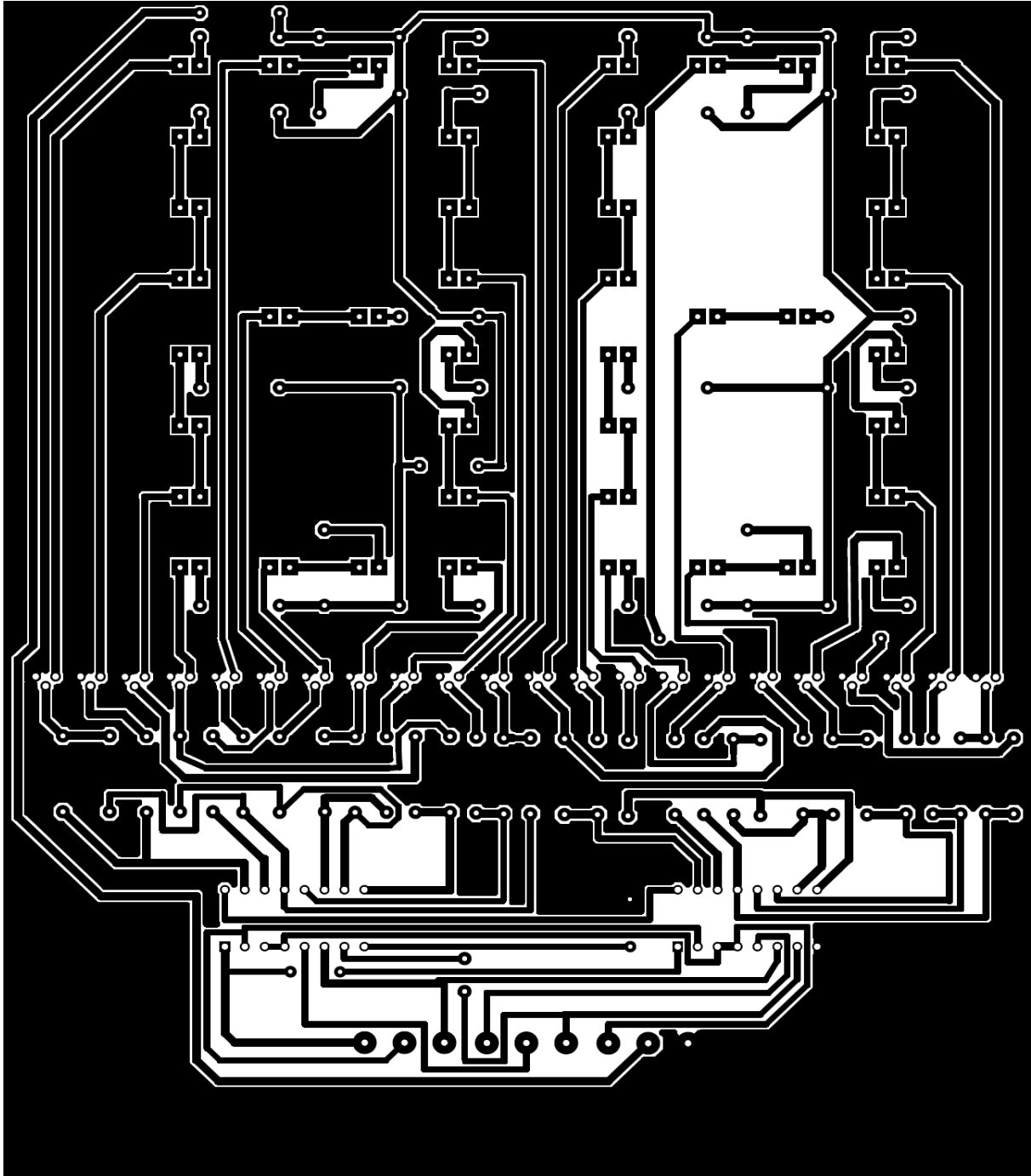


Figure III.13 : le circuit imprimé de l'afficheur géant.

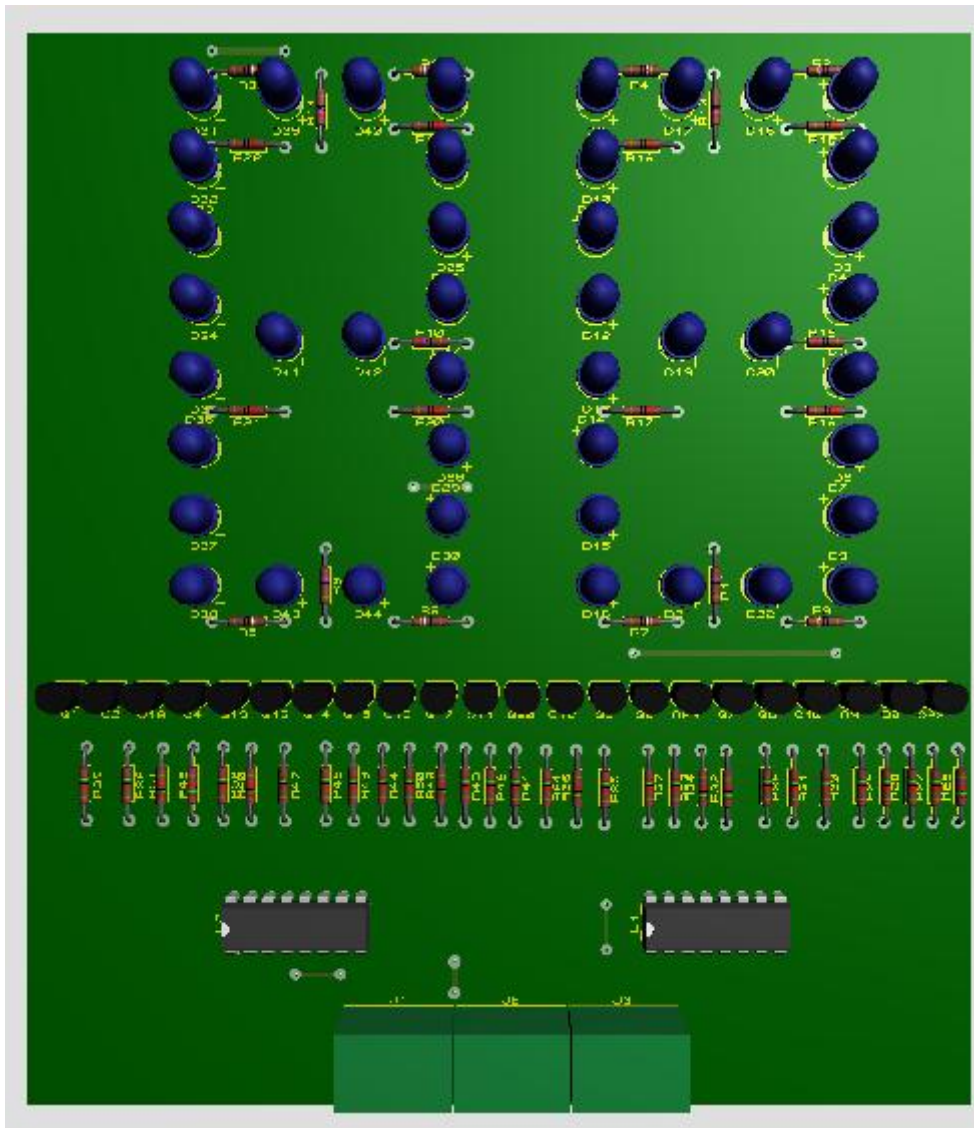


Figure III.14 : la visualisation 3D de l'afficheur géant.

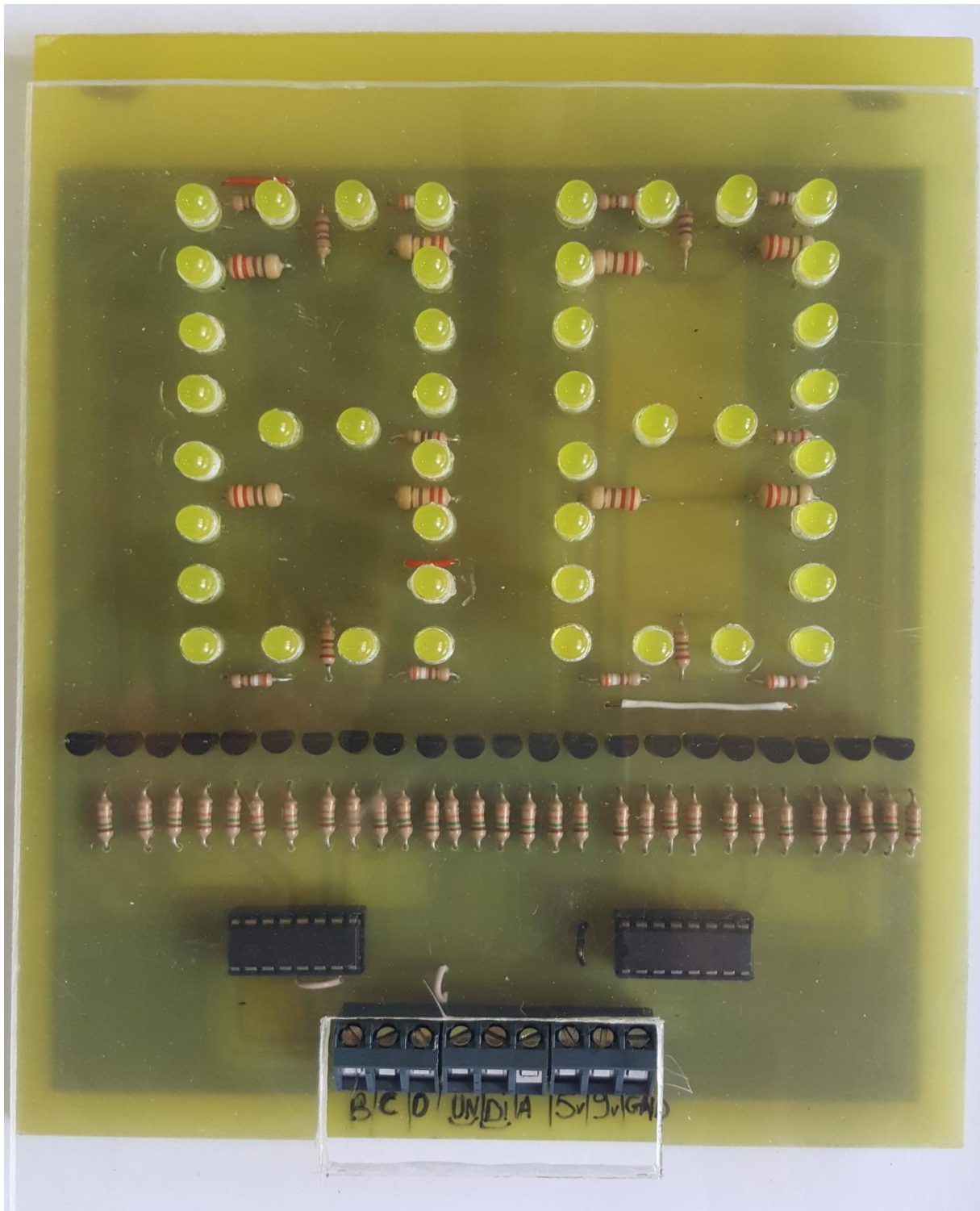


Figure III.15: circuit réalisée de l'afficheur géant.

III.7. Conclusion :

Dans ce chapitre, nous avons présenté le circuit électrique du montage composé d'une carte principale, afficheur géant et l'étage sonore. Nous avons expliqué le fonctionnement détaillé de chaque étage et nous avons donné également le signal relevé à la sortie du temporisateur (la forme du signal sonore).

Finissons par la réalisation du circuit imprimé et l'implantation des composants.

Conclusion générale

Conclusion Générale et Perspectives :

Les files d'attente font partie de notre quotidien, notre sujet consiste à remplacer les tickets par des cartes magnétiques usées (cartes à puce).

Nous avons réalisé ce projet sans la partie du connecteur de carte à puce, à cause d'un manque de composants; nous avons eu difficulté de soudure au niveau des transistors de l'afficheur géant.

Sans aucun doute, notre montage est loin d'être parfait; des améliorations seraient donc possibles pour réaliser un circuit plus performant, nous pouvons ajouter une commande qui déclenche un relai pour ouvrir une porte par exemple (voir figure)

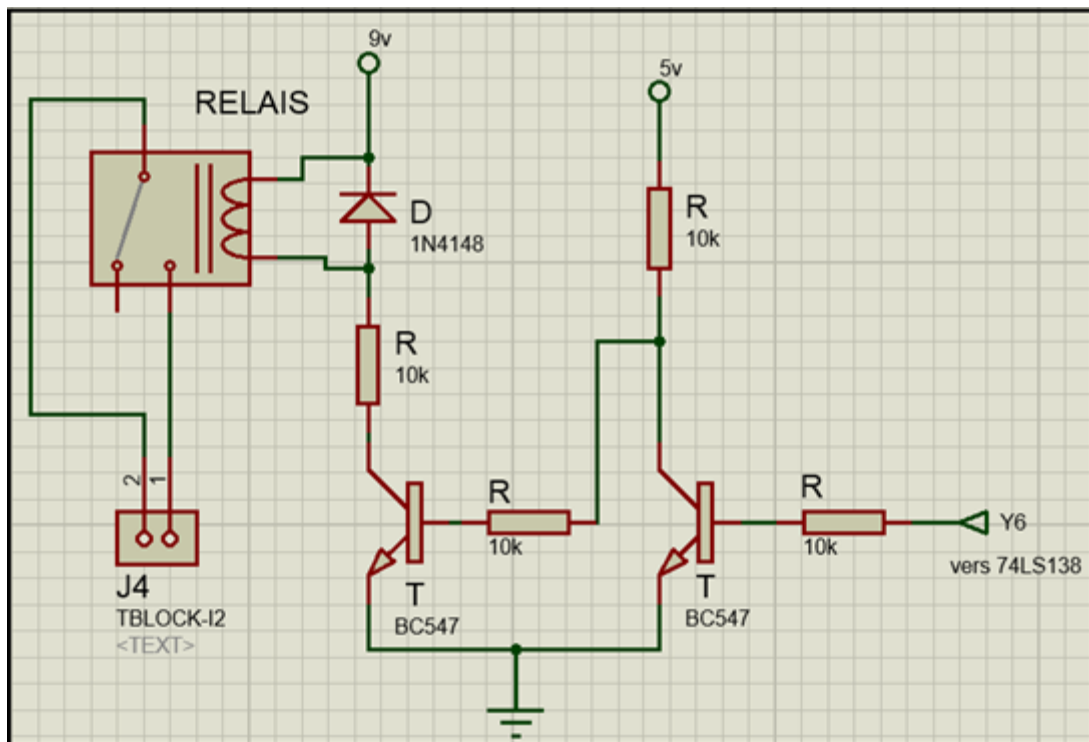


Figure 2 : Circuit de commande à relai.

Ce travail nous a permis d'améliorer nos compétences et enrichir nos connaissances en électronique et en programmation des pics, et de mieux connaître le fonctionnement et l'utilisation des circuits intégrés.

Nomenclature des composants :

Carte principale (commande sonore, alimentation et générateur de fréquences) :

Résistances :

R (résistances de protection pour les afficheurs 7 seg), R3, R4, R27 : 470 Ω

R1, R26 : 4,7 k Ω

R2, R5 : 22 k Ω

R30 : 10 Ω

R31 : 47 k Ω

R32 : 2,2 k Ω

R33 : 220 Ω

R34, R35 : 22 k Ω .

Condensateurs :

C1 : 100 μ F

C2 : 1000 μ F

C3, C4 : 22 nF

C5, C6: 15 pF

C7: 220 nF

C8:150 nF

C9: 100 μ F

C10: 22 μ F.

Semi-conducteurs :

U3: 16F84A

IC1, IC2:CD4511

IC4: 78LS138

REG1: régulateur 5v

3 LED

T1, T2 : Transistors PNP BC557.

Divers:

3 supports DIL 16

1 support DIL 18

1 support DI

1 Quartz 8 Mhz

1 Bouton poussoir.

L'afficheur géant :

Résistances :

R2 - R16, R28 - R42 : 15k Ω

R17, R19, R22, R24, R43 – R46 : 390 Ω

R18, R23, R27, R47, R50, R53 : 270 Ω

R20, R21, R25, R26, R48, R49, R51, R52 : 220 Ω .

Semi-conducteurs :

Q1 – Q22 : Transistors NPN BC547

U3, U4:CD4511

44 LED.

Divers:

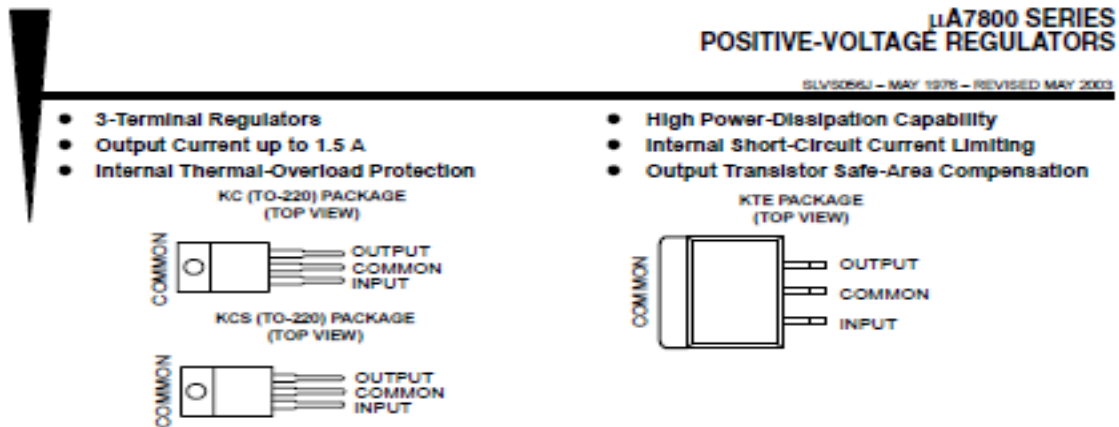
2 supports DIL 16.

Bibliographie :

- [1] BOUZIANE MUSTAPHA, Etude et application du microcontrôleur PIC 16F84 (Diplôme d'Etude Universitaire Appliquée :Génie Electrique Et Electronique), 2006/2007 ; université de Mascara.
- [2] Architecture et fonctionnement du microcontrôleur PIC 16F84, Programmation C embarquée, ISITCOM, 2013-2014, 3ème année Licence Télécom : http://images.slideplayer.fr/3/1310741/slides/slide_11.jpg, 12/04/2016.
- [3] Fiche technique 16F84A –Microchip– 18-pin Enhanced FLASH/EEPROM 8-Bit Microcontroller, 2001.
- [4] Fiche technique 74LS138 –MOTOROLA– 1OF8 DECODER/DEMULTIPLEXER, MOTOROLA Semiconductor Technical, 1995.
- [5] Fiche technique CD4511 –NXP Semiconductors– HEF4511B BCD to 7-segment latch/decoder/driver, November 2011.
- [6] Le 555 et ses différents montages : <http://upload.qariya.info/up06/TTL3MONO.pdf>, 14/04/2016.

Annexes:

Annexe 1:



description/ordering information

This series of fixed-voltage integrated-circuit voltage regulators is designed for a wide range of applications. These applications include on-card regulation for elimination of noise and distribution problems associated with single-point regulation. Each of these regulators can deliver up to 1.5 A of output current. The internal current-limiting and thermal-shutdown features of these regulators essentially make them immune to overload. In addition to use as fixed-voltage regulators, these devices can be used with external components to obtain adjustable output voltages and currents, and also can be used as the power-pass element in precision regulators.

ORDERING INFORMATION

T _J	V _{O(NOM)} (V)	PACKAGE†		ORDERABLE PART NUMBER	TOP-SIDE MARKING
0°C to 125°C	5	POWER-FLEX (KTE)	Reel of 2000	μA7805CKTER	μA7805C
		TO-220 (KC)	Tube of 50	μA7805CKC	μA7805C
		TO-220, short shoulder (KCS)	Tube of 20	μA7805CKCS	
	8	POWER-FLEX (KTE)	Reel of 2000	μA7808CKTER	μA7808C
		TO-220 (KC)	Tube of 50	μA7808CKC	μA7808C
		TO-220, short shoulder (KCS)	Tube of 20	μA7808CKCS	
	10	POWER-FLEX (KTE)	Reel of 2000	μA7810CKTER	μA7810C
		TO-220 (KC)	Tube of 50	μA7810CKC	μA7810C
		POWER-FLEX (KTE)	Reel of 2000	μA7812CKTER	
	12	TO-220 (KC)	Tube of 50	μA7812CKC	μA7812C
		TO-220, short shoulder (KCS)	Tube of 20	μA7812CKCS	
		15	POWER-FLEX (KTE)	Reel of 2000	μA7815CKTER
	TO-220 (KC)		Tube of 50	μA7815CKC	μA7815C
	TO-220, short shoulder (KCS)		Tube of 20	μA7815CKCS	
24	POWER-FLEX (KTE)	Reel of 2000	μA7824CKTER	μA7824C	
	TO-220 (KC)	Tube of 50	μA7824CKC	μA7824C	

† Package drawings, standard packing quantities, thermal data, symbolization, and PCB design guidelines are available at www.ti.com/ps/package.



Please be aware that an important notice concerning availability, standard warranty, and use in critical applications of Texas Instruments semiconductor products and disclaimers thereto appears at the end of this data sheet.

PRODUCTION DATA information is current as of publication date. Products conform to specifications per the terms of Texas Instruments standard warranty. Production processing does not necessarily include testing of all parameters.



POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

Copyright © 2003, Texas Instruments Incorporated

μA7800 SERIES POSITIVE-VOLTAGE REGULATORS

SLV5056J – MAY 1976 – REVISED MAY 2003

recommended operating conditions

		MIN	MAX	UNIT	
V_I	Input voltage	μA7805C	7	25	V
		μA7808C	10.5	25	
		μA7810C	12.5	28	
		μA7812C	14.5	30	
		μA7815C	17.5	30	
		μA7824C	27	38	
I_O	Output current		1.5	A	
T_J	Operating virtual junction temperature	μA7800C series	0	125	°C

electrical characteristics at specified virtual junction temperature, $V_I = 10\text{ V}$, $I_O = 500\text{ mA}$ (unless otherwise noted)

PARAMETER	TEST CONDITIONS	T_J^{\dagger}	μA7805C			UNIT	
			MIN	TYP	MAX		
Output voltage	$I_O = 5\text{ mA to }1\text{ A}$, $P_D \leq 15\text{ W}$	25°C	4.8	5	5.2	V	
		0°C to 125°C	4.75		5.25		
Input voltage regulation	$V_I = 7\text{ V to }25\text{ V}$	25°C	3			mV	
	$V_I = 8\text{ V to }12\text{ V}$		1				
Ripple rejection	$V_I = 8\text{ V to }18\text{ V}$, $f = 120\text{ Hz}$	0°C to 125°C	62	78		dB	
Output voltage regulation	$I_O = 5\text{ mA to }1.5\text{ A}$	25°C	15			mV	
	$I_O = 250\text{ mA to }750\text{ mA}$		5				
Output resistance	$f = 1\text{ kHz}$	0°C to 125°C	0.017			Ω	
Temperature coefficient of output voltage	$I_O = 5\text{ mA}$	0°C to 125°C	-1.1			mV/°C	
Output noise voltage	$f = 10\text{ Hz to }100\text{ kHz}$	25°C	40			μV	
Dropout voltage	$I_O = 1\text{ A}$	25°C	2			V	
Bias current		25°C	4.2			8	mA
Bias current change	$V_I = 7\text{ V to }25\text{ V}$	0°C to 125°C	1.3			mA	
	$I_O = 5\text{ mA to }1\text{ A}$		0.5				
Short-circuit output current		25°C	750			mA	
Peak output current		25°C	2.2			A	

[†] Pulse-testing techniques maintain the junction temperature as close to the ambient temperature as possible. Thermal effects must be taken into account separately. All characteristics are measured with a 0.33-μF capacitor across the input and a 0.1-μF capacitor across the output.



POST OFFICE BOX 655003 • DALLAS, TEXAS 75265

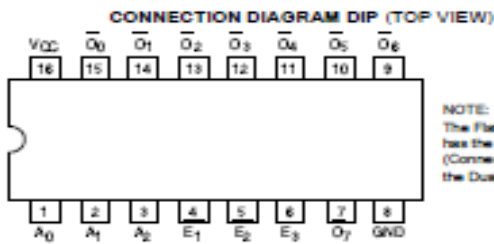
Annexe 2:



1-OF-8 DECODER/ DEMULTIPLEXER

The LSTTL/MSI SN54/74LS138 is a high speed 1-of-8 Decoder/Demultiplexer. This device is ideally suited for high speed bipolar memory chip select address decoding. The multiple input enables allow parallel expansion to a 1-of-24 decoder using just three LS 138 devices or to a 1-of-32 decoder using four LS 138s and one inverter. The LS 138 is fabricated with the Schottky barrier diode process for high speed and is completely compatible with all Motorola TTL families.

- Demultiplexing Capability
- Multiple Input Enable for Easy Expansion
- Typical Power Dissipation of 32 mW
- Active Low Mutually Exclusive Outputs
- Input Clamp Diodes Limit High Speed Termination Effects



NOTE:
The Flipchip version has the same pinouts (Connection Diagram) as the Dual In-Line Package.

PIN NAMES

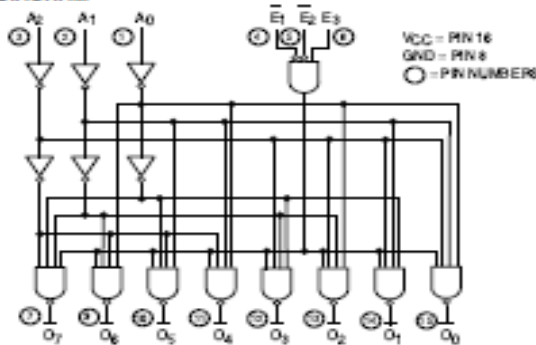
$\bar{A}_0 - \bar{A}_2$ Address Inputs
 \bar{E}_1, \bar{E}_2 Enable (Active LOW) Inputs
 E_3 Enable (Active HIGH) Input
 $O_0 - O_7$ Active LOW Outputs (Note b)

LOADING (Note a)

	HIGH	LOW
$\bar{A}_0 - \bar{A}_2$	0.5 U.L.	0.25 U.L.
\bar{E}_1, \bar{E}_2	0.5 U.L.	0.25 U.L.
E_3	0.5 U.L.	0.25 U.L.
$O_0 - O_7$	10 U.L.	5 (2.5) U.L.

NOTES:
 a) 1 TTL Unit Load (U.L.) = 40 μ A HIGH/1.6 mA LOW
 b) The Output LOW drive factor is 2.5 U.L. for Military (54) and 5 U.L. for Commercial (74) Temperature Ranges.

LOGIC DIAGRAM



SN54/74LS138

1-OF-8 DECODER/ DEMULTIPLEXER

LOW POWER SCHOTTKY



J SUFFIX
CERAMIC
CASE 620-09



N SUFFIX
PLASTIC
CASE 648-08

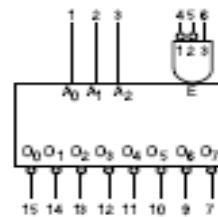


D SUFFIX
SOIC
CASE 751B-03

ORDERING INFORMATION

SN54LS138J Ceramic
 SN74LS138N Plastic
 SN74LS138D SOIC

LOGIC SYMBOL



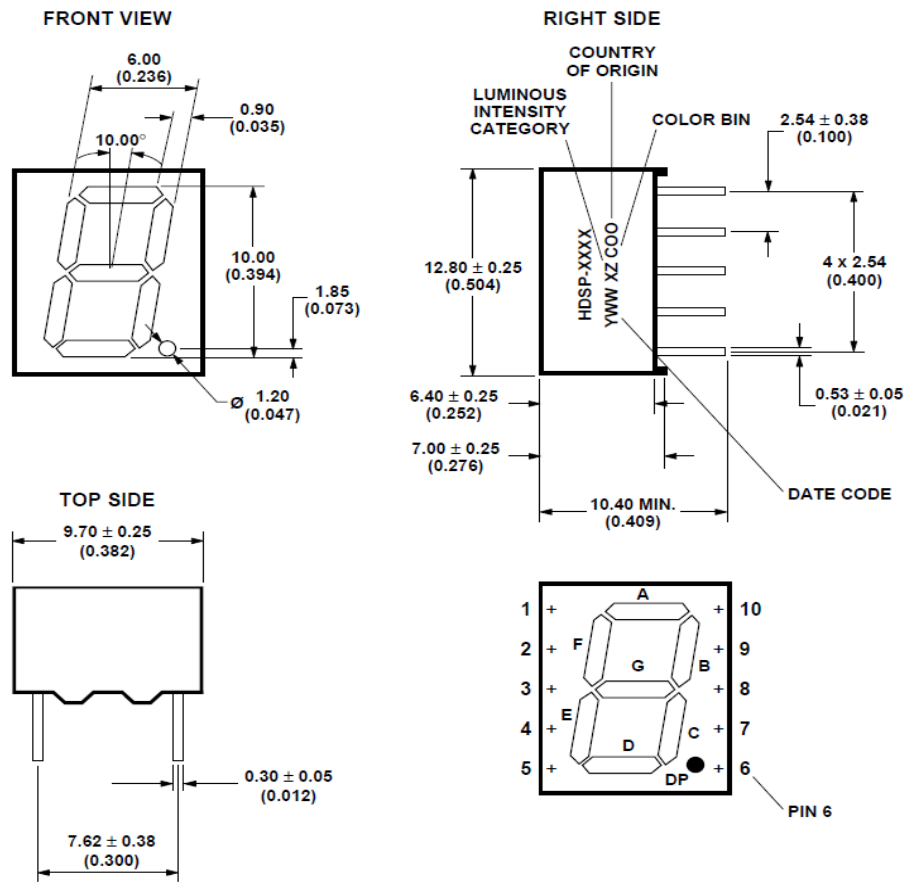
V_{CC} - PIN 16
 GND - PIN 8

FAST AND LS TTL DATA

5-230

Annexe 3:

HDSP-301x/303x Series



NOTE: QDSP-399G DOES NOT HAVE PIN 6.

Pin	Function
1	G
2	F
3	Common A/C
4	E
5	D
6	DP
7	C
8	Common A/C
9	B
10	A

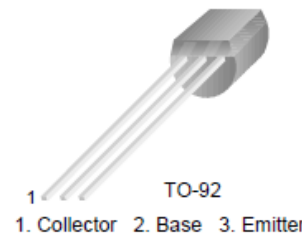
Annexe 4:

FAIRCHILD
SEMICONDUCTOR®

BC546/547/548/549/550

Switching and Applications

- High Voltage: BC546, $V_{CE0}=65V$
- Low Noise: BC549, BC550
- Complement to BC556 ... BC560



NPN Epitaxial Silicon Transistor

Absolute Maximum Ratings $T_a=25^\circ C$ unless otherwise noted

Symbol	Parameter	Value	Units
V_{CBO}	Collector-Base Voltage : BC546	80	V
	: BC547/550	50	V
	: BC548/549	30	V
V_{CEO}	Collector-Emitter Voltage : BC546	65	V
	: BC547/550	45	V
	: BC548/549	30	V
V_{EBO}	Emitter-Base Voltage : BC546/547	6	V
	: BC548/549/550	5	V
I_C	Collector Current (DC)	100	mA
P_C	Collector Power Dissipation	500	mW
T_J	Junction Temperature	150	$^\circ C$
T_{STG}	Storage Temperature	-65 ~ 150	$^\circ C$

Electrical Characteristics $T_a=25^\circ C$ unless otherwise noted


Symbol	Parameter	Test Condition	Min.	Typ.	Max.	Units
I_{CBO}	Collector Cut-off Current	$V_{CB}=30V, I_E=0$			15	nA
h_{FE}	DC Current Gain	$V_{CE}=5V, I_C=2mA$	110		800	
$V_{CE(sat)}$	Collector-Emitter Saturation Voltage	$I_C=10mA, I_B=0.5mA$		90	250	mV
		$I_C=100mA, I_B=5mA$		200	600	mV
$V_{BE(sat)}$	Base-Emitter Saturation Voltage	$I_C=10mA, I_B=0.5mA$		700		mV
		$I_C=100mA, I_B=5mA$		900		mV
$V_{BE(on)}$	Base-Emitter On Voltage	$V_{CE}=5V, I_C=2mA$	580	660	700	mV
		$V_{CE}=5V, I_C=10mA$			720	mV
f_T	Current Gain Bandwidth Product	$V_{CE}=5V, I_C=10mA, f=100MHz$		300		MHz
C_{ob}	Output Capacitance	$V_{CB}=10V, I_E=0, f=1MHz$		3.5	6	pF
C_{ib}	Input Capacitance	$V_{EB}=0.5V, I_C=0, f=1MHz$		9		pF
NF	Noise Figure	: BC546/547/548		2	10	dB
		: BC549/550	$f=1KHz, R_G=2K\Omega$	1.2	4	dB
		: BC549	$V_{CE}=5V, I_C=200\mu A$	1.4	4	dB
		: BC550	$R_G=2K\Omega, f=30\sim 15000MHz$	1.4	3	dB

h_{FE} Classification

Classification	A	B	C
h_{FE}	110 ~ 220	200 ~ 450	420 ~ 800

BC546/547/548/549/550

Annexe 5:



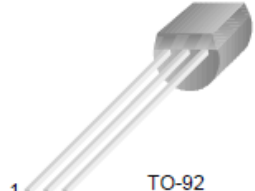
FAIRCHILD
SEMICONDUCTOR®

BC556/557/558/559/560

BC556/557/558/559/560

Switching and Amplifier

- High Voltage: BC556, $V_{CE0} = -65V$
- Low Noise: BC559, BC560
- Complement to BC546 ... BC 550



TO-92
1. Collector 2. Base 3. Emitter

PNP Epitaxial Silicon Transistor

Absolute Maximum Ratings $T_a = 25^\circ C$ unless otherwise noted

Symbol	Parameter	Value	Units
V_{CBO}	Collector-Base Voltage		
	: BC556	-80	V
	: BC557/560	-50	V
	: BC558/559	-30	V
V_{CEO}	Collector-Emitter Voltage		
	: BC556	-65	V
	: BC557/560	-45	V
	: BC558/559	-30	V
V_{EBO}	Emitter-Base Voltage	-5	V
I_C	Collector Current (DC)	-100	mA
P_C	Collector Power Dissipation	500	mW
T_J	Junction Temperature	150	$^\circ C$
T_{STG}	Storage Temperature	-65 ~ 150	$^\circ C$

Electrical Characteristics $T_a = 25^\circ C$ unless otherwise noted

Symbol	Parameter	Test Condition	Min.	Typ.	Max.	Units
I_{CBO}	Collector Cut-off Current	$V_{CB} = -30V, I_E = 0$			-15	nA
h_{FE}	DC Current Gain	$V_{CE} = -5V, I_C = 2mA$	110		800	
$V_{CE(sat)}$	Collector-Emitter Saturation Voltage	$I_C = -10mA, I_B = -0.5mA$		-90	-300	mV
		$I_C = -100mA, I_B = -5mA$		-250	-650	mV
$V_{BE(sat)}$	Collector-Base Saturation Voltage	$I_C = -10mA, I_B = -0.5mA$		-700		mV
		$I_C = -100mA, I_B = -5mA$		-900		mV
$V_{BE(on)}$	Base-Emitter On Voltage	$V_{CE} = -5V, I_C = -2mA$	-600	-660	-750	mV
		$V_{CE} = -5V, I_C = -10mA$			-800	mV
f_T	Current Gain Bandwidth Product	$V_{CE} = -5V, I_C = -10mA, f = 10MHz$		150		MHz
C_{ob}	Output Capacitance	$V_{CB} = -10V, I_E = 0, f = 1MHz$			6	pF
NF	Noise Figure	: BC556/557/558		2	10	dB
		: BC559/560	$V_{CE} = -5V, I_C = -200\mu A$ $f = 1KHz, R_G = 2K\Omega$	1	4	dB
		: BC559	$V_{CE} = -5V, I_C = -200\mu A$	1.2	4	dB
		: BC560	$R_G = 2K\Omega, f = 30 \sim 15000MHz$	1.2	2	dB

h_{FE} Classification

Classification	A	B	C
h_{FE}	110 ~ 220	200 ~ 450	420 ~ 800

Résumé:

Afin de mieux organiser et traiter les clients dans une file d'attente, et dans le cadre de la préparation de notre projet de fin d'étude, nous avons réalisé un dispositif qui sert à remplacer les tickets numérotés par des cartes à puce.

Avec une carte à puce, le client prend un numéro, et la personne qui reçoit les clients les appelle à l'aide d'un bouton poussoir, c'est moins couteux et plus pratique.

Ce dispositif peut être employé dans tous les lieux où nous avons besoin de traiter, d'organiser et servir des clients tel que les banques, les cinémas et les agences des services.

Mots clés : Organiser, Clients, File d'attente.

ملخص :

من أجل تنظيم وتعامل أفضل مع الزبائن في طابور، وفي إطار تحضيرنا لمشروع نهاية الدراسة، قمنا بإنجاز جهاز من أجل الإستغناء على التذاكر المرقمة و استبدالها ببطاقات ذكية (بطاقات ذات شريحة). باستخدام بطاقة ذكية، يحصل الزبون على رقم، و الشخص الذي يقوم بإستقبال الزبائن يدعوهم بالضغط على زر، انها أقل تكلفة وأكثر سهولة.

هذا الجهاز يمكن استخدامه في جميع الأماكن التي نحن بحاجة فيها إلى التعامل وتنظيم وخدمة العملاء مثل البنوك ودور السينما ووكالات الخدمات.

كلمات مفتاحية : تنظيم, زبائن, طابور.

Abstract:

In our final project we have realized a device that replaces numbered tickets generally used in waiting lines by smart cards in order to handle and organize it in a better way.

With a smart card, the client can take a number, and the person who receives him, call him only by pressing a pushing button, so it's cheaper and more useful.

This device can be used in every place where serving or organizing people are needed, such as cinema, or serving agencies.

Keywords: Organize, Clients, Waiting line.